

相关技术

使用CPLD实现对DALSA4口输出线阵CCD IT-P1的驱动

彭富伦

西安应用光学研究所, 西安 710065

收稿日期 修回日期 网络版发布日期 2007-1-27 接受日期

摘要

本文分析研究了DALSA公司1024元4口输出线阵CCD IT-P1在驱动中存在的诸多问题.针对CCD IT-P1采用多口输出工艺、驱动频率要求高、驱动时序比较难于实现等问题,提出了使用CPLD(Complex Programmable Logic Device)器件结合硬件编程语言VHDL最终实现高频驱动的方法.与使用传统门电路实现高频驱动相比,该方法实现了大量门电路功能,解决了传统方法中大量高频门电路的干扰以及采购等问题,提高了驱动电路的集成化程度、抗干扰性能及可移植性能.实验表明,使用CPLD实现CCD的驱动无论在电路设计,还是在系统集成和抗干扰等方面都表现出良好的性能,使系统十分简洁,优化了整个驱动设计.

关键词 [4口输出CCD](#) [驱动](#) [CPLD](#) [时序](#) [VHDL](#)

分类号 [TP312](#) [TN386.5](#)

Four-channel Linear Array CCD-IT-P1 Driven by CPLD

PENG Fu-lun

Xi'an Institute of Applied Optics, Xi'an 710065, China

Abstract

CCD-IT-P1 produced by Dalsa Corporation is a linear scanning CCD which has 1024 pixels, and it outputs the image signals by four channels. Many problems existing in the drive aspect are analyzed in this paper. Aiming at the technology of four channels, the high requirement of driving frequency and the complex sequence etc.,we put forward a method in which the complex programmable logic device(CPLD) and very-high-speed integrated circuit hardware description language (VHDL) is used. This method of using complex VHDL achieves the function gotten by many gate-circuits, solves the jamming of the gate-circuits, and raises the degree of integralization,the performance of anti-jamming and the transplant. The experiment shows that to use CPLD for driving this CCD can achieve the favorable performance.

Key words [four-channel CCD](#) [driving](#) [CPLD](#) [time sequence](#) [VHDL](#)

DOI:

通讯作者 彭富伦

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF\(279KB\)](#)
- ▶ [\[HTML全文\]\(0KB\)](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [复制索引](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“4口输出CCD”的相关文章](#)
- ▶ [本文作者相关文章](#)
- [彭富伦](#)