

技术及应用

基于ACEX1K50的HIRFL-CSR同步处理器设计

李桂花; 乔卫民; 敬岚

中国科学院 近代物理研究所, 甘肃 兰州 730000

收稿日期 修回日期 网络版发布日期:

摘要 同步处理器是兰州重离子加速器冷却储存环 (HIRFL-CSR) 同步系统的核心部件, 是HIRFL-CSR控制系统的最高指令单元和定时单元, 对定时的精确性要求在ns级, 且对运行的稳定性要求也非常高。本文详细介绍了在ACEX1K50芯片上采用硬件描述语言 (VHDL) 实现同步处理器的主要功能模块的方法及采用的关键技术, 给出了事例发送测试结果和实际应用情况。

关键词 事例 同步处理器 SDRAM

分类号

Synchronization Controller Design of HIRFL-CSR Based on ACEX1K50

LI Gui -hua; QIAO Wei -min; JING Lan

Institute of Modern Physics, Chinese Academy of Sciences, Lanzhou 730000, China

Abstract The synchronization controller is the core component of Lanzhou HIRFL-CSR synchronous system. As the highest instruction unit and timing unit of HIRFL-CSR control system, it directs the entire system to do the proper thing at the proper time and requires the timing accuracy of nanosecond and very high stability of running. The methods of realizing the main function modules of synchronization processor and the key technologies by using hardware description language (VHDL) on ACEX1K50 chip were introduced. The test results and the actual applications were given.

Key words event synchronization controller SDRAM

DOI

通讯作者

扩展功能
本文信息
▶ Supporting info
▶ [PDF全文](1215KB)
▶ [HTML全文](0KB)
▶ 参考文献
服务与反馈
▶ 把本文推荐给朋友
相关信息
▶ 本刊中包含“事例”的相关文章
▶ 本文作者相关文章
· 李桂花
· 乔卫民
· 敬岚