

相关文章

无相关文章

站内检索



当前位置: 学院首页>>学院概况>>师资队伍>>教授>>正文

单长虹



职称: 教授
 研究方向: 电路与系统、数字系统集成
 联系电话: 0734-8281916
 E-mail: shanch801@126.com

个人简介

单长虹, 男, 教授, 硕士研究生导师, 中国计算机用户协会仿真应用分会理事, 湖南省理论电工专委会副主任, 现主要从事电路与系统和数字系统集成方面的研究。主持湖南省自然科学基金项目2项、主持湖南省科技计划项目2项、主持和主研教育厅项目多项; 在国内外期刊上发表论文30多篇, EI收录多篇; 主持和参与高等教育研究多项, 并获湖南省教学成果三等奖2项, 校教学成果一等奖2项。

主要科研课题

- (1) 主持湖南省自然科学基金项目: 面向SOC的高性能通用全数字锁相环的研究
- (2) 主持湖南省自然科学基金项目: 数字集成电路低功耗设计方法的研究
- (3) 主持湖南省科技厅项目: 太阳能真空集热管镀膜机控制系统的专用集成电路研制
- (4) 主持湖南省科技厅项目: 带宽自适应全数字锁相环的研究
- (5) 主持湖南省教育厅科研项目: 嵌入式通用全数字锁相环路的研究
- (6) 参与国家自然科学基金项目: 高阶非线性差分方程的周期性与分支(排名第三)

主要论文

- [1] Changhong Shan, Zhongze Chen, Yuan Liu. Design of an all-digital phase-locked loop which can adaptively track frequency variation in a wide range. International Journal of Digital Content Technology and its Applications, Volume 7, Number12, 2013.
- [2] 单长虹, 王彦, 陈文光, 陈忠泽. 基于FPGA的高阶全数字锁相环的设计与实现[J]. 电路与系统学报, 2005, 10(3): 76-79
- [3] 单长虹, 邓国扬. 一种新型快速全数字锁相环的研究[J]. 系统仿真实报, 2003, 15(4): 581-583
- [4] Zhongze Chen, Changhong Shan, Huiling Zhu, Adaptive Fuzzy Sliding Mode Control Algorithm for a Non-affine Nonlinear System, IEEE Transactions on Industrial Informatics, Volume 3, No. 4, November 2007.
- [5] Changhong Shan, Zhongze Chen, Yuan Liu. Design and Application of a digital frequency discriminator constructed by two counters. 2012 IET International Conference on Information Science and Control Engineering. pp.301-304, 2012(EI收录)
- [6] Changhong Shan, Zhongze Chen. Design and implementation of bandwidth adaptable third-order all digital phase-locked Loops. the 6th International Conference on Wireless Communications, Network and Mobile Computing. pp.723-726, 2011(EI收录)
- [7] Changhong Shan, Zhongze Chen, Yong Li. All DPLLs Based on Fuzzy PI Control Algorithm. 2011 (EI收录)
- [8] Changhong Shan, Zhongze Chen, jin_xiong Jiang. An All Digital Phase-Locked Loop System with High Performance on Wideband Frequency Tracking. 2009 Ninth International Conference on Hybrid Intelligent Systems. pp.1035-1038, 2009 (EI收录).
- [9] Changhong Shan, Zhongze Chen, Wenuang Chen. A PI Control Algorithm Based Design and Its PLD Based Implementation for All Digital Phase Locked Loop System. The 7th International Conference on Electronic Measurement & Instruments. pp.564-568, 2005 (EI收录)
- [10] Chang_hong Shan, Zhongze Chen, Yan Wang. An All Digital Phase-Locked Loop Based on Double Edge Triggered Flip-flop. The 8th International Conference on Solid-State and Integrated-Circuit echnology. pp.298-301, 2006 (EI收录)
- [11] 单长虹, 陈忠泽, 单健. 基于双边沿触发计数器的低功耗全数字锁相环的设计[J]. 电路与系统学报, 2005, 10(2): 142-145
- [12] 单长虹, 孟宪元. 嵌入式自动变模控制的快速全数字锁相环[J]. 计算机仿真, 2004, 21(2): 82-84
- [13] 单长虹. 低功耗双边沿触发计数器的设计[J]. 计算机工程与应用, 2004, 10(13): 126-128
- [14] 单长虹, 孟宪元. 嵌入式数字锁相环的设计与实现[J]. 计算机仿真, 2003, 20(6): 93-95
- [15] 单长虹, 邓国扬, 孟宪元. 基于FPGA的线性可变码位控制全数字锁相环的设计与仿真[J]. 计算机仿真, 2003, 20(2): 111-113
- [16] 单长虹, 刘小平, 孟宪元. 基于VHDL语言的快速查表电路的设计[J]. 半导体技术, 2002, 27(11): 42-

46

[17]单长虹. 用VHDL设计有限状态机的方法[J]. 电子技术应用, 2001, (7): 11-13

[18]单长虹, 孟尧元. 基于FPGA的全数字锁相环路的设计[J]. 电子技术应用, 2001, (9): 58-60

讲授课程

1.本科生: 《电工电子技术》、《模拟电子技术》、《数字电子技术》、《EDA技术及应用》

2.研究生: 《现代电路理论》

【关闭窗口】

湖南·衡阳·南华大学电气工程学院 版权所有
Copyright © <http://www.usc.edu.cn> All rights reserved
地址: 中国 湖南 衡阳 常胜西路 邮编: 421001 网站维护电话: 0734-8282733