

MSTP中的EOS数据接入芯片的设计

潘贇, 葛宁, 董在望

清华大学 电子工程系, 北京100084

2008-09-05

摘要: 针对SHD多业务传送平台的需求, 介绍了一种能够用于SDH接入传输设备中以太网数据业务接入的芯片设计方法。该芯片采用GFP、LCAS、流水处理等先进技术, 灵活高效地利用网络带宽, 支持QOS, 提供了网管的监控接口。

关键词: 多业务传送平台(MSTP) GFP LCAS 虚级联 时分复用 流水线

基于光同步数字传送网(SDH)的多业务传送平台, 是目前我国用于边缘网接入、处理与传送的行业技术标准, 被称为MSTP(Multi-service Transport Platform)。以太网数据业务的接入和会聚作为MSTP的关键组成部分, 其处理技术正朝着进一步提高交换速度、增强封装的灵活性、提供服务质量保证(QoS)、提升网管能力等方向不断地发展。

本文介绍的EOS(Ethernet Over SDH)数据接入芯片, 主要应用通用成帧规程(GFP, 即Generic Framing Procedure)^[1]、虚级联(VC, 即Virtual Concatenation)^[2]、链路容量调整方案(LCAS, 即Link Capacity Adjustment Scheme)^[3]等先进技术实现以太网数据业务到SDH网络的接入、处理和传送。该芯片能提供百兆以太网接入、四路虚级联组(VCG)^[2]的VC和STM-1的SDH端口; 上层以太网的业务数据包封装为统一的GFP格式, 适合不同的传输速率, 保证了数据传输的延时和QoS, 便于在SDH网中实现简单、灵活、可扩展的数据传输和交换; 通过LCAS技术对VC实现自适应无损动态带宽调整; 同时提供强大的网管监控接口。该芯片可用于SDH传输接入设备中进行以太网的数据业务处理。

1 整体设计

1.1 协议简介

GFP是一种新的用于宽带传输的协议标准, 能更为灵活有效地映射物理层或逻辑层的数据, 同时能更友好地支持QoS机制和客户端的基本管理, 非常适合把上层的数据封装成适于SDH网传输的帧格式^[4]。GFP的映射机制比较简单, 因此实现的复杂度较低, 能够被广泛地推广与应用。

LCAS协议允许虚级联的收发两端能够根据它们之间当前的链路状态动态无损地调整连接数, 进一步提高带宽的利用率和灵活性。在虚级联处理中, 通常要预先确定传送净荷所需要的连接数目, 这虽能满足绝大多数的应用, 但是不能实时地调整带宽, LCAS的出现从根本上克服了这种局限^[5]。

1.2 芯片总体功能描述

芯片总体功能框图如图1所示。从百兆以太网端口一侧到STM-1端口一侧, 数据包先进入GFP封装模块, 封装后的四路VCG的同步字节数据送入VC处理模块, 以TU-12为净荷基本颗粒, 最后交换到SDH网络中去; 反过来, 来自SDH网络中的数据按照TU-12的颗粒尺度经过指针处理后, 通过VC处理模块恢复出四路VCG的数据包, 再通过GFP模块将封装的标签去掉, 重新获得以太网数据。

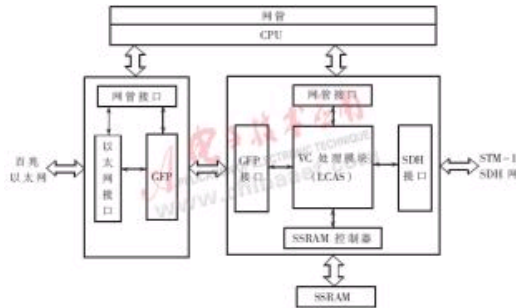


图1 芯片总体功能框图

GFP模块主要完成以太网数据到SDH帧数据的GFP映射和去映射功能。在VC处理模块中利用了LCAS技术, 总共四路的VCG以VC-12为净荷基本颗粒, 吞吐量不超过一个STM-1的数据率, 完成GFP数据包和SDH数据帧的交换。系统上层软件可以直接通过CPU进行网络配置与管理。外挂的大容量SSRAM存储器处理SDH数据帧接收时各个链路之间的数据同步问题。芯片处理网络延时的能力直接与存储器的容量有关。

2 核心模块的设计

VC处理模块是该芯片的核心模块, 引入了LCAS, 总体结构如图2所示。发送路径采用流水线机制处理GFP模块的FIFO队列中的数据, 使得上行到SDH的数据保持连续性, 其中的LCAS处理模块采用时分复用轮转状态机的方法; 接收路径同样采用时分复用的方法, 按时隙交替读写SSRAM, 完成数据的同步处理。LCAS发送/接收状态器控制并处理发送和接收模块的虚级联链路的LCAS状态。虚级联配置器根据网管指令由CPU对发送端和接收端完成链路预配置。时序控制器提供各个模块工作所需要的时序信号, 如流水的开

热点专题

- 信心09,冬天来了,春天还会远吗?
- 低功耗技术,是鸡还是蛋?
- 华北计算机系统工程研究所(电子六所)总结表彰暨春节联欢会
- Powerwise高效能解决方案
- 2008Security China中国国际社会公共安全产品博览会
- 视频信号处理技术
- 2008嵌入式技术创新及...
- 2008飞思卡尔技术论坛
- Altera公司SOPC...
- 第十届高交会电子展
- 科技闪耀北京奥运
- ADLINK DAY—2008年量测与自动化技术国际高峰论坛
- 中国电子学会Xilinx杯开放源码硬件创新大赛
- 赛灵思公司Virtex-5系列FPGA
- 3G知识
- IPTV
- 触摸屏技术
- RoHS

杂志精华

- 基于CC2430的无线传感器...
- 无线传感器网络应用系统综述
- 无线传感器网络在野外测量中的...
- 基于竞争的无线传感器网络
- 用于矿井环境监测的无线传感器...
- 具有自适应通信能力的无线传感...
- 基于传感器网络技术的深孔测径...
- 基于无线传感器网络的家庭安防...
- 基于ATmega128L与C...
- 无线传感器网络中移动节点设备...

始和结束、时分复用的读写标志等信号。TU-12发送/接收模块则是根据VC-12净荷的颗粒尺度，结合LCAS状态器提供的链路信息完成虚级联功能，发送/接收SDH的STM-1数据。

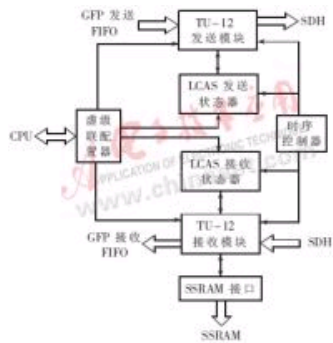


图2 VC处理模块结构框图

2.1 发送部分

发送部分包括两个模块：TU-12发送模块和LCAS发送状态器。

2.1.1 TU-12发送模块

如图3所示，TU-12发送模块可以分为写入控制器、输入输出转发模块、读出控制器、SDH开销处理器、V5校验器等部分。

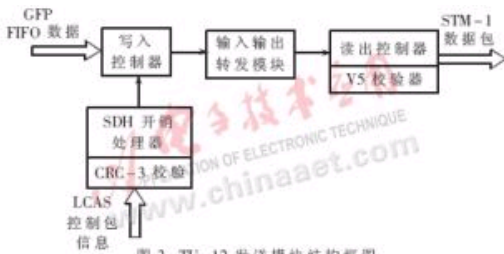


图3 TU-12发送模块结构框图

写入控制器根据内部时序，按照SQ到物理链路映射表(见LCAS发送状态器)中的映射关系，从GFP模块的FIFO队列中读取四路数据，同时在相应时隙和位置插入SDH通道开销POH(来自SDH开销处理器)后交给输入输出转发模块。输入输出转发模块主体采用了标准双口RAM，工作在二乒乓模式下，存储63路的TU-12数据。读出控制器按照规定的时序关系，读取RAM中的数据包，同时进行V5校验，最后按STM-1的帧格式输出。SDH开销处理器负责SDH的通道开销，由于结合了LCAS，因此开销中需要处理LCAS控制包信息，并采用并行结构的CRC-3校验算法。

2.1.2 LCAS发送状态器

LCAS发送状态器结构如图4所示。接收到的LCAS控制包信息是由本芯片的接收部分处理后得到的，LCAS发送状态器模块需要利用其中的MST与RS_ACK信息。LCAS状态器采用时分复用轮转方法，在63个不同的时隙，分别对63条物理链路进行状态的转移和处理，因此在运行过程中需要存储63条物理链路的状态机信息。在轮到某一路状态机工作时隙的时候，调入该路的LCAS状态信息，进行状态的转移，并输出相应的结果，然后把新转移到的状态保存起来，再在下一个时隙调入下一路的状态信息，进行重复的工作。如此，63路的LCAS状态周而复始重复处理。SQ到物理链路映射表存储了两者之间的映射关系，状态机状态存储表存放了63路的LCAS状态信息，LCAS控制包信息存储表存放了状态机处理完的结果，即LCAS控制包信息。三张表可以利用RAM实现。其中，考虑到LCAS协议的要求和时序上的限制，SQ到物理链路映射表需要采用三乒乓的结构；而控制包信息存储表，则采用二乒乓的结构。

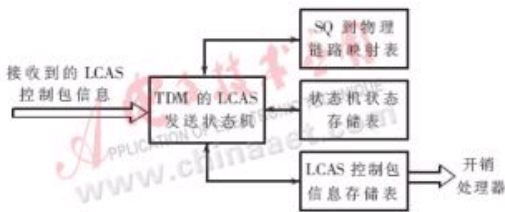


图4 LCAS发送状态器结构框图

2.2 接收部分

接收部分包括两个模块：TU-12接收模块和LCAS接收状态器。

2.2.1 TU-12接收模块

TU-12接收模块是整个芯片设计中最复杂的子模块，如图5所示，该部分包括TU-12指针处理、K4同步与LCAS控制信息提取、数据提取和同步处理、SQ到物理链路映射表等模块。

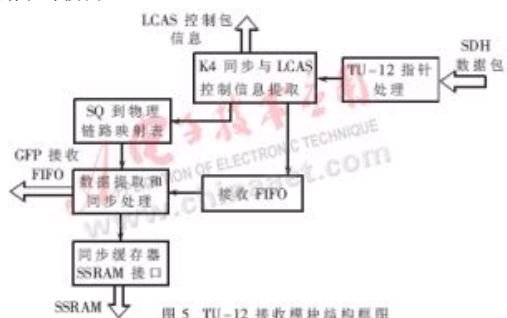


图5 TU-12接收模块结构框图

SDH的数据包经过中间网络时为补偿时钟偏移, 需要进行指针调整, 因此指针处理模块要对TU-12指针进行处理, 找到数据净荷头的位置。

K4同步与LCAS控制信息提取模块对已经过TU-12指针调整后的数据, 根据K4字节的信息确认同步的链路; 对已同步的链路提取LCAS控制信息, 建立LCAS控制信息存储表和SQ到物理链路的映射表, 同时把已同步的链路上的数据放入到接收FIFO中。

接收FIFO起到导钟的作用, 隔离外部数据时钟和内部工作时钟。后续模块取走数据的速度如果慢于接收数据的速度, 那么会在FIFO内造成数据堆积, 所以设计上要求接收FIFO深度能够保证足够的堆积容量。可以简单地从堆积最大值来计算FIFO的合理深度。

数据提取和同步处理模块从FIFO中取出数据, 按照链路号放入SSRAM的对应位置中。当某个VCG的各个有效链路的相应数据都已经接收完毕时, 则根据SQ到物理链路映射表中的信息, 按照SQ号, 依次序从SSRAM中读出属该VCG所有的有效链路上的数据, 并交给下行方向的GFP接口模块。由于SSRAM不能同时读写, 所以该模块的工作时序按照写SSRAM-读SSRAM-写SSRAM.....的循环逻辑进行, 用内部时钟计数器(一次循环为126个内部时钟周期)来划分具体的时序进行相应的操作。其中, 读SSRAM时序占用66个内部时钟, 最多能够以流水线方式依次读出63个字节数据。因为各个VCG之间以及VCG内部各个物理链路之间收到的数据存在不同的网络延时, 只有在收齐了在某一时刻发送端所发的属于同一个VCG的各路数据, 才能按照SQ号依次读出。在不同的网络延时情况下, 先到的数据放入SSRAM中, 等到该VCG的其它各路相应数据都到齐后才取出整个数据包。为了减少处理延时, 收齐VCG中同一个复帧指示MFI^[3]中的各路相应位置的字节数据后, 数据指针就应该更新到该字节的位置, 然后按照SQ号把各物理链路的数据依次读出。写SSRAM时序占用60个内部时钟, 最多能够以流水线方式依次写入60个字节数据。流水进入的准备时序和读写时序示意图如图6所示。

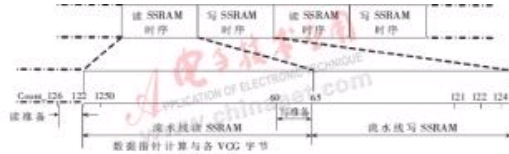


图6 数据提取和同步处理模块读写时序示意图

2.2.2 LCAS接收状态器

接收状态器采用了时分复用轮转方法, 结构如图7所示。从各路状态机状态存储表中载入当前路的LCAS状态, 完成接收状态分析与转移后, 再把该路新的状态信息存入状态机状态存储表中覆盖原先的状态信息, 然后接着载入下一路的状态信息, 进行状态分析与转移操作。

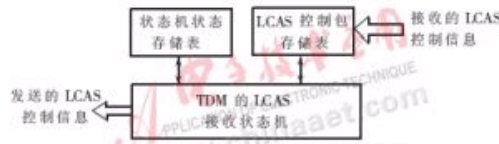


图7 LCAS接收状态器结构图

本文介绍的带LCAS机制的EOS接入芯片设计方案已经应用于某H9系列MSTP多业务接入设备中, 作为其SDH光网络终端复用设备或分插复用设备的某板卡核心芯片。该设计实现了百兆以太网接入的数据业务的处理和传送, 通过LCAS机制合理高效地利用了网络带宽, 同时具有灵活可控的网管功能。

参考文献

- 1 Generic Framing Procedure (GFP). ITU-T Rec. ITU-T Rec. G. 7041, Oct. 2001
- 2 韦乐平. 光同步数字传送网(修订本). 北京: 人民邮电出版社, 1998
- 3 Link Capacity Adjustment Scheme (LCAS) for Virtual Con-catenation. ITU-T Rec. G. 7042, Oct. 2001
- 4 Hernandez-Valencia E, Scholten M, Zhenyu Zhu. The Generic Framing procedure(GFP): an Overview. IEEE Communication, May 2002
- 5 Cavendish D, Murakami K, Yun S.-H, Matsuda O, Nishi-hara M. New Transport Services for Next-generation SONET/SDH Systems. IEEE Communications, May 2002

在线联系

添加到收藏夹

关于“MSTP中的EOS数据接入芯片的设计”, 我有如下需求或意向:

用户名: 密码: 验证码: 5829 欢迎注册

相关应用

- 一种可重构流水线结构模数转换器的设计
- 一种高速RS译码器的FPGA实现
- 基于状态机和流水线技术的3DES加密算法及其FPGA设计
- TMS320C2XX开发设计中应注意的问题
- 用于千兆以太网数据传输的SDH虚级联技术
- 一种高速并行FFT处理器的VLSI结构设计

《电子技术应用》编辑部版权所有

地址：北京海淀区清华东路25号电子六所大厦

联系电话：82306084 / 82306085 传真：62311179 京ICP备05053646号

推荐分辨率1024*768 IE6.0版本

