

CAN控制器SJA1000及其应用

韩党群

西安航空技术高等专科学校电气工程系(710077)

2008-10-24

摘要: 介绍CAN控制器SJA1000的特点、内部结构以及SJA1000的寄存器结构及地址分配;CAN协议通信格式。并以独立CAN控制器SJA1000为例,结合CAN协议说明了一种通用型CAN总线的开发与设计。

关键词: CAN总线 SJA1000 单片机

1 SJA1000简介

SJA1000是PHILIPS公司早期CAN控制器PCA82C200的替代品,功能更强,具有如下特点:

- ①完全兼容PCA82C200及其工作模式,即BASIC CAN模式;
- ②具有扩展的接收缓冲器,64字节的FIFO结构;
- ③支持CAN2.0B;
- ④支持11位和29位识别码;
- ⑤位速率可达1Mbit/s;
- ⑥支持pelican模式及其扩展功能;
- ⑦24MHz的时钟频率;
- ⑧支持与不同微处理器的接口;
- ⑨可编程的CAN输出驱动配置;
- ⑩增强了温度范围(-40℃~+125℃)。

2 SJA1000内部结构

SJA1000的内部结构如图1所示,主要由接口管理逻辑IML、信息缓冲器(含发送缓冲器TXB和接收缓冲器RXFIFO)、位流处理器BSP、接收过滤器ASP、位时序处理逻辑BTL、错误管理逻辑EML、内部振荡器及复位电路等构成。IML接收来自CPU的命令,控制CAN寄存器的寻址并向主控器提供中断信息及状态信息。CPU的控制经IML把要发送的数据写入TXB, TXB中的数据由BSP处理后经BTL输出到CAN BUS。BTL始终监视CAN BUS,当检测到有效的信息头“隐性电平-控制电平”的转换时启动接收过程,接收的信息首先要由位流处理器BSP处理,并由ASP过滤,只有当接收的信息的识别码与ASP检验相符时,接收信息才最终被写入RXB或RXFIFO中。RXFIFO最多可以缓存64字节的数据,该数据可被CPU读取。EML负责传送层中调制器的错误管制,它接收BSP的出错报告,促使BSP和IML进行错误统计。

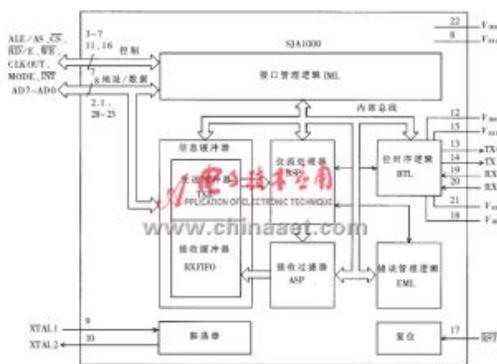


图1 SJA1000内部结构

3 SJA1000的寄存器结构及地址分配

表1是工作在BASIC CAN模式下的SJA1000的寄存器结构及地址分配表。CAN控制器工作模式的设定、数据的发送和接收等都是通过这些寄存器来实现的。时钟分频寄存器OCR用于设定SJA1000工作于BASIC CAN还是Pelican,还用于CLKOUT引脚输出时钟频率的设定,在上电初始化控制器时必须首先设定;在工作模式下,控制寄存器CR用于控制CAN控制器的行为,可读可写;命令寄存器CMR只能写;状态寄存器SR只能读;而IR、ACR、AMR、BTR0、BTR1、OCR在工作模式下读写无意义。通常,在系统初始化时,先使CR.0=1, SJA1000进入复位模式。在此模式下IR、ACR、AMR、BTR0、BTR1及OCR均可读可写,此时设置相应的初值。当退出复位模式时, SJA1000即按复位时设定的相应情况工作于工作模式,除非再次使芯片复位,否则上次设定的值不变。当需要发送信息时,若发送缓冲器空闲,由CPU控制信息写入TXB,再由CMR控制发送;当接收缓冲器RXFIFO未满足且接收信息通过了ASP,则接收到的信息被写入RXFIFO。可通过两种方法

热点专题

- 信心09,冬天来了,春天还会远吗?
- 低功耗技术,是鸡还是蛋?
- 华北计算机系统工程研究所(电子六所)总结表彰暨春节联欢会
- Powerwise高效能解决方案
- 2008Security China中国国际社会公共安全产品博览会
- 视频信号处理技术
- 2008嵌入式技术创新及...
- 2008飞思卡尔技术论坛
- Altera公司SOPC...
- 第十届高交会电子展
- 科技闪耀北京奥运
- ADLINK DAY—2008年量测与自动化技术国际高峰论坛
- 中国电子学会Xilinx杯开放源码硬件创新大赛
- 赛灵思公司Virtex-5系列FPGA
- 3G知识
- IPTV
- 触摸屏技术
- RoHS

杂志精华

- 基于CC2430的无线传感器...
- 无线传感器网络应用系统综述
- 无线传感器网络在野外测量中的...
- 基于竞争的无线传感器网络
- 用于矿井环境监测的无线传感器...
- 具有自适应通信能力的无线传感...
- 基于传感器网络技术的深孔测径...
- 基于无线传感器网络的家庭安防...
- 基于ATmega128L与C...
- 无线传感器网络中移动节点设备...

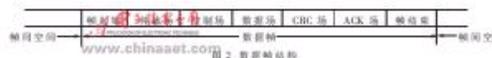
读取接收到的信息。一种方法是在中断被使能的情况下,由SJA1000向CPU发中断信号,CPU通过SR及IR可以识别该中断,并读取数据释放接收缓冲器;另一种方法是直接读取SR,查询RXFIFO的状态,当有信息接收时,读取该信息并释放接收缓冲器。当接收缓冲器中有多个信息时,当前的信息被读取后,接收缓冲器有效信号会再次有效,通过中断方式或查询方式可以再次读取信息,直到RXFIFO中的信息被全部读出为止。当RXFIFO已满,如还有信息被接收,此接收信息不被保存,且发出相应的缓冲器溢出信号供CPU读取处理。

表 1 SJA1000 的寄存器结构及地址分配表

寄存器	地址	寄存器名	地址	寄存器名	地址
控制寄存器 CR	0	测试寄存器	9	RDID0	20
命令寄存器 CMR	1	TXID0	10	RDID1	21
状态寄存器 SR	2	TXID1	11	RXDATA1	22
中断寄存器 IR	3	TXDATA0	12	接收缓冲器	.
接收代码寄存器 ASR	4	TXDATA1	13	发送缓冲器	.
接收屏蔽寄存器 ARBTR	5	TXDATA2	14	TXDATA8	19
位定时寄存器 BTR0	6	T	.	RXDATA8	29
位定时寄存器 BTR1	7	X	.	时钟分频寄存器 OCR	31
输出控制寄存器 OCR	8	B	.		

4 CAN协议通信格式

CAN协议通信格式中有四种帧格式:数据帧、远程帧、出错帧和超载帧。其中数据帧和远程帧的发送需要在CPU控制下进行,而出错帧和超载帧的发送则是在错误发生或超载发生时自动进行的。因此人们更关心前两个帧的结构。数据帧结构如图2所示。



一个完整的数据帧格式,除仲裁场、控制场、数据场外都是CAN控制器发送数据时自动加上去的,而仲裁场、控制场、数据场则必须由CPU控制给出。用SJA1000时,写出发送缓冲器的TXID0、TXID1即设定了相应的仲裁场和控制场。TXID0即为仲裁场的高8位, TXID1的高3位为仲裁场的低3位,仲裁场共11位。TXID1的第5位为RTR位,即远程请求位,在数据帧中为“0”;TXID1低四位标示数据场所含字节数的多少,称为DLC。RTR与DLC共同构成控制场。发送的数据组成数据场,最多不超过8个字节。远程帧与数据帧的形式差别在于没有数据场。除此形式上的差别外,在远程帧中RTR位须置“1”,表示请求数据源节点向它的目的节点(即发送远程帧的节点)发送数据。源节点接收到该帧后,把要发送数据用数据帧发给目的节点,完成数据请求。CRC场与ACK场都是在低层次上为提高传输的可靠性而自动进行的。任何帧与帧之间是帧间空间。

5 设计实例

5.1 整体设计思路

这里用SJA1000与AT89C51芯片设计一种具有通用性的工业测控系统,系统的结构图如图3所示。

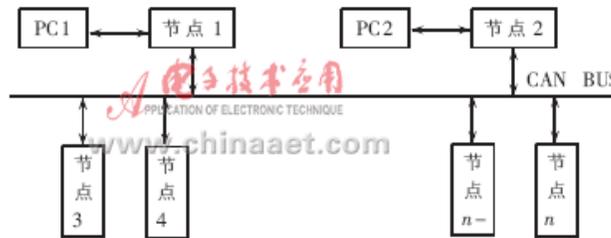


图 3 系统结构图

CAN总线是一种多主总线,理论上任何一个节点都可以作为主节点。在本系统中设置与上位PC机相连的节点1和节点2为上位节点,其它节点为底层节点。在任务比较简单的系统中,也可以只设置一台上位PC机,PC机通过串口与节点上的CPU通信,CPU再与CAN控制器SJA1000通信,实现信息在CAN BUS上的发送与接收。节点1与节点2的结构相同,而底层节点根据应用的不同具有不同的功能。但它们都具有与CAN BUS通信的能力,上传数据和接收数据。

5.2 电路原理图

节点1与节点2的原理图如图4所示。AT89C51通过MAX232与PC机串行通信。设置SJA1000工作于Intel模式,由PC机发送的数据写入AT89C51,再通过P0口及控制信号将数据写入SJA1000并通过CAN收发器发送。接收数据是通过中断进行的,CAN BUS的数据经CAN接口芯片82C250接收并写入SJA1000的RXFIFO,然后通过中断提请CPU读取。读取的数据由RS232口上传送给PC机。在本系统中其它节点不与PC机通信,此时AT89C51除与SJA1000相接的口线外还剩余口线,可以做其它用途。如用于数据的采集,则与A/D转换芯片相接即可;如与控制相关,则与控制口相接即可,这样一来可以灵活地构成各种系统。

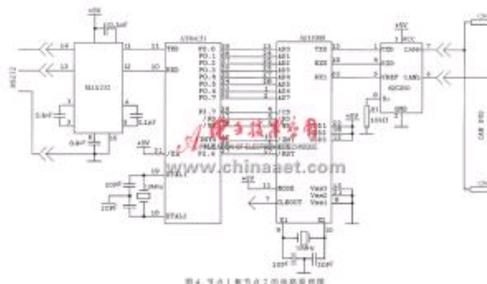


图 4 节点1与节点2的电路原理图

5.3 软件设计

该系统的软件设计分为两方面: (1)PC机软件设计, 可以用VC++、VB, 也可以使用工控软件完成。如只用于监视系统, 设计的重点在于PC机与节点之间的通信。(2)节点上CPU的软件设计。不论是节点1、2或是其它底层节点, 都要用到CAN通信, 因此都要设置CAN控制器。其初始化的流程图如图5所示。



图5 CAN 控制器初始化流程图

具体的例程如下:

```

MOV DPTR, #CR           ;控制寄存器CR的地址送DPTR
MOV A, #01H
MOVX @DPTR, A          ;进入复位模式
MOV DPTR, #CDR
MOV A, #00H
MOVX @DPTR, A          ;选择BASIC CAN模式、时钟不输出
MOV A, #NODECODE
MOVX @DPTR, A          ;节点号NODECODE写入ACR
MOVX DPTR, #AMR
MOV A, #00H
MOV @DPTR, A           ;AMR置为0, 当且仅当RX1D0=ACR时接收数据。
MOV DPTR, #BTR0        ;设定总线时序寄存器BTR0, 系统采用12MHz晶振
MOV A, #85H            ;分频后总线时钟频率为2MHz
MOVX @DPTR, A          ;同步跳转宽度为3tsc1
MOV DPTR, #BTR1        ;设定总线时序寄存器BTR1
MOV A, #0B4H           ;位同步时间为1个tsc1, 采样开始位置TSEG1=5tsc1
MOVX @DPTR, A          ;TSEG2=4tsc1, 每一位时间10tsc1 (200kHz), 每位采样3次
MOV DPTR, #OCR         ;设置输出控制寄存器
MOV A, #1AH            ;数据从TX0按正常输出模式同极性输出
MOV @DPTR, A          ;TX1 不用
MOV DPTR, #CR          ;初始化完成, 使控制器退出复位模式, 进入工作模式工作。
MOV A, #06H
MOV @DPTR, A
  
```

该初始化程序使SJA1000工作在 BASIC CAN模式下, CAN总线位速率为200kHz。根据总线传输的距离不同速度可以调整。为提高其抗干扰性能, 还可以在SJA1000与CAN总线收发器之间加光隔。各节点CPU的其它软件设计应视节点的功能而定, 不再赘述。

该系统用于城市区域交通中心信息采集及处理, 已取得很好效果。由于传输距离较远, 设定速率为10kHz, 但可靠性较强, 系统成本低廉。

CAN总线以其优良的性能使其应用方兴未艾, 以SJA1000为控制器构成各种CAN总线系统方便、简单、成本低廉, 这也是开发与应用其它CAN总线产品的基础。

参考文献

- 1 郭宽明. CAN总线原理和应用系统设计. 北京: 北京航空航天大学, 2001. 3
- 2 DATA SHEET SJA1000 CAN Stand-alone controller. PHILIPS Semiconductors 公司, 2000. 4
- 3 王东威, 顾宏, 洪义平. 基于CAN总线的安全巡检系统的信息采集及处理. 电子产品世界, 2002(4)

在线联系

添加到收藏夹

关于“CAN控制器SJA1000及其应用”, 我有如下需求或意向:

用户名: 密码: 验证码: 5829 欢迎注册

相关应用

- 基于CAN总线的分布式控制器设计和实现
- 单片机中最小二乘方滤波器的向量测量和功率计算
- 闪速存储器硬件接口和程序设计中的关键技术
- 低功耗MSP430单片机在3V与5V混合系统中的逻辑接口技术
- 基于PCI总线的CAN卡的设计与实现
- 基于单片机的FPGA并行配置方法

[版权声明](#) | [投稿须知](#) | [《电子技术应用》投稿](#) | [网站地图](#) | [帮助中心](#) | [广告中心](#) | [关于我们](#) | [管理员信箱](#)

[回到顶端](#)

《电子技术应用》编辑部版权所有

地址: 北京海淀区清华东路25号电子六所大厦

联系电话: 82306084 / 82306085 传真: 62311179 京ICP备05053646号

推荐分辨率1024*768 IE6.0版本

