

工程应用技术与实现

基于标准单元的低功耗FIR数字滤波器VLSI实现

齐悦, 李占才, 王沁

(北京科技大学信息工程学院, 北京 100083)

收稿日期 修回日期 网络版发布日期 2006-11-23 接受日期

摘要 功耗与硅面积一样已成为芯片设计中的关键问题, 尤其是在数字信号处理集成电路设计中。基于标准单元的VLSI设计是实现数字信号处理模块芯片或模块的重要方法。该文提出了一种基于标准单元的低功耗FIR滤波器多层次设计方案, 其中体系结构层次采用多层流水线策略, 逻辑层次将加法集成到部分积压缩中, 在电路层次采用最小器件, 从而在最大限度减少面积的同时降低了FIR的功耗。根据实际需求, 该设计方案易于扩展和变换, 可灵活应用到其它类似的滤波器设计中。实现结果表明在TSMC0.25标准单元库下FIR的功耗最多可降低20%以上。

关键词 [低功耗](#) [数字信号处理](#) [FIR滤波器](#) [集成电路](#) [乘累加器](#)

分类号

DOI:

通讯作者:

作者个人主页: [齐悦](#); [李占才](#); [王沁](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF \(105KB\)](#)
- ▶ [\[HTML全文\] \(0KB\)](#)
- ▶ [参考文献 \[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“低功耗”的 相关文章](#)
- ▶ 本文作者相关文章
 - [齐悦, 李占才, 王沁](#)