

论文

适于高速高精度多级ADC的功耗-速率优值模型

吴霜毅, 于奇, 王浩娟, 覃浩洋, 宁宁, 杨谟华

电子科技大学微电子与固体电子学院 成都 610054

收稿日期 2006-1-25 修回日期 2006-7-31 网络版发布日期 2008-1-30 接受日期

摘要

该文依据多级比较原理, 建立了ADC功耗-速率优值模型。基于比较器数目最优算法, 推导出多级ADC最优比较器数目, 并提出多级ADC功耗-速率优值参数, 从而得到可实现小功耗、高转换速率的多级ADC优化结构。以10位精度ADC为例, 系统级仿真结果表明: 多级ADC中的三级Pipelined结构可将全Flash ADC功耗降低到最小, 而保持相同的转换速率; 同时理论验证了以两步式结构实现多级ADC优于其他多步式结构。该优值模型可应用于高速、高精度ADC系统结构优化。

关键词 [功耗-速率优值模型](#) [模数转换器](#) [比较器](#) [低功耗](#)

分类号 [TN432.1](#)

A Power-Conversion Rate Merit Model for High-Speed High-Resolution ADC

Wu Shuang-yi, Yu Qi, Wang Hao-juan, Qin Hao-yang, Ning Ning, Yang Mo-hua

University of Electronic Science and Technology, Chengdu 610054, China

Abstract

Based on multi-stage comparison, a new theory incorporating Minimum Comparator Number Algorithm (MCNA) and Power-Conversion Rate Merit Model (PCRMM) is proposed, which releases the power dissipation from limitation of comparators, sub-DACs and residual amplifiers in high-speed high-resolution ADCs. Under 10-bit ADC resolution specific, theoretical analysis shows that this theory reduces the power dissipation of Flash ADC to minimum by applying 3-stage Pipelined ADC, while keeping ADC high-speed, and it also proves that two-step ADC is better than other type of multi-step ADC. This new theory can be used in designing and developing high-speed low-power ADCs.

Key words [Power-Conversion Rate Merit Model \(PCRMM\)](#) [ADC](#) [Comparator](#) [Low-power](#)

DOI:

通讯作者

作者个人主页 [吴霜毅; 于奇; 王浩娟; 覃浩洋; 宁宁; 杨谟华](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF \(232KB\)](#)
- ▶ [\[HTML全文\]\(OKB\)](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [复制索引](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中包含“功耗-速率优值模型”的相关文章](#)
- ▶ 本文作者相关文章

- [吴霜毅](#)
- [于奇](#)
- [王浩娟](#)
- [覃浩洋](#)
- [宁宁](#)
- [杨谟华](#)