

基于0.13  $\mu\text{m}$ 工艺的低电压CMOS场效应管输出电导

杨志民<sup>1</sup>, 马义德<sup>2</sup>, 马永杰<sup>1,3</sup>, 摆玉龙<sup>1</sup>, 杨鸿武<sup>1</sup>

1.西北师范大学 物理与电子工程学院, 兰州 730070; 2.兰州大学 信息科学与工程学院,兰州 730070; 3. 兰州交通大学 机电技术研究所,兰州 730070

收稿日期 2007-7-9 修回日期 2007-12-3 网络版发布日期 2009-1-3 接受日期 2007-12-8

摘要 对采用0.13  $\mu\text{m}$ 工艺(p13)

低电压工作条件下的CMOS模拟集成电路设计中场效应管的模型参数输出电导 $g_d$ 进行了研究,给出了设计公式。根据所研究的结果设计了一个两级运算放大器电路并进行了仿真。仿真结果与设计结果吻合得很好,证明了设计公式的有效性。

关键词 [半导体技术](#) [集成电路](#) [0.13  \$\mu\text{m}\$ 工艺](#) [CMOS场效应管](#) [输出电导](#)

分类号 [TN43](#)

## Output conductance of 0.13 $\mu\text{m}$ MOSFET

YANG Zhi-min<sup>1</sup>, MA Yi-de<sup>2</sup>, MA Yong-jie<sup>1,3</sup>, BAI Yu-long<sup>1</sup>, YANG Hong-wu<sup>1</sup>

1.College of Physics and Electronic Engineering, Northwest Normal University, Lanzhou 730070, China; 2.College of Information Science and Engineering, Lanzhou University, Lanzhou 730000, China; 3. Institute of Mechatronics and Electronic Technology, Lanzhou Jiaotong University, Lanzhou 730070, China

**Abstract** The output,  $g_d$ , of MOSFET in CMOS 0.13  $\mu\text{m}$  technology and working in very low voltage was investigated, and design formulas were given. Based on the investigation results, a two stage op amp was designed and simulation was carried out. Simulation results are in good agreement with designing results, which validate the design formulas.

**Key words** [semiconductor](#) [very large integrated circuit \(VLIC\)](#) [0.13  \$\mu\text{m}\$  technology](#) [MOSFET](#) [output conductance](#)

DOI:

通讯作者 杨志民 [2007-07-09](#)

扩展功能

本文信息

▶ [Supporting info](#)

▶ [PDF\(646KB\)](#)

▶ [\[HTML全文\]\(0KB\)](#)

▶ [参考文献](#)

服务与反馈

▶ [把本文推荐给朋友](#)

▶ [复制索引](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

▶ [本刊中 包含“半导体技术”的 相关文章](#)

▶ 本文作者相关文章

- [杨志民](#)
- [马义德](#)
- [马永杰](#)
- 
- [摆玉龙](#)
- [杨鸿武](#)