

本期目录 | 下期目录 | 过刊浏览 | 高级检索

[打印本页] [关闭]

### 工程应用技术与实现

## 一种时序优化的通用FPGA装箱算法

刘 垚

(复旦大学专用集成电路与系统国家重点实验室, 上海 201203)

**摘要:** 提出一种时序优化的通用FPGA装箱算法。将配置电路与用户电路转化为有向图, 解决子图同构问题。将线网延时作为变量, 定义关键度, 以此为代价函数进行装箱, 达到优化时序的目的。在VPR平台上进行实验, 结果表明, 该算法的时序性能较优, 并可应用于不同的可配置逻辑块结构中。

**关键词:** 现场可编程门阵列 工艺映射 装箱算法 时序优化

## Universal FPGA Packing Algorithm of Timing Optimization

LIU Yao

(State Key Laboratory of ASIC & System, Fudan University, Shanghai 201203, China)

**Abstract:** A universal timing optimization oriented FPGA packing algorithm is proposed in this paper. Configure and user circuits are converted to directed graphs to solve the sub-graph isomorphism problem. Aiming for timing optimization, net delay is used as variable to define the criticality, which is used for cost function to guide packing procedure. Experimental results on VPR platform prove this algorithm performs less timing delay than other similar packing algorithms, and can applied in various kinds of FPGA CLBs.

**Keywords:** Field Programmable Gate Array(FPGA) technology mapping packing algorithm timing optimization

收稿日期 2011-07-12 修回日期 网络版发布日期 2012-01-20

DOI: 10.3969/j.issn.1000-3428.2012.02.082

基金项目:

通讯作者:

**作者简介:** 刘 垚(1987-), 男, 硕士, 主研方向: FPGA工艺映射

**通讯作者E-mail:** 082052049@fudan.edu.cn

### 参考文献:

- [2] Betz V. VPR and T-VPack User's Manual[EB/OL]. [2011-05-15].  
http://www.eecg.utoronto/vpr/.
- [6] 倪 刚, 童家榕, 来金梅. 基于对可编程逻辑块建模的FPGA通用装箱算法[J]. 计算机工程. 2007, 33(6): 239-241 
- [8] 徐嘉伟, 来金梅, 童家榕. 可配置宏的快速FPGA布局算法[J]. 计算机工程. 2009, 35(16): 228-230 [浏览](#)

### 本刊中的类似文章

1. 刘杰, 吴强, 赵全伟. 面向可重构计算系统的模块映射算法[J]. 计算机工程, 2012, 38(3): 276-279, 283
2. 马文超, 张涛. 一种基于FPGA的以太网高速传输平台[J]. 计算机工程, 2012, 38(01): 242-244
3. 周颖波, 邝继顺, 杨鹏. 基于FPGA的遗传算法流水线设计与实现[J]. 计算机工程, 2011, 37(7): 268-

### 扩展功能

本文信息

- ▶ Supporting info
- ▶ [PDF\(253KB\)](#)
- ▶ [\[HTML\] 下载](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

### 服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

### 本文关键词相关文章

- ▶ [现场可编程门阵列](#)
- ▶ [工艺映射](#)
- ▶ [装箱算法](#)
- ▶ [时序优化](#)

### 本文作者相关文章

- ▶ [刘垚](#)

### PubMed

- ▶ [Article by Liu, Y.](#)

270,281

4. 马珂洁, 包杰, 周学功, 王伶俐. 基于局部重配置的FPGA互连测试诊断[J]. 计算机工程, 2011,37(5): 249-252
5. 赵喜全, 刘兴奎, 邵宗有, 刘朝辉, 窦晓光, 赵晓芳. 基于FPGA的TOE网卡设计与实现[J]. 计算机工程, 2011,37(3): 241-243,247
6. 余骏, 党云飞. 高速JTAG在线仿真器设计[J]. 计算机工程, 2011,37(24): 228-229
7. 杨镇西, 张丽, 聂智良. 基于SVM概率建模的硬件实现优化算法[J]. 计算机工程, 2011,37(23): 217-219
8. 郭宁, 冯萍, 康继昌. 基于布尔逻辑的双序列搜索比对算法[J]. 计算机工程, 2011,37(23): 205-207
9. 李侃, 陈耀武. 面向医用电子内窥镜的高清视频处理系统[J]. 计算机工程, 2011,37(23): 261-263
10. 邵磊, 倪明, 王强. 基于FPGA的Web服务定时系统设计与实现[J]. 计算机工程, 2011,37(21): 222-224

### 文章评论

反馈人	<input type="text"/>	邮箱地址	<input type="text"/>
反馈标题	<input type="text"/>	验证码	<input type="text" value="3975"/>
	<input type="text"/>		