

首页 > 技术 > 技术论文

SL11R单片机外部存储器扩展

赵立宏 屈国普 程晶晶

衡阳南华大学机械学院(421001)

2008-11-03

摘要: 介绍了USB接口单片机SL11R进行外部存储器扩展的方法和实例,并测试了外部SRAM及EDO DRAM的工作速度。

关键词: 单片机 SL11R 存储器 USB

SL11R是Scanlogi公司生产的一种带有USB接口的16位RISC单片机,内核处理速度达到48MIPS,有丰富的硬件资源及32位可编程I/O口,可以灵活扩展外围芯片。本文主要讨论其外部存储器的扩展。

1 SL11R存储器空间

SL11R内部有3K字节的SRAM,可以用作指令存储器和数据存储器,但有些应用场合需要扩展存储器。SL11R可扩展I2C串行E2PROM、通用并行EPROM及RAM,还能够直接扩展大容量的EDO DRAM。

SL11R采用统一地址编码方式对外寻址,程序代码、数据区、I/O地址均安排在64K字节空间中,各自有独立的寻址空间并有相应的选通信号输出。硬件设计时不需另加解码电路,只要把扩展芯片的片选引脚与对应的控制信号相连就可以。SL11R对EDO DRAM的寻址采用页寻址方式,可寻址高达2M字节的空间,以满足图像采集等需要大量数据存储器的场合。SL11R存储器空间具体安排见表1。

表1 SL11R 存储器空间

功能区	地址空间
内部RAM	0x0000~0x0BFF
外部RAM	0x0C00~0x7FFF
外部DRAM	0x8000~0xBFFF
内部寄存器	0xC000~0xC0FF
外部ROM	0xC100~0xE7FF
内部ROM	0xE800~0xFFFF

外部RAM的0x0000~0x0BFF地址空间被内部RAM占用,故不能使用。

外部ROM的默认地址空间为0xC100~0xE7FF,通过软件设定,也可以占用0x8000~0xBFFF地址空间。

2 SL11R存储器扩展

SL11R的外部存储器包括串行E²PROM存储器、外部SRAM数据存储器、外部EPROM程序存储器及动态存储器。

2.1 串行I²C E²PROM的扩展

串行E²PROM的扩展比较简单,只要根据I²C E²PROM的容量选择相应的电路即可。图1为扩展2K字节E²PROM电路图,图2为扩展16K字节E²PROM电路图。值得注意的是,如果用串行E²PROM作程序存储器,最好选用图1所示的接线。由于SL11R内部RAM只有3K字节,启动时BIOS首先从2K字节的串行E²PROM中加载指令代码。



图1 扩展2K E²PROM

图2 扩展16K E²PROM

读写I²C E²PROM可以直接调用BIOS中断实现,不需要另编程序,比较方便。

2.2 外部数据存储器及EPROM的扩展

SL11R的数据总线是16位,提供了两种存储器扩展模式供用户选择,可以通过软件设定外部存储器工作在8位模式或16位模式。图3是SL11R扩展32K×16位SRAM的实例。图3所示状态下外部SRAM工作在16位模式;当开关SW接地,则SRAM工作在8位模式,I²C不使用。

SL11R的引脚XRAMEL和XROMSEL可以分别作为外部数据存储器 and 程序存储器的片选信号CS。

热点专题

- ☑ [信心09,冬天来了,春天还会远吗?](#)
- ☑ [低功耗技术,是鸡还是蛋?](#)
- ☑ [华北计算机系统工程研究所\(电子六所\)总结表彰暨春节联欢会](#)
- ☑ [Powerwise高效能解决方案](#)
- ☑ [2008Security China中国国际社会公共安全产品博览会](#)
- ☑ [视频信号处理技术](#)
- ☑ [2008嵌入式技术创新及...](#)
- ☑ [2008飞思卡尔技术论坛](#)
- ☑ [Altera公司SOPC...](#)
- ☑ [第十届高交会电子展](#)
- ☑ [科技闪耀北京奥运](#)
- ☑ [ADLINK DAY—2008年量测与自动化技术国际高峰论坛](#)
- ☑ [中国电子学会Xilinx杯开放源码硬件创新大赛](#)
- ☑ [赛灵思公司Virtex-5系列FPGA](#)
- ☑ [3G知识](#)
- ☑ [IPTV](#)
- ☑ [触摸屏技术](#)
- ☑ [RoHS](#)

杂志精华

- [基于CC2430的无线传感器...](#)
- [无线传感器网络应用系统综述](#)
- [无线传感器网络在野外测量中的...](#)
- [基于竞争的无线传感器网络](#)
- [用于矿井环境监测的无线传感器...](#)
- [具有自适应通信能力的无线传感...](#)
- [基于传感器网络技术的深孔测径...](#)
- [基于无线传感器网络的家庭安防...](#)
- [基于ATmega128L与C...](#)
- [无线传感器网络中移动节点设备...](#)

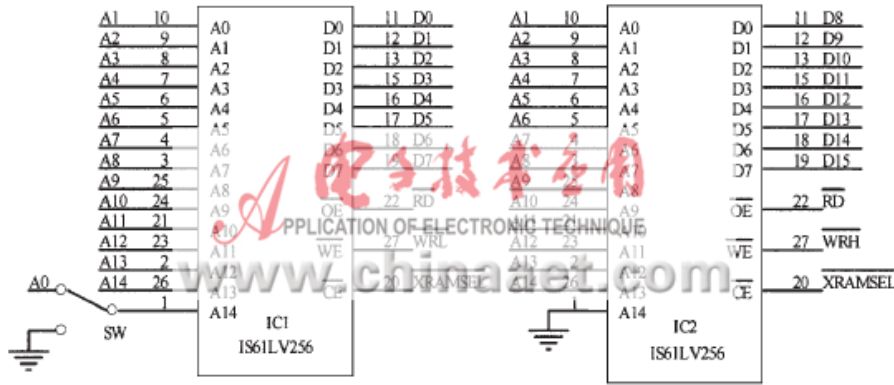


图3 SL11R 扩展外部 SRAM

2.3 动态存储器的扩展

SL11R扩展动态存储器非常简单。因为它已经内置了动态存储器控制电路,与EDO DRAM直接连接就可以,不需要另加电路,而且自动刷新,用户使用动态存储器象使用SRAM一样方便。SL11R扩展DRAM的电路见图4。

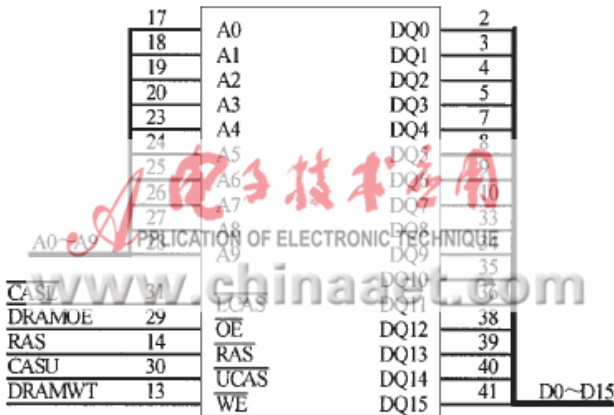


图4 SL11R 扩展 DRAM

扩展DRAM时要选择3.3V的EDO DRAM,尽量使用1M×16位的内存芯片如GM71V18163CJ、IS41LV16100、HY51V18164等,这样电路设计较简单。笔者在使用过程中发现,某些DRAM与SL11R存在兼容性问题,有时工作不稳定,但换另一批次的芯片后又正常工作,所以设计者在使用时应注意筛选。

SL11R对DRAM的寻址空间为0x8000~0x9FFF和0xA000~0xBFFF。这个地址值控制寻址的低位地址(A0~A12),另外有2个对应的页面寄存器控制寻址的高位地址,每个页面都能完成对1M×16位空间的寻址。这两个16位的页面寄存器是0xC018和0xC01A,以页面1寄存器0xC018具体说明如下:

D15~D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	A21	A20	A19	A18	A17	A16	A15	A14	A13

如果A21=1,则对0x8000~0x9FFF空间的读写操作是针对DRAM,由DRAMOE和DRAMWT引脚选通DRAM,参见图4。

如果A21=0,则对0x8000~0x9FFF空间的读写操作是针对其它外设,由nXMEMSEL引脚选通。这种方式使SL11R另外增加了1M×16位的寻址空间,但这个空间DMA方式不能直接寻址。

A13~A20则是页面1的高位地址,加上0x8000~0x9FFF的低位(A0~A12)实现页面1的寻址。

页面2的寻址与页面1的寻址完全一样,只是由0xC01A和对0xA000~0xBFFF的寻址实现。

页面1和页面2的寻址空间是重叠的,一般可以使用一个页面对DRAM寻址,另一个页面对其它外设寻址。

3 存储器速度的影响

SL11R的工作频率较高,必须要考虑存储器的速度,否则可能工作不正常。

3.1 静态存储器速度

读取外部静态存储器的时序见图5,具体参数见表2。表2中的参数是在SL11R的内部工作时钟PCLK工作在36MHz,等待周期设定为0时的数据。

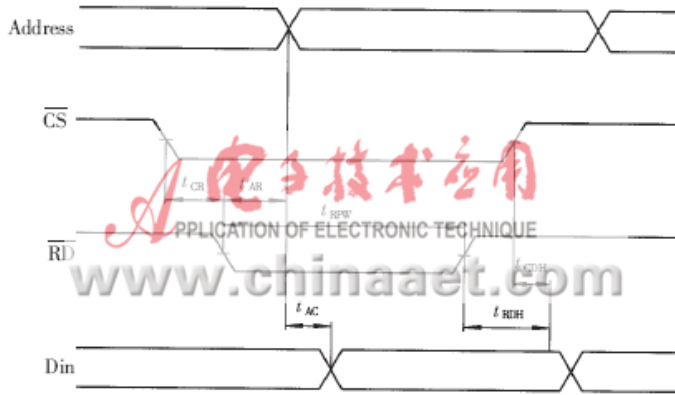


图 5 SL11R 读外部 SRAM 时序

表 2 SL11R 读周期参数

符号	参数	最小值	最大值
t_{CR}	CS 下降沿到 RD 下降沿	0 ns	0 ns
t_{RDH}	RD 上升沿到数据保持	5 ns	5 ns
t_{CDH}	RD 下降沿到数据保持	5 ns	5 ns
t_{RPW}	RD 低电平时间	28 ns	34 ns
t_{AR}	RD 下降沿到地址有效	1 ns	3 ns
t_{AC}	RAM 访问时间		12 ns

SL11R 扩展外部 SRAM 或 EPROM 时, 可以设定等待周期, 最长可设定 7 个等待周期, 每个等待周期时间为 31 ns (PCLK=32 MHz 时), 这样 SL11R 就可以扩展价格低廉的低速 EPROM 和 SRAM 存储器。

选择 SRAM 的速度主要应该由 CS 的低电平脉冲宽度决定:

$$t_{AC} = t_{CR} + t_{RPW} + t_{RDH} - t_{CDH} + \text{等待周期时间}$$

笔者经实验得到常见的 SRAM 需要设定的等待周期数, 见表 3。从表 3 的数据可知, 一般 SRAM 的速度可以达到标称值, 如 PCLK 为 32 MHz, 100 ns SRAM 的等待周期为 2, 这时 $t_{AC} = 1 + 28 + 5 - 3 + 2 \times 31 = 93$ ns。

表 3 常用 SRAM 等待周期设定

	100 ns SRAM	70 ns SRAM	15 ns SRAM	12 ns SRAM
PCLK = 32 MHz	2	0	0	0
PCLK = 48 MHz	0	0	0	0

3.2 动态存储器的速度

EDO DRAM 的读写速度有两种情况: 一种是随机读写; 另一种是快速页面读写。SL11R 随机读写 DRAM 的时序见图 6, 参数见表 4。

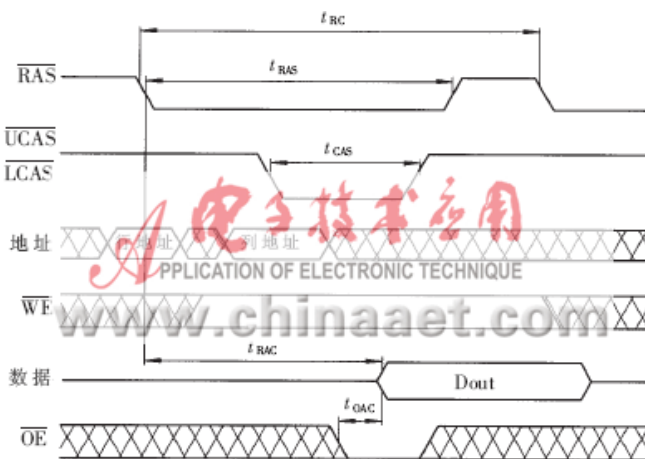


图 6 SL11R 读 DRAM 时序

表 4 SL11R 读 DRAM 参数

PCLK	t_{RC}	t_{RAS}	t_{CAS}	t_{RAC}	t_{OAC}
32 MHz	150 ns	80 ns	20 ns	80 ns	20 ns
48 MHz	100 ns	53 ns	13 ns	53 ns	13 ns

影响 DRAM 速度的参数较多, 但选择 DRAM 主要是根据 t_{RAS} 。一般选择 50 ns 或 60 ns 的 DRAM 就可以满足要求。

SL11R 随机读写 DRAM 的周期时间 t_{RC} 在 PCLK 为 32 MHz 时为 150 ns; PCLK 为 48 MHz 时为 100 ns。经测试, DMA 方式下, DRAM 的读写速度可以达到 6 MHz, 满足常用的数据采集要求。

DRAM的快速页面读写是指在DRAM的同一个页面下,即行地址相同时,DRAM保持行地址不变,只寻址列地址,这样可以减少发送行地址的时间。使用快速页面读写必须十分小心,因为在数据采集等场合,写数据时页面发生变化会影响DRAM的读写时间,很可能会丢失数据。

SL11R扩展外部存储器的能力较强,可以方便地扩展I²C接口的串行存储器、各种速度的静态存储器以及大容量的DRAM。配合SL11R的USB接口和快速的处理能力,可以满足各种应用的需要。

参考文献

- 1 SL11R技术资料. <http://www.scanlogic.com>
- 2 窦振中. 单片机外围器件实用手册存储器分册. 北京: 北京航空航天大学出版社
- 3 SRAM、DRAM资料. <http://www.issi.com/index.html>

在线联系

[添加到收藏夹](#)

关于“SL11R单片机外部存储器扩展”, 我有如下需求或意向:

用户名: 密码: 验证码: 5829 [欢迎注册](#)

相关应用

《电子技术应用》编辑部版权所有

地址: 北京海淀区清华东路25号电子六所大厦

联系电话: 82306084 / 82306085 传真: 62311179 京ICP备05053646号

推荐分辨率1024*768 IE6.0版本

