

工程应用技术与实现

基于RAID50的存储系统高速缓存设计

谭怀亮, 贺再红

(湖南大学计算机与通信学院, 长沙 410082)

收稿日期 修回日期 网络版发布日期 2007-3-1 接受日期

摘要 设计了一种多个控制卡分条的RAID50模型和主机虚拟卷地址到所属高级别阵列、低级别阵列分条的二级地址映射模式, 以提高I/O访问的并发性。定义多个连续I/O块为扩展块并等同于Cache页大小, 且作为RAID50传输粒度, 进一步改善内存与存储设备之间的传输效率。设计了基于Cache描述符控制块的哈希链式查找算法和基于Cache页访问频率计数的二次机会置换算法, 实现了一种主机数据接收与RAID50存储设备预读并发进行的策略。结果表明, 该设计有效地提高了存储系统的I/O性能。

关键词 [控制卡分条的分布式冗余校验磁盘阵列](#) [高速缓存](#) [高级别阵列](#) [低级别阵列](#) [控制卡分条](#)

分类号

DOI:

通讯作者:

作者个人主页: 谭怀亮, 贺再红

扩展功能

本文信息

▶ [Supporting info](#)

▶ [PDF \(138KB\)](#)

▶ [\[HTML全文\] \(0KB\)](#)

▶ [参考文献 \[PDF\]](#)

▶ [参考文献](#)

服务与反馈

▶ [把本文推荐给朋友](#)

▶ [加入我的书架](#)

▶ [加入引用管理器](#)

▶ [引用本文](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

▶ 本刊中 包含“[控制卡分条的分布式冗余校验磁盘阵列](#)”的 [相关文章](#)

▶ 本文作者相关文章

• [谭怀亮, 贺再红](#)