



面向低功耗的多核处理器Cache设计方法

方娟, 郭媚, 杜文娟, 雷鼎

北京工业大学 计算机学院, 北京 100124

Low-power oriented cache design for multi-core processor

FANG Juan, GUO Mei, DU Wenjuan, LEI Ding

College of Computer Science, Beijing University of Technology, Beijing 100124, China

[摘要](#)

[图/表](#)

[参考文献](#)

[相关文章 \(15\)](#)

?

版权所有 ©2005 - 2009

地址：四川成都237信箱（武侯区）《计算机应用》编辑部(610041)

电话：028-85224283-803

E-mail: bjb@joca.cn

[服务条款](#) | [隐私声明](#)

本系统由北京玛格泰克科技发展有限公司设计开发 技术支持: support@magtech.com.cn

蜀ICP备05010208号