

文章编号:1001-9081(2006)08-1990-03

FCMAC 的 FPGA 实现分析及其控制应用

沈宪明,白瑞林,章智慧

(江南大学控制科学与工程研究中心,江苏无锡 214122)

(ofa-shenxianming@163.com)

摘要:提出了 FCMAC(Fuzzy CMAC)的一种基于 FPGA 的硬件实现方法,与其他 FPGA 实现神经网络相比,它包含了可以用于在线学习的权学习算法。首先分析了 FCMAC 的模型结构及相应的硬件模块,然后基于 VHDL 语言实现了各模块的功能描述,最后将 FPGA 实现的 FCMAC 用于控制应用,并对控制器进行测试。实验结果表明,FCMAC 的实现方案是可行的,控制器运算速度快、精度高,且具有较强的抗干扰性,是实现 IP 控制模块或单片智能控制的一种新的有效途径。

关键词:模糊小脑神经网络;现场可编程门阵列;VHDL;比例-积分-微分控制器

中图分类号: TP332.3 **文献标识码:** A

FPGA implementation analysis of Fuzzy CMAC and its control application

SHEN Xian-ming, BAI Rui-lin, ZHANG Zhi-hui

(Control Science and Engineering Research Center, Southern Yangtze University, Wuxi Jiangsu 214122, China)

Abstract: An FPGA implementation structure of a FCMAC(Fuzzy CMAC) was proposed. Compared with other neural networks implemented by FPGA, it contains the learning algorithm that can be employed to realize the on-line learning. First, the model of FCMAC was given and the relevant hardware modules were analyzed. Second, these hardware modules were implemented with VHDL. At last, the implemented FCMAC was used for control, and the corresponding controller was tested. The experimental results indicate that this method for hardware implementation of FCMAC is feasible, and the controller has high computing speed, high precision and better ability of anti-interfere. It is a new and efficient method to implement IP control module or intelligent control based on a single chip.

Key words: Fuzzy CMAC; Field Programmable Gate Array (FPGA); VHDL; Proportion-Integration-Differentiation Controller (PID)

0 引言

基于局部学习的 CMAC (Cerebellar Model Articulation Controller) 网络^[1], 具有很快的收敛速度和可观的精度, 已广泛应用于机器人控制、信号处理和模式识别。但是, 它的内在缺陷影响了它的进一步应用: 1) 随着维数的增加, CMAC 的权空间大小将成几何级数增长, 使用哈希映射虽然在一定程度上降低了权空间大小, 但伴随而来的权碰撞, 将会影响到权值的收敛; 2) 在一些精度要求比较高的场合, CMAC 的学习精度难以满足要求。为提高精度, 有了一些改进型算法^[2,3], 但并不能从根本上解决问题。这是由于 CMAC 的基等于 1, 当 CMAC 的不同输入向量经量化后, 可能映射到同一个 box 函数中, 输出值将相同, 这样输出就不平滑, 精度也就难以提高。

FCMAC (Fuzzy CMAC) 的出现有助于解决以上两个问题。它将模糊逻辑引入 CMAC, 结合了 CMAC 具有学习能力和模糊逻辑擅长表达近似与定性知识的优点^[4], 使之不仅具有 CMAC 训练速度快的优点, 而且存储空间小、可以连续量输入、无需量化、避免了 CMAC 的哈希映射对权值收敛的影响。由于 FCMAC 使用的 box 函数是隶属度函数, 因此不同的输入映射到同一 box 函数后, 其输出值是不同的, 消除了 CMAC 输出不平滑的缺陷; 另外, FCMAC 可以构造模糊推理规则, 加入了人的经验, 从根本上解决了 CMAC 训练精度不高的问题。

这样, FCMAC 的实现具有了更好的实用价值。

诸多学者通过软件仿真的形式验证了 FCMAC 控制的可行性^[5], 但是通过串行编程方法来实现神经网络控制, 应用中存在运算速度低和系统容错性差等问题。与软件实现相比, FPGA 实现 FCMAC 可以保持网络自身的并行计算能力, 提高处理速度。同时, FPGA 可以实现 FCMAC 的学习算法, 使得硬件化结构可以在线学习, 这是 BP 网络等所不能比拟的。为此本文提出了一种基于 FPGA 实现的 FCMAC 结构。

1 FCMAC 的模型、学习算法及其仿真

1.1 FCMAC 的模型结构

FCMAC 本质上是一种类似于 CMAC 的查找表结构模型, 其隶属度函数保证了可以连续量输入, 它通过查询权值表和借助模糊推理, 进行权值的存储与学习, 以获得神经网络的输出。FCMAC 的结构如图 1 所示。

1.2 FCMAC 的学习算法

FCMAC 的学习算法一般沿用 CMAC 的算法, 如 C-L、LMS、GA 和变学习率等。由于输出层神经元是线性的, 根据 1.1 节的 FCMAC 结构, 本文采用 LMS 算法, 如 (1) 式所示。此学习算法简单, 易于硬件实现。

$$w_j = w_j + \alpha_j \beta \frac{(y_d - y)}{m} \quad (1)$$

收稿日期:2006-02-14; 修订日期:2006-04-26

作者简介:沈宪明(1981-),男,江苏无锡人,硕士研究生,主要研究方向:嵌入式系统研究;白瑞林(1955-),男,黑龙江双城人,教授,硕士生,主要研究方向:智能控制、嵌入式系统;章智慧(1983-),男,安徽池州人,硕士研究生,主要研究方向:嵌入式系统。

其中, \bar{a}_j 为归一化规则适用度, y_d 为期望输出, y 为实际输出, β 为学习率, m 为模糊规则适用度不为零的个数。

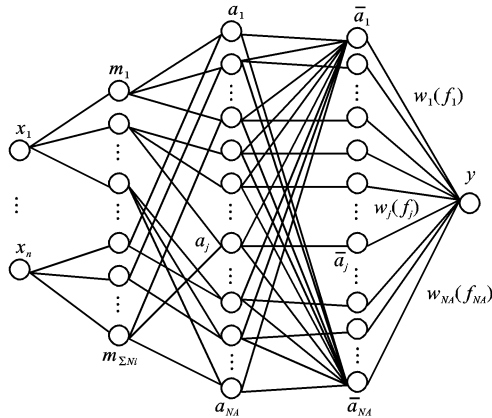


图 1 FCMAC 的结构

2 FCMAC 的硬件结构分析及 FPGA 实现

图 2 为包含控制单元的 FCMAC 顶层模块图, 包括以下模块:

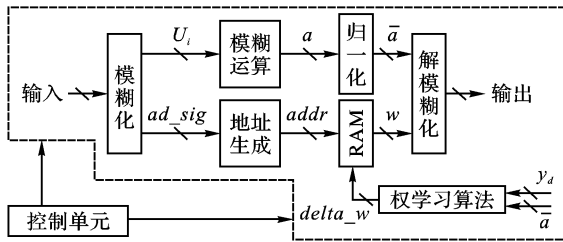


图 2 FCMAC 顶层模块

(1) 模糊化模块: 在该模块中, 需根据输入状态空间来定义模糊节点的隶属度函数。用信号 ad_sig 来表示节点的位置。对于某维输入, 它所激活的模糊节点进行模糊运算, 输出隶属度值 $U_i (i = 1, 2, \dots, m, m$ 为模糊化层节点的个数) 和 ad_sig 值; 对于没有激活的节点, 则输出的隶属度值保持为 0。在实际应用中, 输入一般是多维的, 权地址需要精确运算或编码以避免地址碰撞。

(2) 模糊运算模块: 此处选择模糊乘作为模糊推理算法, 以各隶属度值 $U_i (i = 1, 2, \dots, m)$ 作为模块输入, 输出为模糊规则适用度。对于硬件乘法器, 必须在算法的精度和资源利用率上做一个折中, 如果芯片的乘法单元 (如 DSP block) 比较丰富, 则可以适当的增加字长, 否则只能减少, 因为用 LEs (逻辑单元) 实现乘法器会花费较大的芯片资源。

(3) 归一化模块: 如果每次计算所得的隶属度值之和是 1, 那么本模块可以省略。但大多数情况下, 如输入为多维或隶属度函数较复杂, 那隶属度值之和就不为 1, 需要用到除法器, 这时也需要考虑到算法的精度与硬件规模的关系。在选择多维输入的模糊子集时, 应尽量使隶属度值之和为 2 的幂次, 因为在综合过程中, 软件会自动的将除数为 2 的幂次的运算转化为移位运算, 而移位运算不占用器件资源。

(4) 地址生成模块: 模糊化模块不仅产生隶属度值, 而且也产生 ad_sig , ad_sig 用于生成权地址。每次所需要的权地址由 ad_sig 通过运算产生, 而 ad_sig 的值由被激活的模糊节点位置决定。权空间大小由各维的模糊子集决定, 如输入为三维, 各模糊子集所含语言变量的个数分别为 a, b 和 c , 则权地址空间的大小为 $a \times b \times c$ 。需要注意的是, 每次得到的权地址应不存在碰撞的情况, 否则会发生错误, 甚至使整个网络失

效。当然, 如果输入是一维的, 地址生成模块可以省略, 实际的权地址就是模糊节点序号。

(5) 解模糊化模块: 此模块的任务是获得网络的实际输出, 它包含加法器和乘法器。RAM 中的权与相应的归一化模糊规则适用度的加权线性之和即为 FCMAC 的实际输出。可以用寄存器来累加这些乘积。当然, 如果器件资源允许的话, 可以不用累加, 而采用并行处理这些乘积, 这样可以提高速度。

根据 FPGA 的内部结构特点, 可以用三种资源来实现数据的动态存储: Block RAM、LUT 和 Register。此处选择 Block RAM 来存储权值, 因为使用 Block RAM 可以节省 LEs 资源, 是最大程度发挥所选器件效能、节约成本的一种体现; 而且, Block RAM 是一种可配置的硬件结构, 其可靠性和速度与 LUT 和 Register 构建的存储器相比更有优势。

(6) 权学习算法模块: 不同的权学习算法对应不同的硬件结构, 本文采用 (1) 式。 y 与 y_d 的差乘以学习率和归一化模糊规则适用度, 所得的乘积除以 m , 得到 δw , 即权值修改量。通过 δw 使权值得到更新。这部分包含乘法和除法, 将花费较大的器件资源。因此在运算过程中, 要及时的截位, 以降低芯片的使用。

(7) 控制单元: 用于控制各模块的执行顺序, 一般可以遵循 Matlab 仿真时的顺序。

3 基于 FPGA 实现的 FCMAC 控制实例

3.1 控制器原理

在所研究的控制系统中, 采用 FCMAC-PID 控制器代替常规 PID 位置调节器。其中, FCMAC 起前馈控制作用, 确保系统的控制响应速度, 减少超调量; PID 控制器起主要作用, 使系统稳定及提高系统的跟踪能力。FCMAC 采用有导师的学习算法, 由 PID 控制器的输出 $U_p(k) = U(k) - U_f(k)$ 作为网络权值修正信号, 经过学习使系统的总控制量主要由 FCMAC 产生。系统开始运行时, FCMAC 网络初值为零, 于是 $U_f(k) = 0$, 此时只有反馈控制, 系统由 PID 控制。随着 FCMAC 网络的训练, 其输出不再为零, FCMAC 逐渐取代 PID 成为控制的主导。网络训练结束, 反馈失去作用, 这时由 FCMAC 提供控制器的输出, 系统变成单一前馈控制。此时从 $R(k)$ 经前馈通道至输出 $Y(k)$ 增益为 l , 表明 FCMAC 和被控对象模型具有逆关系, 即网络是学习对象的逆动态模型的。当输入变化或有扰动时偏差不为零, PID 再次起作用, 并与启动过程类似, 所不同的是网络不必重新学习, 已有记忆经验积累, 因此有一定的预测功能。采用 FCMAC 可以把复杂的逆模型实现简单化。控制过程归结为少数权值的调整, 而不要求详实了解被控对象的全部动力学特性, 而它却可以将复杂难测的时变动力学行为及诸多不确定因素映射于网络之中, 并通过前向通道与被控对象抵消^[6]。

本文采用激励信号 R 作为 FCMAC 的输入, 其基本结构如图 3 所示。该方案中, 控制和学习同步进行。

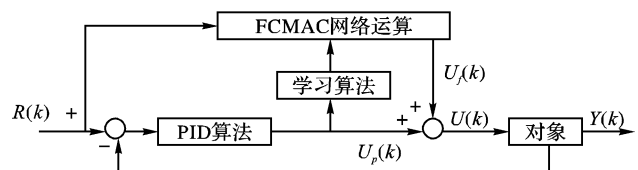


图 3 FCMAC-PID 控制器结构

以某工业对象 $yout(k) = 1.9607 * y(k - 1) - 0.9608 * y(k - 2) + 0.0049 * u(k - 2)$ 为例, Matlab 的仿真结果如图 4 所示。

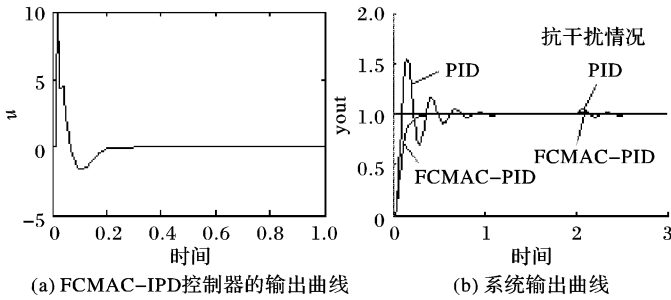


图4 控制系统 Matlab 仿真图

其中,图4(a)为 FCMAC-PID 控制器的输出曲线图,图4(b)为系统输出曲线。从图中可以看出,FCMAC 和 PID 并行控制效果比单纯PID的控制效果要好的多,且抗干扰能力明

显加强。

仿真结果表明;FCMAC 的加入使得该复合 PID 控制器大大减少了被控对象输出的超调量,加快了控制响应速度,充分体现了 FCMAC 的特点,即输出误差小、实时性好、鲁棒性强。

3.2 控制器的 VHDL 设计

控制器的设计采用自顶向下设计方法,在顶层进行系统方框图的划分和结构设计,在方框图一级用 VHDL 对电路的行为进行描述,并进行仿真和纠错。然后,在系统一级进行验证,最后,利用逻辑综合优化工具生成具体的门级逻辑电路的网表,下载到具体的 FPGA 芯片上。控制器的顶层电路结构如图5所示。

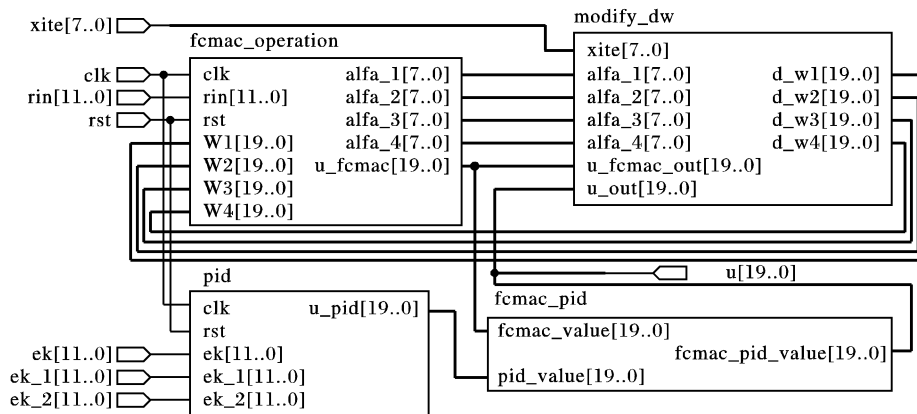


图5 控制器的 VHDL 顶层电路结构

控制器主要由 4 个子模块组成,其中:pid 模块完成 PID 运算;fcmac_operation 模块完成 FCMAC 运算;modify_dw 模块完成权值的在线调整;fcmac_pid 模块完成 FCMAC 和 PID 的复合控制运算,xite 信号为 FCMAC 网络的学习速率,该值的范围在(0,1)之间。

为了得到精确结果,一方面应选用合适的运算结构,另一方面要采用合适的字长。FPGA 器件的字长可以根据需要任意指定,字长越大,精度越高,但电路占用的片内资源就越多;字长越小,运算过程中累积的偏差很大,难以保证设计的精度。本次设计考虑到控制器的实际运算情况,采用带符号小数的二进制补码表示方法,即数据格式采用 $\Phi.\theta$ 表示, Φ 表示整数部分, θ 表示小数部分。通过分析 Matlab 的仿真数据,采用大小合适的字长,既保证了设计的精度,又避免造成资源的浪费。

3.3 控制器的测试

FCMAC-PID 控制器的测试以 Matlab 仿真为依据,从 Matlab 仿真可以获得控制时序,同样也可得到测试数据。以 Matlab 仿真时获得的系统给定和系统输出对 (r,yout) 作为控制器测试的输入数据,来测试相应的控制器输出。

控制器模块先在 Quartus 中编译,此时选择“ModelSim (VHDL)”作为仿真工具,这样可以获得在 ModelSim 下仿真需要的.vho 网表文件和包含延迟信息的.sdo 文件,再转入 ModelSim 对测试文件进行测试,这样可以在 ModelSim 软件下看到模拟波形。

测试结果如下:控制器的输出在 ModelSim 下的测试波形与 Matlab 仿真波形相吻合。其值随着系统实际输出值的变化最后稳定在 40,由于此值表示 9 位整数 11 位小数,所以实际值为 $40/2^{11} = 0.0195$,与 Matlab 仿真时获得的值 0.0204 接近,由此可以证明此控制器的设计是正确的。

4 结语

FCMAC 降低了权空间的大小,解决了因权空间大而硬件难以实现的问题;模糊推理和隶属度函数的存在,使网络输出更加平滑,从根本上解决了 CMAC 的精度问题,使其具有更好的学习精度;在实现乘法和除法运算时,需要在算法的精度和资源利用上找一个折中;在实现权存储单元时,以 Block RAM 为首选,因为它可以节省 LEs,可靠性和速度与 LUT 和 Register 相比更有优势。

智能算法多具有并行性,而 FPGA 具有的并行处理能力,是实现智能控制器的较好载体。基于 FPGA 构建智能控制器具有设计灵活、能在线调整、可靠性高,开发周期短等优点,同时,设计好的智能模块可作为 IP 加入到 SOPC 中。

参考文献:

- [1] ALBUS JS. A new approach to manipulator control: The cerebellar model articulation controller (CMAC) [J]. Transactions of the ASME, Journal of Dynamics Systems Measurement and Control, 1975, 97(3): 220 - 227.
- [2] LUO JX, SHAO HH. Improved Learning Algorithm of Hyperball CMAC and Its Convergence Analysis [J]. Journal of Shanghai Jiaotong University (Science), 2004, 9(3): 21 - 24.
- [3] WANG YP, SU SF, LEE Z-J. Robust credit assigned CMAC [J]. IEEE Transactions on Systems, Man and Cybernetics, 2003, 5: 4457 - 4462.
- [4] 邓志东,孙增圻,张再兴.一种 FCMAC 神经网络[J].自动化学报,1995,21(3): 288 - 294.
- [5] 王琳,郭晨,李晖.基于 GA 学习的模糊小脑模型控制器[J].大连海事大学学报,2000,26(1): 65 - 69.
- [6] 孙宜标,郭庆鼎,赵希梅.基于模糊小脑模型神经网络的直线伺服跟踪控制研究 [J]. 组合机床与自动化加工技术, 2005, (8): 50 - 51, 54.