

## 一种应用于 WLAN 相位可调的本振缓冲器

罗可欣<sup>①</sup> 罗嵘<sup>①</sup> 郑吉华<sup>②</sup> 杨华中<sup>①</sup>

<sup>①</sup>(清华大学电子工程系 北京 100084)

<sup>②</sup>(RFIC公司 北京 100084)

**摘要:** 该文提出了一种应用于WLAN相位可调的本振缓冲器,用于校准直接下变频收发机的I/Q两路不平衡。该电路通过开关输入MOS管源极的电容阵列,延迟本振信号,从而调节信号的相位。该文采用SMIC 0.18 $\mu\text{m}$ 工艺实现了4.8~6GHz的I/Q两路本振缓冲器的设计,其版图面积为650 $\times$ 550 $\mu\text{m}^2$ 。仿真结果表明,在5位控制字作用下,I或者Q路本振缓冲器的相移在0~8°的范围内呈现近乎线性的变化,而本振缓冲器的输出功率的变化范围只有0.2dB。

**关键字:** 本振缓冲器; I/Q 两路不平衡; 相移

中图分类号: TN406

文献标识码: A

文章编号: 1009-5896(2007)05-1247-03

## A LO Buffer with Tunable I/Q Phase for WLAN

Luo Ke-xin<sup>①</sup> Luo Rong<sup>①</sup> Zheng Ji-hua<sup>②</sup> Yang Hua-zhong<sup>①</sup>

<sup>①</sup>(Dept. of Electronic Engineering, Tsinghua University, Beijing 100084, China)

<sup>②</sup>(RFIC, Beijing 100084, China)

**Abstract:** This paper presents a Local Oscillator (LO) buffer for WLAN which can tune the I/Q phase of the LO signal in order to calibrate IQ imbalance in direct conversion transceiver. It can tune the phase by means of switching the MOS capacitor array to delay the LO signal. It is implemented in SMIC 0.18 $\mu\text{m}$ , the layout of 4.8~6GHz I/Q LO buffer occupies a total die area of 650 $\times$ 550 $\mu\text{m}$ . Post simulation shows that the phase shift of the I or Q LO buffer varies almost linearly from 0° to 8° with the action of 5bit control word, whereas the output power of the LO buffer varies within 0.2 dB.

**Key words:** LO Buffer; I/Q Imbalance; Phase Shift

### 1 引言

伴随着数字CMOS工艺的进步,模拟、射频电路设计所注重的某些器件性能指标持续在提升,如器件的截止频率 $f_c$ ,最大谐振频率 $f_{\text{max}}$ ,匹配度 $A_{\text{vt}}$ 和最小噪声系数 $\text{NF}_{\text{min}}$ 等,使得CMOS工艺已经成为当前众多无线通信系统中收发机射频模块设计的主流工艺<sup>[1]</sup>。由于具有易于集成、要求的镜像抑制低、低功耗、低成本和易于实现多模多频带等特点,直接下变频收发机取得了广泛的应用,但是该结构需要解决直流失调、1/噪声、二阶非线性、本振牵引和I/Q两路不平衡等问题。

I/Q两路不平衡可以分为幅度和相位的不平衡。对发射机来说,I/Q两路不平衡会影响输出信号的边带抑制,从而影响发射信号的幅度和相位,损害发射信号的矢量幅度误差(EVM)。对接收机而言,I/Q两路不平衡会影响其镜像抑制比。值得说明的是,相位或幅度不平衡对上述指标的影响是独立的,即不能通过调节相位来改善幅度不平衡对上述指标的影响,反之亦然。但是,相位不平衡的影响是主要的,收发机主要是通过调节相位来改善上述指标的。在没有校准的

情况下,受片上器件的匹配度的限制,I/Q两路的相位误差的典型值在1~5°之间,而幅度误差在0.2~0.6dB之间<sup>[2]</sup>。为保证发射信号的矢量幅度误差和接收信号的镜像抑制比<sup>[3]</sup>,WLAN发射机和接收机都要进行相位校准。系统仿真表明,通过5位控制字控制相移,且保证相移步进在0.1~0.3°之间,收发机的相关性能可以满足WLAN协议要求的指标。

收发机实现相位校准时,需要相位可以调节的电路。改变本振信号相位与改变收发信号相位的作用相同,但是前者更容易实现,因此本文通过本振缓冲器来调节本振的相位,从而完成相位校准的功能。文献[4]通过6位数模转换器控制本振缓冲的偏置电流,偏置电流变化会使得输入MOS管的栅极电容随之发生变化,从而调节相位。但是,上述输入MOS管栅极电容随电流的改变量小,因此该电路的相位调节范围比较小。结果表明,当电路主干电流为0.4mA时,偏置电流改变0.21 $\mu\text{A}$ ,相位变化只有0.05°。此外,偏置电流的改变会影响到输入MOS管的跨导 $g_m$ ,从而影响本振的输出功率。文献[2]则提出了可变延时-增益的电路,该电路的实质是全通滤波器,能够实现相位和幅度的独立调节。但是,上述可变延时-增益的驱动能力有限,尤其工作频率较高时,电路的功耗较大。其次,可变延时-增益的延时电

路部分使用 MOS 管连接成二极管形式作为负载，限制了信号的输出幅度。再者，如果使用电阻作为负载，输出本振的杂波将比较严重。为弥补前者相位调节范围小、本振输出功率变化的缺点，同时解决后者驱动能力有限、无法工作在较高频率和杂波现象严重等问题，本文设计了通过改变 MOS 管源极电容来调节相位的本振缓冲器。

本文第 1 节是引言，第 2 节给出了应用于 WLAN 的 I/Q 相位可以调节的本振缓冲器设计，第 3 节是设计结果。

### 2 应用于 WLAN 的相位可调的本振缓冲器设计

图 1 是 WLAN 直接下变频收发机的本振产生电路。图中，点划线框内的压控振荡器(VCO)的输出频率  $f_{VCO}$  为 3.2~4GHz，输出信号经过分频器，得到两路频率为  $f_{VCO}/2$  的信号，然后两者经过本振产生混频器相乘，得到频率为 4.8~6GHz 的本振信号，从而驱动 WLAN 802.11a 的接收/发射混频器。该本振信号再经过分频，得到 2.4GHz 的本振，从而驱动 WLAN 802.11b/g 的接收/发射混频器。分频电路无法直接驱动混频器，因此本文使用本振缓冲器来驱动，如图 1 中虚线框所示。此外为了实现相位校准，本振缓冲器还要完成相位调节的功能。

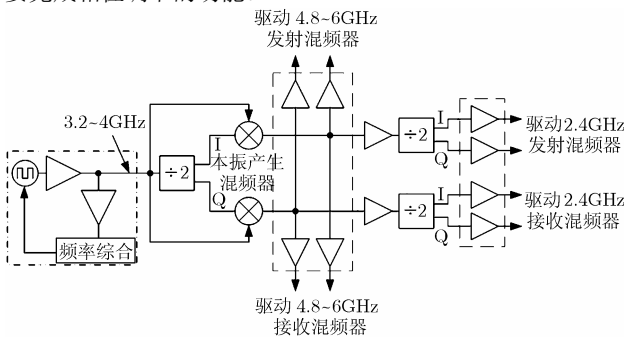


图 1 本振产生电路

图 2 是 4.8~6GHz 本振缓冲器的电路图，2.4GHz 的本振缓冲器具有相同的结构。图中  $M_1, M_2$  是输入级 MOS 管，与本振产生混频器进行直流耦合，因为直流耦合比交流耦合对本振杂波具有更好的抑制。MOS 管  $M_3, M_4$  与偏置电路构成镜像电流源，控制缓冲器电路的主干电流，从而控制缓冲器的输出功率。尽管本振产生混频器使用电感作为负载，但是只能保证本振信号高于杂波功率 10dBc，因此本振缓冲器有必要同样使用电感作为负载，来滤除本振的杂波。负载电感是图中的  $L_1, L_2$ ，控制字  $CW_2 < 3:1 >$  通过控制开关电容阵列，从而使得输出本振谐振在 4.8~6GHz 频率的范围。电容  $C_s$  的作用相当于是 MOS 管  $M_1, M_2$  的交流地， $C_p$  表示的是该节点的寄生电容， $CW_1 < 5:1 >$  控制开关电容阵列，从而调节本振的相位。

为说明本振缓冲器调节相位的工作原理，本文在图 3 中作出了本振缓冲器相移量和输出功率随源极电容  $C_s$  变化的曲线。需要说明的是，图 3 的曲线是在  $CW_1 < 5:1 >$  控制字都断开的情况下，通过改变  $C_s$  电容值得到的。实际电路

工作时，电容  $C_s$  是固定的，通过控制字  $CW_1 < 5:1 >$  开关 I 路或者是 Q 路的电容阵列，来实现相位调节，但是两者改变的都是输入 MOS 管源极的电容。根据图 3 的曲线，选择适当的  $C_s$  电容值，就可以通过控制字  $CW_1 < 5:1 >$  开关电容阵列，使得输入 MOS 管源极总的电容在  $C_s$  电容值附近变化，于是在调节相位的同时，本振的输出功率基本不发生变化。改变源极电容从而改变输出本振相位的原因在于，源极电容能够延迟本振信号，从而滞后本振的相位。根据 I/Q 两路相位不平衡值的正负，本文可以选择调节 I 路或者是 Q 路本振的相位。从图 3 可见，在  $C_s$  大于 100fF 后，随着  $C_s$  的电容值逐步增加，本振缓冲器的相移量趋于饱和。本振缓冲器要求控制字开关电容阵列能够引起本振相位的一定变化，因此电容  $C_s$  的选择不能够超过 400fF。图 3 的输出功率曲线表明随着  $C_s$  电容值的增加，本振功率由增加变为饱和。为保证一定的本振输出功率，并且保证本振输出功率在  $CW_1 < 5:1 >$  控制字控制开关电容阵列时不变化，要求  $C_s$  电容值选定在 200fF 以上。

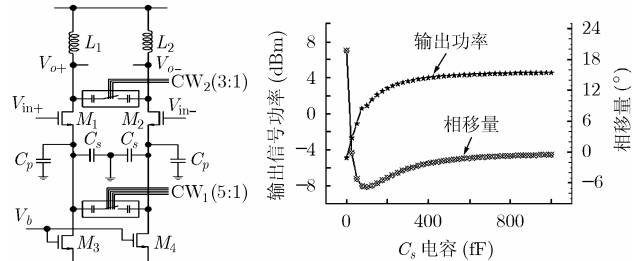


图 2 I 路或 Q 路相位可调的本振缓冲器功率

图 3  $C_s$  变化对混频器输出功率和相位调节的影响

尽管图 3 的曲线表明相移量在  $C_s$  电容值大于 100fF 之后保持单调递增，但是设计过程表明，设计  $CW_1 < 5:1 >$  电容阵列开关时，要注意保证本振缓冲器相移量的单调递增变化乃至线性的变化。

### 3 设计结果

图 4 是采用 SMIC0.18 $\mu$ m 工艺设计的 4.8G~6GHz 发射本振缓冲器的版图，4.8G~6GHz 接收本振缓冲器以及 2.4GHz 接收和发射本振缓冲器具有相同的结构。设计时尽可能考虑到对称以及隔离，I/Q 两路版图面积为  $650 \times 550 \mu\text{m}^2$ 。为了节省电感面积，负载只使用在 4.8~6GHz 时 Q 值为 6~8 左右的电感。后仿真结果表明，本振产生混频器可以提供 -2dBm 的输出信号，而本振缓冲器能够将信号放大到 0dBm。本振产生混频器输出的最大杂波功率在

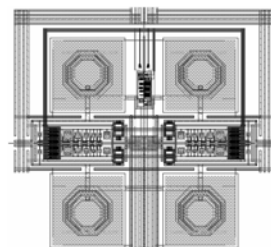


图 4 4.8~6GHz 发射本振缓冲器的版图

-10dBm 左右, 经过本振缓冲器滤波后, 杂波功率下降到 -25dBm。图 5 表示的是相移量随控制字  $CW_1(5:0)$  的变化, 结果表明相移量呈单调递增变化, 在  $0\sim 8^\circ$  的范围内呈现近乎线性的变化, 而本振输出功率的变化只有 0.2dB。

上述结果表明, 本文设计的相位可调本振缓冲器具有相位调节范围大、驱动能力强、能够工作在高频频率、充分抑制本振杂波以及输出功率不随相位改变而变化等优点, 可以充分满足 WLAN 系统的要求。

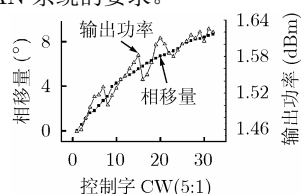


图 5 相移量和输出功率随  $CW_1<5:1>$  控制字的变化

### 参 考 文 献

[1] Floyd B A, Reynolds S K, and Zwick T. WCDMA direct-conversion receiver front-end comparison in RF-CMOS and SiGe BiCMOS. *IEEE Trans. on Microwave Theory and Technique*, 2005, 53(4): 1181-1188.

[2] Elmala M A I and Embabi S H K. Calibration of phase and gain mismatches in weaver image-reject receiver. *IEEE J. Solid-State Circuits*, 2004, 39(2): 283-289.

[3] Vavelidis K, Vassiliou I, *et al.* A dual-band 5.15-5.35GHz 2.4-2.5GHz 0.18 $\mu$ m CMOS transceiver for 802.11a/b/g wireless LAN. *IEEE J. Solid-State Circuits*, 2004, 39(7): 1180-1184.

[4] Rudell J C. Frequency translation techniques for high-integration high-selectivity multi-standard wireless communication systems. Ph.D. Dissertation, CA: University of California at Berkeley, 2000.

罗可欣: 男, 1980 年生, 硕士生, 工程师, 专业方向为无线通信集成电路设计。

罗 嵘: 女, 1970 年生, 副教授, 专业方向为 VLSI 设计技术、嵌入式系统设计、电子设计自动化等。

郑吉华: 男, 1978 年生, 射频电路设计工程师, 专业方向为无线通信 IC 电路设计。

杨华中: 男, 1967 年生, 教授, 专业方向为集成电路设计、低功耗设计技术等。