

一种低电压、高增益电荷泵

杨盛光 何书专 高明伦 李伟 周松明

(南京大学微电子设计研究所 南京 210093)

(南京大学江苏省光电信息功能材料重点实验室 南京 210093)

摘要: 电荷泵在低压电路中扮演着重要的角色。作为片上电荷泵,其面临的主要问题是:电压增益、电压纹波和面积效率。该文提出了一种新型的电荷泵电路,它采用辅助电荷泵、电平转移电路结构来产生不同摆幅的时钟,该时钟被用来驱动开关管的栅极,以有效控制开关管的电导,提高电压增益。由于采用PMOS管作为开关管,传输过程中避免了阈值电压损失。仿真结果显示,与以往文献中提到的电荷泵结构相比,该电荷泵具有更高的电压增益,开启时间短,纹波小,在低压应用环境优势更为突出。

关键词: 电荷泵; 电压增益; 开关管; 阈值电压; 电导

中图分类号: TN43

文献标识码: A

文章编号: 1009-5896(2007)08-2001-05

A New Charge Pump with High Voltage Gain for Low Supply Environment

Yang Sheng-guang He Shu-zhuan Gao Ming-lun Li Wei Zhou Song-ming

(Institute of VLSI Design, Nanjing University, Nanjing 210093, China)

(Key Laboratory of Advanced Photonic and Electronic Materials, Nanjing University, Nanjing 210093, China)

Abstract: Charge pump plays an important role in low supply voltage integrated circuits. Three important issues of on-chip charge pump circuits are voltage gain, output voltage ripple and area efficiency. A new charge pump is proposed in this paper which introduces a subsidiary charge pump and two voltage level shifters. The new structure can generate different magnitude clocks to drive the gates of switch transistors, which will improve voltage gain of charge pump greatly by means of effective control of conduction of them. At the other hand, we can avoid the threshold voltage loss by taking PMOS transistors as switch transistors. Simulation results show: The new charge pumps have higher voltage gain, shorter start up time and small voltage ripple compared with those proposed in earlier papers, especially in low supply voltage environment.

Key words: Charge pump; Voltage gain, Switch transistor; Threshold voltage; Conductance

1 引言

电荷泵能够产生一个高于输入电源的电压。它们常被用于非挥发性记忆体,如EEPROM和闪存,用来编程该类器件的浮栅;它们也可以被用在需要高压来驱动模拟开关的低电压源开关电容系统^[1]。

片上电荷泵的设计涉及一些重要问题:(1)电压增益,如果电荷泵具有很低的电压增益,那将会导致很大的功率浪费,不能满足便携式设备节能的要求;(2)输出电压纹波,大多数应用要求输出电压低纹波,如果纹波太大,电荷泵供电的电路的性能会大大下降;(3)面积效率,一般要求最小化电荷泵占据的芯片面积,这样可减小整个芯片的面积,并且降低制造成本^[2]。

2 相关研究

最简单的电荷泵是二极管电荷泵,它用二极管作为电荷

传输器件。二极管电荷泵的理想输出电压表达式为

$$V_{OUT} = (V_{DD} - V_t) \times N + V_{DD} \quad (1)$$

其中 V_t 为二极管的正向压降, N 为级数, $V_{DD} - V_t$ 为单级电压增益。可见输出电压随着级数的增加呈线性增加。但是由于在同一块衬底上形成许多相互独立的二极管是非常困难的,而且二极管的正向压降很难按比例增加或缩小。于是,Dickson 提出一种改进的电荷泵结构,用二极管连接的MOSFET 代替二极管作为传输器件,即 Dickson 电荷泵(CP1)。

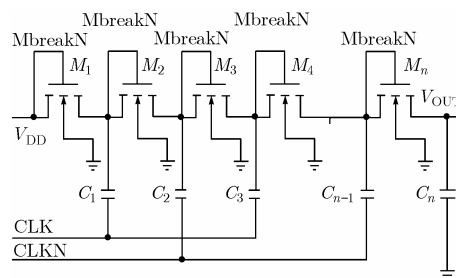


图 1 Dickson 电荷泵电路

Dickson 电荷泵的结构如图 1 所示。电荷泵泵送电荷过程当中，每一级的输出电压随之增加，由于 MOSFET 的体效应，导致 MOSFET 的阈值电压(V_{th})也随之增加。衬偏电压(V_{SB})与传输管的 V_{th} 之间的关系如式(2)所示。

$$V_{th} = V_{th0} + \gamma(\sqrt{2\phi_{FB} + V_{SB}} - \sqrt{2\phi_{FB}}) \quad (2)$$

其中 V_{th0} 为衬偏电压为零时的阈值电压， ϕ_{FB} 为平带电压， γ 为常数。可见，其单级电压 $V_{DD} - V_{th}$ 和输出电压都低于相同级数的理想二极管电荷泵，而且随着级数增加，效率下降显著。

一些缓解 V_{th} 损失问题的方法相继被提出来。可以采用复杂的时序控制表^[3]或者利用反馈控制^[1]的方法，但是它们都有引入反向电流的风险；有些文献中还提到了采用浮栅器件来消除体效应的方法^[4]，但是该类电荷泵容易产生衬底电流。文献[5]中提出了一种改善 V_{th} 损失问题的电荷泵结构(CP2, 见图 2)。它将 MOSFET 的衬底当作一个有源端使用，通过控制衬底电压，可以得到比 Dickson 电荷泵更高的电压增益。该结构使得衬底和实际的源端(源端和漏端的较高电压者)连接在一起，去除了体效应对阈值电压的影响，有效抑制了衬底漏电流，但是也从一定程度上减弱了开关管的电导，启动较慢，并且制作工艺也会变得复杂。

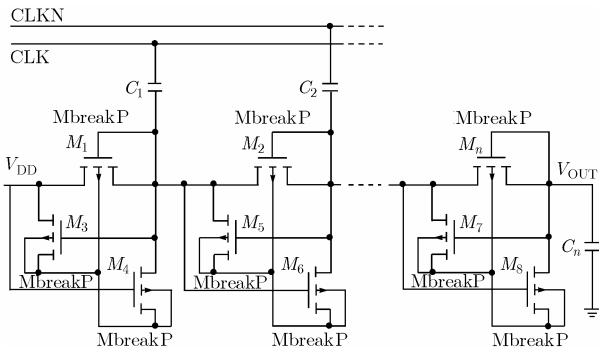


图 2 衬底受控制的电荷泵电路

文献[1]提出了一种新颖的电荷泵结构(CP3, 见图 3)，该结构采用电荷传输开关(Charge Transfer Switch, CTS)来引导电流，并产生电压增益。利用内部 Dickson 电荷泵产生的增强电压来控制 CTS 中的传输开关，这种电荷泵适用于低压操作。该方法的设计思想是以 MOSFET 开关周期性的导通/截止来引导电流，而不是以二极管的单向导电性来引导电流，其特点是启动时间短和具有较高的电压增益。但是，反向电荷共享却成为该结构不可避免的缺点。

本文提出了一种新型的电荷泵结构(CP4)，采用 PMOS 管作为传输开关，并且利用辅助电荷泵和电平转移电路来产生开关控制时钟，能够较大地缓解阈值电压损失和反向电荷共享带来的电压增益下降问题。实验结果显示：该新型电荷泵比上述几种电荷泵具有更好的电压增益。

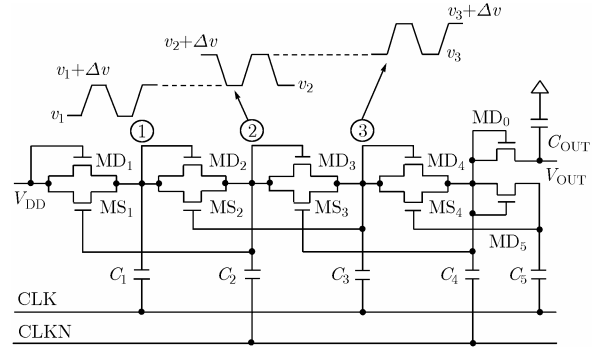


图 3 采用静态 CTS 的电荷泵电路

3 基本原理

新型电荷泵的设计需要考虑到以下一些基本问题：

(1)NMOS/PMOS 管传输特性 根据 MOS 管自身的特性，可以知道：将 NMOS 管作为传输管，则其在传输高电平($> V_{CC} - V_{th}$)时会有阈值损失，然而截止条件自然满足；将 PMOS 管作为传输管，则其在传输低电平($< V_{th}$)时会有阈值损失，但是截止条件较难实现。可见，如果栅控电压可以满足要求，那么 PMOS 管更适合于传输高电平。

(2)开关管电导 串联开关管的电导是由其过驱动电压 ($V_{OV} = V_{GS} - V_{th}$) 决定的，并与其呈正比关系。传导电流(I_D) 与 V_{OV} 的关系(忽略了沟道长度调制效应)如式(3)所示：

$$I_D = \begin{cases} I_S \exp\left(\frac{qV_{OV}}{kT}\right), & V_{OV} < 0 \\ uC_{OX} \left(\frac{W}{L}\right) \left[V_{OV}V_{DS} - \frac{1}{2}V_{DS}^2\right], & V_{OV} \geq 0, V_{OV} > V_{DS} \\ uC_{OX} \left(\frac{W}{L}\right) V_{OV}^2, & V_{OV} \geq 0, V_{OV} \leq V_{DS} \end{cases} \quad (3)$$

其中 I_S 为与 V_{OV} 无关的常数， q 为单位电荷， k 为珀尔兹曼常数， T 为温度， u 为载流子迁移率， C_{OX} 为栅氧电容， (W/L) 为沟道宽长比， V_{DS} 为漏源电压。当 $V_{OV} < 0$ 时，开关管处于截止区，仅有很小的漏电流通过开关管，该漏电流与 V_{OV} 成指数关系；当 $V_{OV} > V_{DS} \geq 0$ 时，开关管处于三极管区，开关管电流与 V_{OV} 成线性关系；当 $V_{DS} \geq V_{OV} \geq 0$ 时，开关管处于饱和区，开关管电流与 V_{OV} 成平方关系。

可见，要提高电压增益：第一，要保证开关管在时钟的控制下能周期性地导通/截止；第二，在导通状态时，开关管电导需要尽可能大，即 V_{OV} 尽可能大，在截止状态时，开关管电导需要尽可能小，即 V_{OV} 尽可能小。由于在电荷泵泵送电荷的过程中，串联的开关管处在不同的电压条件下，因此控制时钟的幅度也必须根据各个开关管所处电压环境来确定。

(3)非交叠时钟 在较高频率(约大于 1MHz)时，动态功耗就变得特别重要。为了减小动态功耗，必须避免使用交叠时钟来控制相邻的两个串联开关管。设计中通过加入非同步

延迟的方法来产生非交叠时钟,文中不介绍时钟产生电路。

4 电路实现

考虑到阈值电压损失的影响,我们采用 P 型 MOSFET 作为开关管,因为其可以防止阈值损失,理想情况可以实现零传输损耗。将衬底与源端(正向泵送电流时的源端)相连,去除衬底偏压对阈值电压的影响,结构简单,利于集成。

使用 P 型 MOSFET 作为开关管面临的主要问题就是如何使开关管有效地截止或导通(即周期性地控制开关管的电导)。本设计中采用辅助电荷泵和电平转移电路,用于调整控制时钟信号的幅值,以达到有效控制开关管电导的目的。新型电荷泵系统结构如图 4 所示。它由辅助电泵(SUB CP,具体电路结构见图 5)、电平转移电路(LEVEL SHIFTER,具体电路结构见图 6)和主电荷泵(MS CP)3 部分组成。

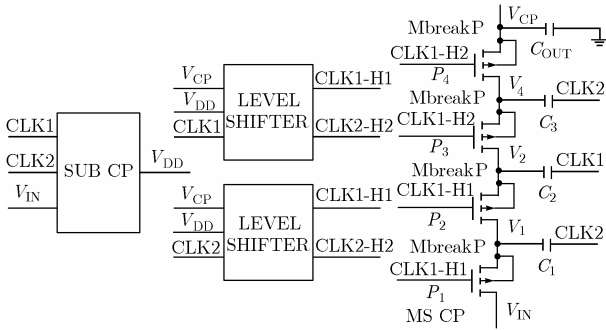


图 4 新型电荷泵的系统框图

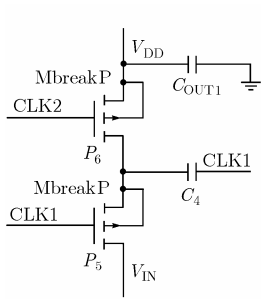


图 5 辅助电荷泵电路结构

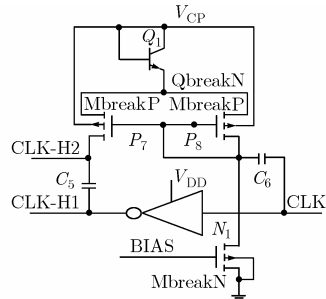


图 6 电平移位电路结构

辅助电荷泵产生一两倍增电平($V_{DD}=2V_{IN}$),主电泵产

生一四倍增电平($V_{CP}=4V_{IN}$),中间两个电平转移电路实现了时钟由摆幅 V_{IN} 到 V_{DD} 和 V_{CP} 的转变,而其产生的时钟用来控制主电荷泵的工作。

假设 $V_{IN}=V_{CC}$,时钟 CLK1、CLK2 为反相时钟,幅值为 V_{CC} 。理想情况下,分析图 5 的电路可知,辅助电荷泵可以将 V_{DD} 抬升至 $2V_{CC}$;由图 6 电路可知,电平转移电路实现了时钟(CLK)摆幅的提升,CLK_H1 摆幅为 V_{DD} ,CLK_H2 摆幅为 $V_{CP}-V_{be}$,且两时钟反相;由图 4 可知,在 V_{CC} 和 $2V_{CC}$ 之间作周期性变化, V_2 在 $2V_{CC}$ 和 $3V_{CC}$ 之间作周期性变化, V_3 在 $3V_{CC}$ 和 $4V_{CC}$ 之间作周期性变化,而 V_{CP} 基本稳定在 $4V_{CC}$ 。开关管处在导通/截止状态时各端点的状态如表 1 所示。

对于 PMOS 管而言,其导通条件为: $V_{OV}=\text{Max}(-V_{GS}, -V_{GD})-|V_{TP}| \geq 0$ 。通常情况: $V_{CC} > |V_{TP}|, V_{be} < |V_{TP}|$ 。

由表 1 可知: P_1-P_4 都能保证有效导通(V_{OV} 都较大,表明开关管导通状态时的电导有了很大的改善), $P_1、P_3$ 和 P_4 能保证有效截止(V_{OV} 都小于 0), P_2 在截止周期也将处在弱导通状态。 P_2 的状态会导致节点 V_2 至 V_1 的反向电流,影响电压增益,但是由于 $P_1、P_4$ 的有效截止使得从输出端(V_{CP})至输入端(V_{IN})的反向通路受阻,不会对电压增益造成很大的影响,而且 P_2 正向导通电导远大于反向导通电导;另外,开关时钟频率越高,其影响也越小。

需要指出的是:辅助电荷泵独立于主电荷泵,它能保证 P_1 开关的有效截止,从而防止了电荷向电源回流,这也是设计中提高电压增益的一个重点;辅助电荷泵还有利于低压环境中主电荷泵工作点的建立。

5 相关性分析

5.1 面积效率

电荷泵电路面积的大部分被电容占据,其中时钟耦合电容又处在支配性地位,故提升面积效率的关键在时钟耦合电容的选取。计入节点寄生电容的影响, N 级 PMOS 开关管电荷泵的电压增益可表示为^[6]

表 1 开关管处在不同状态时各端点的电压情况

Con.	Terminal	Device			
		P_1	P_2	P_3	P_4
Close state	D	V_{CC}	$2V_{CC}$	$3V_{CC}$	$4V_{CC}$
	G	0	0	$2V_{CC}-V_{be}$	$2V_{CC}-V_{be}$
	S(B)	V_{CC}	$2V_{CC}$	$3V_{CC}$	$4V_{CC}$
	$\text{Max}(-V_{GS}, -V_{GD})$	V_{CC}	$2V_{CC}$	$V_{CC}+V_{be}$	$2V_{CC}+V_{be}$
Open state	D	V_{CC}	V_{CC}	$2V_{CC}$	$2V_{CC}$
	G	$2V_{CC}$	$2V_{CC}$	$4V_{CC}-V_{be}$	$4V_{CC}-V_{be}$
	S(B)	$2V_{CC}$	$3V_{CC}$	$4V_{CC}$	$4V_{CC}$
	$\text{Max}(-V_{GS}, -V_{GD})$	0	V_{CC}	V_{be}	V_{be}

$$V_{\text{OUT}} = V_{\text{CC}} + NV_g \quad (4)$$

$$V_g = V_{\text{CC}} \frac{C}{C + C_{\text{par}}} - R_{\text{out}} I_L \quad (5)$$

$$R_{\text{out}} = \frac{1}{fC} + R_{\text{switch}} \quad (6)$$

将式(5)、式(6)代入式(4),可以得到

$$V_{\text{OUT}} = V_{\text{CC}} + N \left[V_{\text{CC}} \frac{C}{C + C_{\text{par}}} - \left(\frac{1}{fC} + R_{\text{switch}} \right) I_L \right] \quad (7)$$

式中 V_{CC} 为电源电压, V_g 为单级增益, N 为级数, C 为时钟耦合电容, C_{par} 为节点寄生电容, R_{out} 为输出阻抗, I_L 为负载电流, f 为时钟频率, R_{switch} 为开关管导通电阻——电导的倒数(改善电导和抑制反向电荷共享来提高电压增益是本文的主要特点,并且取得了显著的效果,见 3, 4 节和图 7-图 9)。

显然可见,其它参数确定的情况下,增加 C 可以提高 V_{OUT} ,但是考虑到面积因素, C 只能在电压增益和面积之间取折衷值:即在满足 V_{OUT} 和 I_L 要求的情况下尽量减小 C 。通常 C 要远大于 C_{par} ,在以前的文献中 C 几乎都采用 pF 级以上的电容^[5,7-9]或外接更大的电容^[10,11]。图 10 给出了设计中 C 取值的依据。

5.2 电压纹波

电压纹波指电荷泵泵送电流周期和阻塞周期转换时输出电压的变化量。它是电荷泵的重要参数之一,可表示为^[11]

$$\Delta V_{\text{OUT}} = \frac{I_{\text{pump}}}{C_L f} \quad (8)$$

式中 I_{pump} 为输出节点的净电流,在泵送和阻塞的暂态时近似为由时钟耦合电容向输出端泵送的电流,稳态时等于 I_L 。从表达式看,减小 I_{pump} 或增大 C_L 和 f 可以减小纹波。实际上, C_L 是由应用情况决定的,不可以随意选择,而 I_{pump} 表征了电荷泵驱动负载的能力,也不能简单减小。所以,只能根据输出端电压和负载电流的情况来控制 I_{pump} 和 f ,从而达到改善纹波水平的效果。

总的来说,减小纹波是比较困难的。本设计中由于开关频率 f 较高,负载 I_L 很小,所以电压纹波比较小,能满足应用要求(见表 2)。

5.3 电源效率

电源效率是电荷泵的另一重要参数,对于驱动大负载的电荷泵显得尤为重要。电源效率可表示为^[12]

$$\eta = \frac{\overline{V_{\text{OUT}}} I_L}{V_{\text{IN}} \overline{I(V_{\text{IN}})}} \quad (9)$$

或

$$\eta = \frac{P_{\text{Load}}}{P_{\text{CP}} + P_{\text{Load}}} = 1 - \frac{P_{\text{CP}}}{P_{\text{CP}} + P_{\text{Load}}} \quad (10)$$

式中 $\overline{V_{\text{OUT}}}$ 为输出电压的平均值, $\overline{I(V_{\text{IN}})}$ 为电源输入电流的平均值, P_{Load} 为负载功率, P_{CP} 为电荷泵自身消耗功率。可见,电源效率与 P_{CP} 成反比,同时还随 P_{Load} 变化。 P_{CP} 与电路本身结构、规模和静态电流消耗有关,通常由应用需求

特点决定。 P_{CP} 是负载的弱函数,因此电源效率随着负载增加呈现上升的趋势(见图 10)。电路的设计目标是: $I_L = 4 \mu\text{A}$ 时, $V_{\text{OUT}} \geq 4.5\text{V}$,属于小负载情况,故电源效率偏低。

6 实验结果

针对 CP1-CP4,都采用三级电荷泵和相同的仿真条件,以作比较(曲线以数字标号区别)。采用 Sanyo 0.6um BiCMOS 工艺典型条件仿真模型;开关电容 C_1, C_2, C_3 为 4pF, C_4 为 2.6pF;开关时钟频率为 5MHz;输出负载电容为 20pF;环境温度为 25°C。图 7 给出了 CP4 中各开关管电导的周期性变化曲线,图 8 和图 9 分别比较了 CP1-CP4 的 $V_{\text{OUT}}/\text{TIME}$ 和 $V_{\text{OUT}}/V_{\text{IN}}$ 曲线,图 10 给出了 CP4 的 V_{OUT}/C 曲线,图 11 给出了 CP4 的 η/I_L 曲线,表 2 给出 CP1-CP4 输出电压的纹波数据。仿真图形是使用 MATLAB 工具根据实验数据绘制的。

图 7 显示:开关管 P_1, P_3 导通时, P_2, P_4 电导为零(P_2 电导近似为零,与理论分析中的弱导通相符);开关管 P_2, P_4 导通时, P_1, P_3 电导为零。开关管能有效地导通/截止,该特性为电荷泵的高电压增益奠定了基础。

图 8 显示:在 $V_{\text{IN}} = 1.8\text{V}$ 时,CP4 的电压增益比其它 3 种架构的电荷泵高得多,而且启动时间也比较短。

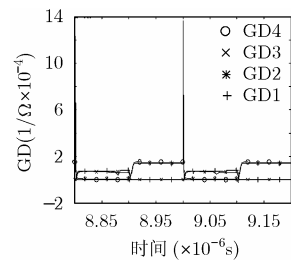


图 7 $V_{\text{IN}} = 1.8\text{V}$, CP4 各级开关管电导周期性变化曲线

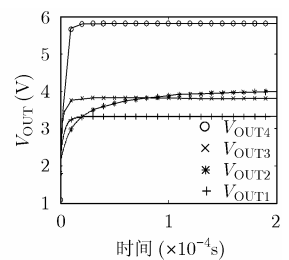


图 8 $V_{\text{IN}} = 1.8\text{V}$, CP1-CP4 输出电压曲线

图 9 显示:CP4 电压增益优势明显,尤其在低输入电源条件下;CP2 在较高输入电源时具有一定的优势,主要因为其对衬底漏电流的抑制作用,在高输入电源时衬底漏电流影响较大。

图 10 显示:电源效率随负载增加呈上升趋势,这说明电路本身功耗是负载的弱函数,变化量小,在电路支持范围内驱动较大负载能获得更大的电源效率。设计目标: I_L 在 4-5 μA 范围, $V_{\text{IN}} = 1.8\text{V}$ 。因此在目标系统中电路电源效率在 40% 左右,由于该电路消耗功率很小,在系统功耗中可以忽略,但是在驱动很大负载的情况,电源效率需要慎重考虑。

图 11 显示:电压增益随时钟耦合电容增加呈上升趋势。设计目标: $I_L = 4 \mu\text{A}$ 时, V_{OUT} 要在 4.5V 以上。由于面积最小化要求, C 应稍大于临界值,实取 4pF。

表 2 显示:CP4 输出电压纹波绝对幅度在毫伏量级,相对幅度在千分之一量级,性能较好。

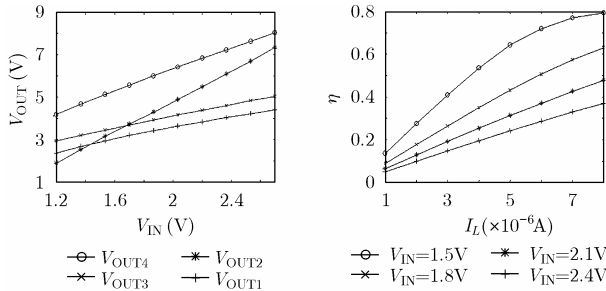


图 9 CP1-CP4 输出电压随输入电源变化曲线

图 10 电源效率随负载电流变化曲线

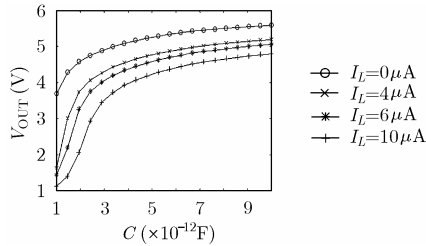


图 11 输出电压随时钟耦合电容变化曲线

表 2 $V_{IN}=1.8V$ 情况下，输出电压纹波水平

OUT	Avg. value	Max. value	Absolute error	Relative error
OUT1	3.3171	3.3233	6.151e-03	1.854e-03
OUT2	4.1436	4.1452	1.626e-03	3.925e-04
OUT3	3.8002	3.8182	1.802e-02	4.741e-03
OUT4	5.8074	5.8169	9.421e-03	1.622e-03

7 结束语

新型电荷泵结构采用了辅助电荷泵和电平移位电路，具有以下特性：改善了开关管的电导，有效地抑制了反向电流，增强了电压增益；有利于控制时钟建立，尤其适合低压应用环境。采用 PMOS 管作为开关管，可以实现零电压传输损耗。设计中采用较小的开关电容，可以节省芯片面积。仿真结果显示：在低电压条件下，新型电荷泵具有很高的电压增益，较小的启动时间和较小的电压纹波，并且在负载稍大时可以得到 70% 以上的电源效率。目前，该结构已应用于一低压差(Low Dropout Voltage, LDO)线性调整器芯片的设计中。本文提出的电荷泵结构，适合于当前深亚微米、低电压集成电路设计的要求，为片上电荷泵的设计提供了一种新的思路。

参考文献

[1] Wu Jieh-Tsong and Chang Kuen-Long. MOS charge pumps for low-voltage operation. *IEEE Journal of Solid-State Circuits*, 1998, 33(4): 592-597.

[2] Perigny R. Area efficiency improvement of CMOS charge pump circuits, a thesis for degree of Master. Oregon State

University, 2000.

[3] Sawada K, Sugawara Y, and Masui S. An on-chip voltage generator circuit for EEPROM's with a power-supply voltage below 2 V, in Symp. VLSI Circuits Dig., Kyoto, Japan, 1997: 75-76.

[4] Choi K H, Park J M, Kim J K, Jung T S, and Suh K D. Floating-well charge-pump circuits for sub-2.0-V single power supply flash memories, in Symp. VLSI Circuits Dig., Kyoto, Japan, 1997: 61-62.

[5] Shin J, Chung In-Young, Park Y J, and Min H S. A new charge pump without degradation in threshold voltage due to body effect. *IEEE Journal of Solid-State Circuits*, 2000, 35(8): 1227-1230.

[6] Pelliconi R and Iezzi D, et al.. Power efficient charge pump in deep submicron standard CMOS technology. *IEEE Journal of Solid-State Circuits*, 2003, 38(6): 1068-1071.

[7] Hoque M R and Ahmad T, et al.. A technique to increase the efficiency of high-voltage charge pumps. *IEEE Trans. on Circuits and Systems II: Analog and Digital Signal Processing*, 2006, 53(5): 364-368.

[8] Racapé E and Daga Jean-Michel. A PMOS-switch based charge pump, allowing lost cost Implementation on a CMOS standard process, Proceedings of ESSCIRC, Grenoble, France, 2005: 77-80.

[9] Mensi Luca and Colalongo Luigi, et al.. A new integrated charge pump architecture using dynamic biasing of pass transistors. Proceedings of ESSCIRC, Grenoble, France, 2005: 85-88.

[10] Favrat P, Deval P, and Declercq M J. A high-efficiency CMOS voltage doubler. *IEEE Journal of Solid-State Circuits*, 1998, 33(3): 410-416.

[11] Lee Jae-Youl and Kim Sung-Eun, et al.. A regulated charge pump with small ripple voltage and fast start-up. *IEEE Journal of Solid-State Circuits*, 2006, 41(2): 425-432.

[12] Shin Soon-Kyun and Kong Bai-Sun, et al.. A high current driving charge pump with current regulation method. IEEE 2005 Custom Integrated Circuits Conference, San Jose, California, 2005: 207-210.

杨盛光：男，1979年生，博士生，专业为集成电路设计和可重构计算。

何书专：男，1974年生，工程师，从事集成电路设计工作。

高明伦：男，1945年生，教授，博士生导师，从事微电子技术的研究工作。

李伟：男，1975年生，工程师，从事集成电路设计工作。

周松明：男，1981年生，硕士生，从事模拟集成电路设计工作。