

PCB 上串扰的耦合机理和优化分析模型

吕飞燕 沙斐

(北京交通大学电子信息工程学院抗电磁干扰研究中心 北京 100044)

摘要: 本文从频域与时域两个方面分析了 PCB 上的串扰的耦合机理, 探究了耦合电容以及近端和远端电阻的影响。针对 $2-\pi$ 串扰电路模型所提出的时域上的数学优化模型, 明确了信号上升沿对干扰输出的影响。并且利用 Hyperlynx 软件包进行仿真, 比较了耦合电容、耦合长度等的作用结果, 仿真结果证明了理论分析的正确性。

关键词: 耦合电容, 串扰, 优化, 仿真

中图分类号: TM937.3 **文献标识码:** A **文章编号:** 1009-5896(2005)07-1167-04

The Coupling Mechanism and Optimization Analysis Model for Crosstalk in PCB

Lü Fei-yan Sha Fei

(EMC Lab, College of E&I, Beijing Jiaotong University, Beijing 100044, China)

Abstract The coupling path of crosstalk in PCB is analyzed both in the frequency and the time domains in this paper. The influence of the coupling capacitance and the resistances near and far from the source in the victim circuit is investigated. The optimization model is derived mathematically in time domain for the $2-\pi$ circuit model. The conclusion is deduced that the maximum crosstalk is derived from the rising edge of the aggressive signal. The simulation results by use of Hyperlynx software are compared with regards to the coupling capacitance and the coupling length, which demonstrate the theoretical conclusion.

Key words Coupling capacitance, Crosstalk, Optimization, Simulation.

1 前言

随着数字信号的频率提高, 电容电感等分布参数的影响会越来越大。在印刷电路板(PCB)上, 相邻的线路或者元器件之间的耦合电容是形成串扰的主要因素。串扰(crosstalk), 又名交叉干扰, 是指系统内部相邻两个电路之间的耦合干扰, 可能影响产品设备的辐射或者传导发射特性。

需要注意的是, 在没有参考地的情况下, 不存在串扰的概念。根据 Paul 的定义^[1], 在串扰系统中, 除了干扰电路和受干扰电路之外, 还存在至少一个参考地。关于串扰问题, 前人在建模和仿真方面已经做了很多工作。常用的是双线耦合的串扰电路模型, 通过计算导线之间的耦合电容和互耦电感, 再推导出三线耦合的串扰电路模型^[1]。这个电路模型将在本文中得到进一步的分析。此外, Georgieva^[2]针对多层 PCB 上的封装特性, 分析了屏蔽层谐振腔和分地这两种形式分别引起的串扰, 其实质是分析多层板之间的谐振对于传输参数的影响。针对电源地和多层板之间的谐振, 一些研究者试图提出板间电容-电感的等效电路模型^[3, 4], 但这些模型并

不具备一般性。因为他们在提取电路板的对地电容和引线电感时遇到了困难, 而如果不把这些电感和电容参数的来历分析清楚, 就不能解释串扰的产生, 更谈不上有效的预防。

实际 PCB 上的线路大部分是处在非均匀性介质中的, 即一部分在介质板内, 另一部分暴露在空气中。这时候导线自身的自感和对地电容, 以及导线之间的互感和耦合电容, 都不能再沿用均匀介质中的计算方法。这是个相当复杂的问题, 当前还没有完善的理论模型。Sohn 等人^[5]提出了经验性的计算方法, 并与试验结果进行了比较。然而其耦合电容和电感的指数修正因子毕竟是经验性的, 在应用上值得商榷。

本文将在双导线耦合的基础模型上, 结合优化分析模型, 指出近端阻抗、远端阻抗以及耦合电容、耦合长度对串扰的影响。

2 串扰的产生原理

PCB 上任何两根导线之间都可能产生串扰, 无论它们是否处在同一板层上。图 1 是存在串扰的两个电路的示意图,

l_m 和 c_m 分别是单位长度的互耦电感和耦合电容, l_G 和 c_G 是干扰电路的单位电感和电容, l_R 和 c_R 是受干扰电路的单位电感和电容, 下标 G 和 R 分别表示干扰电路和受干扰电路。下列方程组表示了电路上电压和电流的关系:

$$\frac{\partial}{\partial z} V(z,t) = -RI(z,t) - L \frac{\partial}{\partial t} I(z,t) \quad (1)$$

$$\frac{\partial}{\partial z} I(z,t) = -GV(z,t) - C \frac{\partial}{\partial t} V(z,t) \quad (2)$$

其中

$$V(z,t) = \begin{bmatrix} V_G(z,t) \\ V_R(z,t) \end{bmatrix} \quad (3)$$

$$I(z,t) = \begin{bmatrix} I_G(z,t) \\ I_R(z,t) \end{bmatrix} \quad (4)$$

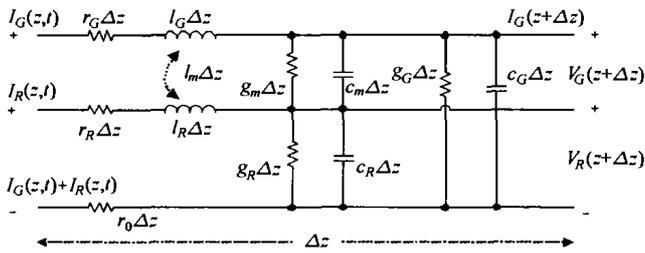


图1 串扰电路示意图

电路的单位长度特性参数矩阵是

$$R = \begin{bmatrix} r_G + r_0 & r_0 \\ r_0 & r_R + r_0 \end{bmatrix} (\Omega/m) \quad (5)$$

$$L = \begin{bmatrix} l_G & l_m \\ l_m & l_R \end{bmatrix} (H/m) \quad (6)$$

$$G = \begin{bmatrix} g_G + g_m & -g_m \\ -g_m & g_R + g_m \end{bmatrix} (S/m) \quad (7)$$

$$C = \begin{bmatrix} c_G + c_m & -c_m \\ -c_m & c_R + c_m \end{bmatrix} (F/m) \quad (8)$$

传输线系统的电容参数矩阵 C 和电感参数矩阵 L 存在以下关系^[1]:

$$LC = CL = \mu \varepsilon I_2 \quad (9)$$

其中 μ 和 ε 分别表示导线周围介质的介电常数和磁导率, I_2 是 2×2 单位矩阵, 可以得到

$$\begin{bmatrix} c_G + c_m & -c_m \\ -c_m & c_R + c_m \end{bmatrix} = \frac{1}{v^2} \frac{1}{(l_G l_R - l_m^2)} \begin{bmatrix} l_R & -l_m \\ -l_m & l_G \end{bmatrix} \quad (10)$$

可以用单位长度的电感参数来表达单位长度的电容参数。

$$c_m = \mu \varepsilon \frac{l_m}{(l_G l_R - l_m^2)} \quad (11)$$

$$c_G + c_m = \mu \varepsilon \frac{l_R}{(l_G l_R - l_m^2)} \quad (12)$$

$$c_R + c_m = \mu \varepsilon \frac{l_G}{(l_G l_R - l_m^2)} \quad (13)$$

干扰电路的单位长度电感 l_G 、受干扰电路的单位长度电感 l_R 以及这二者之间的单位长度互感 l_m , 根据安培环路定理, 可以求得为

$$l_G = \frac{\mu_0}{2\pi} \ln \left(\frac{d_G^2}{r_{wG} r_{w0}} \right) \quad (14)$$

$$l_R = \frac{\mu_0}{2\pi} \ln \left(\frac{d_R^2}{r_{wR} r_{w0}} \right) \quad (15)$$

$$l_m = \frac{\mu_0}{2\pi} \ln \left(\frac{d_G}{d_{GR}} \right) + \frac{\mu_0}{2\pi} \ln \left(\frac{d_R}{r_{w0}} \right) = \frac{\mu_0}{2\pi} \ln \left(\frac{d_G d_R}{d_{GR} r_{w0}} \right) \quad (16)$$

式中 d_G, d_R 分别为干扰电路和抗干扰电路到参考地线之间的距离; d_{GR} 为二者之间的芯线距离; r_{wG}, r_{wR}, r_{w0} 分别为干扰线、被干扰线、参考地线的导线半径。

对于电小尺寸的电路, 串扰等效电路图见图2和图3, 近端电压和远端电压可以看作是互耦电感 l_m 和耦合电容 c_m 各自引起的耦合电压的叠加。当受干扰线路是低阻情况(大电流小电压)时, 感性耦合起主要作用; 当受干扰线路是高阻情况(小电流大电压)时, 容性耦合起主要作用。

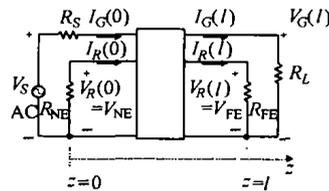


图2 串扰电路四端口网络图

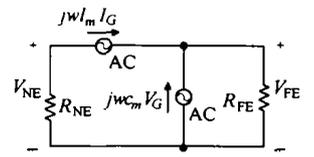


图3 串扰等效电路图

干扰电路上采用直流电源时, 没有串扰现象产生。用 I_{GDC} 和 V_{GDC} 来表示此时干扰电路自身的电流和电压。那么, 加了交流干扰源后, 受干扰电路的近端电压 V_{NE} 和远端电压 V_{FE} 可以表示为

$$V_{NE} = \frac{R_{NE}}{R_{NE} + R_{FE}} j\omega l_m l I_{GDC} + \frac{R_{NE} R_{FE}}{R_{NE} + R_{FE}} j\omega c_m l V_{GDC} \quad (17)$$

$$V_{FE} = -\frac{R_{FE}}{R_{NE} + R_{FE}} j\omega l_m l I_{GDC} + \frac{R_{NE} R_{FE}}{R_{NE} + R_{FE}} j\omega c_m l V_{GDC} \quad (18)$$

由于 I_{GDC} 和 V_{GDC} 分别为

$$I_{GDC} = \frac{1}{R_S + R_L} \bar{V}_S, \quad V_{GDC} = \frac{R_L}{R_S + R_L} \bar{V}_S$$

考虑到 $L_m = l_m l, C_m = c_m l$, 所以式(17)和(18)可以表示为

$$\frac{V_{NE}}{V_S} = j\omega \left(\frac{R_{NE}}{R_{NE} + R_{FE}} \frac{L_m}{R_S + R_L} + \frac{R_{NE} R_{FE}}{R_{NE} + R_{FE}} \frac{R_L C_m}{R_S + R_L} \right) \quad (19)$$

$$\frac{V_{FE}}{V_S} = j\omega \left(-\frac{R_{FE}}{R_{NE} + R_{FE}} \frac{L_m}{R_S + R_L} + \frac{R_{NE} R_{FE}}{R_{NE} + R_{FE}} \frac{R_L C_m}{R_S + R_L} \right) \quad (20)$$

也可以把上式括号内的项看作转移阻抗。实际测量中往往通过网络分析仪测量 S 参数求得^[6]。串扰分析的目的,就是在得到端口特性参数 $V_s(t)$, R_S , R_L , R_{NE} 和 R_{FE} 后, 求出受干扰电路的近端电压 $V_{NE}(t)$ 和远端电压 $V_{FE}(t)$ 。工作中通常关注的是远端电压, 下文的分析也是以远端串扰输出为主。

3 串扰的时域优化模型

根据如上分析, 则可以把两电路之间的耦合电容、耦合长度、近端电阻、远端电阻等作为优化函数的参量, 考虑它们对串扰优化的影响。

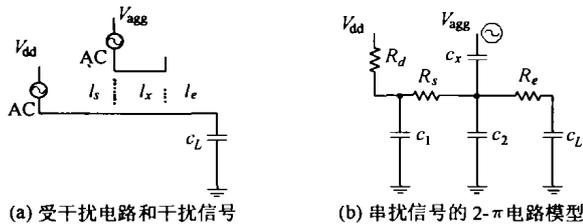


图 4

如图 4, 在干扰信号 V_{agg} 作用下, 受干扰电路由于耦合电容 C_x 的影响, 在输出端产生串扰。式(11)~(16)表示的是单位长度参量, 分布电容 C_1 , C_2 和耦合电容的大小还由实际长度决定, 在这个意义上体现了耦合长度 L_x 对串扰的影响。耦合范围之前的电路长度为 L_s , 耦合范围之后的电路长度为 L_e 。在图 4(b)中, 受干扰电路输出端电压的拉氏变换表达式为

$$V_{out}(s) = H(s) \cdot V_{agg}(s) \quad (21)$$

干扰信号 V_{agg} 可以设为

$$v_{agg}(t) = \begin{cases} t/t_r, & 0 \leq t \leq t_r \\ 1, & t > t_r \end{cases} \quad (22)$$

将干扰信号 V_{agg} 的拉氏变换式和 $H(s)$ 的展开式代入式(21), 进行近似后^[7]可以得到

$$V_{out}(s) = H(s) \cdot V_{agg}(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^3 + b_2 s^2 + b_1 s + b_0} \cdot V_{agg}(s) \approx \frac{a_1 s}{b_1 s + b_0} \cdot V_{agg}(s) = \frac{t_x (1 - e^{-st_r})}{st_r (st_v + 1)} \quad (23)$$

参数 t_x , t_v 分别为

$$t_x = (R_d + R_s) C_x \quad (24)$$

$$t_v = (R_d + R_s)(C_x + C_L + C_2) + (R_e C_L + R_d C_1) \quad (25)$$

实际上 t_x 是上冲电阻的延迟时间, t_v 是受干扰电路的电路延迟时间, t_r 是干扰电路中数字脉冲信号的上升时间。

设 v_{dd} 为单位电压, 对式(23)进行拉氏逆变换, 再除以 v_{dd} , 就可得到串扰相对于 v_{dd} 的幅度:

$$v_{EMI} = v_{out} / v_{dd} = \begin{cases} (t_x / t_r) (1 - e^{-t/t_r}), & 0 \leq t \leq t_r \\ (t_x / t_r) (e^{-(t-t_r)/t_v} - e^{-t/t_v}), & t > t_r \end{cases} \quad (26)$$

据此可知, t_r 是一个分界点, $0 \leq t \leq t_r$ 时, 串扰单调上升; $t > t_r$ 时, 串扰单调下降。所以, 脉冲信号的上升沿确实会导致最大的串扰产生, 如下式:

$$v_{out\max} = (t_x / t_r) (1 - e^{-t_r/t_r}) \quad (27)$$

要使输出的最大串扰尽可能小, 建立的优化模型的目标函数就是

$$\min v_{out\max} \quad \text{s.t. } t_x, t_v \quad (28)$$

当传输某一额定频率的信号时, 数字脉冲的上升时间 t_r 是固定的, 而 t_x 和 t_v 的变化范围受约束于直流电阻 R_d 、源电阻 R_s 和受干扰电路电阻 R_e 以及各个电容。

4 仿真结果

利用 Hyperlynx 软件包^[8], 针对如图 4 所布置的串扰电路进行仿真。干扰信号是一个脉冲上升沿。结果表明, R_s 和 R_d 对串扰输出的影响很微小, 可以忽略; R_e 增大则串扰输出会削弱; C_x 增大则串扰输出会恶化; C_L 增大则串扰输出会削弱。这证明了在耦合电路末端添加去耦电容是正确的。串扰的仿真结果跟公式(20)的分析是一致的。5 种不同的参数布置如表 1 所示, 仿真结果如图 5 所示。

表 1

情况	参数布置
1	耦合长度=20mils, $R_e=0$, $C_L=1\text{pF}$
2	耦合长度=20mils, $R_e=0$, $C_L=10\text{pF}$
3	耦合长度=20mils, $R_e=0$, $C_L=100\text{pF}$
4	耦合长度=10mils, $R_e=0$, $C_L=100\text{pF}$
5	耦合长度=10mils, $R_e=10\text{K}\Omega$, $C_L=100\text{pF}$

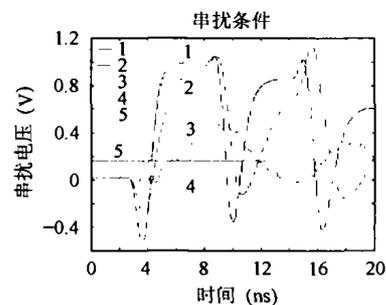


图 5 不同情况下的串扰输出

5 结束语

针对 PCB 上的串扰, 本文从频域和时域两方面进行了理论分析。在频域上, 明确了串扰是容性耦合和感性耦合共同作用的结果。在时域上提出了 $2\pi RC$ 电路的优化模型, 揭

示了干扰信号的上升沿对最大串扰输出的影响。并利用 Hyperlynx 仿真结果进行验证,证明了理论分析式(20)的正确性。

参 考 文 献

- [1] Clayton R Paul. Introduction to Electromagnetic Compatibility. Wiley Series in Microwave and Optical Engineering. Wiley, By John & Sons, INC., February 1992: 121 – 145.
 - [2] Georgieva N, Zhizhang Chen, Oberhammer Wolfgang. On resonant effects in multilayer RF/microwave printed circuit board applications. *IEEE Trans. on Advanced Packaging*, 1999, 22(2): 200 – 206.
 - [3] Kamgaing T, Ramahi O M. High-impedance electromagnetic surfaces for parallel-plate mode suppression in high-speed digital systems. *Electrical Performance of Electronic Packaging*, 21-23 Oct., 2002: 279 – 282.
 - [4] Abhari R, Eleftheriades G V. Suppression of the parallel-plate noise in high-speed circuits using a metallic electromagnetic band-gap structure. *IEEE MTT-S International Microwave Symposium Digest*, 2-7 June, 2002, Vol.1: 493 – 496.
 - [5] Young-Soo Sohn; Jeong-Cheol Lee; Hong-June Park; Soo-In Cho, Empirical equations on electrical parameters of coupled microstrip lines for crosstalk estimation in printed circuit board. *IEEE Trans. on Advanced Packaging*, 2001, 24(4): 521 – 527.
 - [6] Malisuwan S, Ungvichian V. Crosstalk analysis for ultra-high-speed digital PCBs due to substrate permittivity, pulse-width, and line-length. *International Conference and Exhibition of Electromagnetic Compatibility*, York, 1999: 131 – 134.
 - [7] Jason Cong, David Zhigang Pan, Prasanna V Srinivas. Improved crosstalk modeling for noise constrained interconnect optimization. *Proceeding of Asia South Pacific Design Automation Conference (ASP-DAC)*, Pacifico Yokohama, Japan, Jan.30 – Feb.2, 2001: 373 – 378.
 - [8] Hyperlynx7.0 的资料。
- 吕飞燕: 女, 1975 年生, 博士生, 研究方向为电磁兼容的测量与分析、计算电磁学。
- 沙 斐: 男, 1946 年生, 教授, 博士生导师, 研究方向为机电一体化系统中的电磁兼容分析、电磁兼容测量场所的设计与认证、计算电磁学。