

⑤

18-20

明导 EDA 系统的开发与应用

高睿华

TN 710.02

(航空工业总公司航空计算技术研究所, 710068, 西安; 41岁, 男, 工程师)

A

摘要 应用 Mentor Graphics EDA 系统模拟仿真工具和 VHDL 语言的模拟、综合、优化工具, 研究了智能化电子设计的模拟仿真及 VHDL 语言描述的电子设计的模拟、综合、优化问题。

关键词 模拟; 综合; 结构描述; 行为描述

分类号 TP391.72

EDA 系统

明导 EDA 系统, 电子电路设计, VHDL 语言

Mentor Graphics(明导)EDA 系统在当代名目繁多竞争激烈的 EDA 市场中之所以具有很大的市场, 与它所采用的诸如框架结构(Framework)、并行工程、VHDL 语言的模拟与逻辑综合和优化、自顶向下(Top-down)的设计方法、测试和可测性设计、决策系统等新知识和新技术是分不开的。

1 明导 EDA 系统对电子电路的模拟与仿真

EDA 系统的优势体现在制做样机之前对系统进行的逻辑模拟与仿真上, 这是降低设计风险和产品开发成本、缩短周期、提高可靠性和可维护性的唯一途径。

一般逻辑电路的模拟与仿真采用加激励信号的方法进行。这一点在微机 EDA 系统上已很流行。但在 Mentor Graphics EDA 系统中除可做到这一点外, 更为特别的是可进行智能化板级的模拟仿真及 VHDL 语言的模拟、综合、优化。有关 VHDL 语言的模拟、综合、优化将在第二部分讨论, 这里主要讨论智能化板级的模拟与仿真。所谓智能化板级就是带有 CPU、存储器、可编程器件和其他常规器件的逻辑电路板。对这样的逻辑电路如何模拟和仿真呢? 下面分 3 个小节来讨论。

1.1 对于 CPU 器件要先编写 PCL 文件

在 Mentor Graphics EDA 系统的 HV(Hardware Verification Microprocessor)模型库中提供了各个厂家各种系列的 CPU 的 HV 模型, 在这个 HV 模型中提供了所有总线周期的命令。所谓的 PCL(Processor Control Language)文件就是采用 C 语言的子集和 HV 模型中提供的总线周期命令而编写的文件。有了这个 PCL 文件经编译生成目标码文件, 然后用这一目标码文件名作为属性值去替换所要模拟的 CPU 符号正下方的“NULL_PINFILE”属性名再加上复位和时钟的激励信号经运行便可在 trace 窗口看到 CPU 发出的各种总线周期的时序波形。靠着这些时序 CPU 便可进行取指, 存储器读写, I/O 读写等总线周期的活动。

Mentor graphics 的 Smart Model 库中未提供全功能微处理器模型(full functional Microprocessor Model)这样就不可能进行软件调试的模拟与仿真, 从目前国际几家大的 EDA 厂家来看, 这种情况还会持续一个阶段。

1.2 对于存储器器件要编写存储器映射文件

对于库中所提供的各个厂家和各种系列的存储器, 只要对其提供一存储器映射文件(memory

Image File), 然后用这一文件名做属性值去替换所要模拟的存储器符号正下方的“MEM_IMAGE”属性名, 便可对其进行读写的模拟与仿真。在模拟仿真过程中逐步调整 CPU 与存储器之间的接口逻辑, 直至读写正确。

1.3 对可编程器件要编写 JED 文件

对于库中提供的各个厂家各种系列的 gal 等可编程器件, 首先要用 CUPL 语言根据所需完成的逻辑进行编程, 然后经编译便可得到 gal 等编程器件所需的 JED 文件, 然后用这一 JED 文件名做属性值去替换所要模拟的可编程器件符号正下方的“PAL_IMAGE”属性名。这样就可对 gal 等可编程器件进行模拟和仿真。

1.4 8086 和 80186 两个板级的模拟与仿真

为了验证 Mentor Graphics EDA 系统并配合 CPU 测试课题, 我们对 8086, 80186 两个板子进行了模拟仿真, 结果证明此 EDA 系统在智能化板级模拟与仿真方面是非常先进的, 如果能加以推广和应用, 对科研和生产将起到很大的推动作用。

2 明导 EDA 系统对 VHDL 语言的模拟、综合和优化

VHDL (very High Speed Integrated Circuits Hardware Description Language) 是军用电子设计领域最重要的设计语言, 是电子 EDA 系统发展中的里程碑。VHDL 语言在 1987 年 12 月被批准作为第一个工业标准即 IEEE-1076 标准, 同时被美国国防部确认为 MIL-STD-454L 标准。这一标准的确定迎来了 VHDL 的热潮, 各 EDA 系统对 VHDL 的模拟、综合、优化的支持引起了电子设计者的极大兴趣和关注, 从而导致美国国防部宣布, 所有涉及数字电子设计的项目必须以 VHDL 语言设计和存档, 否则不能送审。

VHDL 语言正在成为电子设计人员设计数字电路硬件时必须掌握的一种工具。它使得电子设计人员能够比传统的门级设计方法在更抽象的层次上把握和描述系统及电路的设计结构与功能特性。它使得各种复杂度(系统级、板级、芯片级、门级)的网络都可在不同的抽象程度上被描述。高层到低层的映射可以由 EDA 工具自动完成, 设计师在高层次就可以验证系统级功能的正确性, VHDL 语言也允许对某些子系统采用高层次行为描述, 而另一些子系统则用详细实现的结构描述。

下面从电路的结构级 VHDL 描述和电路的行为级 VHDL 描述两方面阐述 VHDL 的优越性。

2.1 电路的结构级 VHDL 描述

传统的电路的结构级描述法称为图形方式, 它把各种电子元件的图形符号有机地联系起来, 以逻辑图(或称原理图)的形式表现出来。但这种图形方式有很大的局限性, 在电路的结构越来越复杂的情况下, 将显得越来越无能为力。为了说明 VHDL 语言的优越性, 我们将二者进行比较, 例如触发器用 VHDL 语言是这样描述的:

```
WAIT UNTIL(enable'EVENT AND enable='1' AND enable'LAST_VALUE='0');
```

```
0<=i
```

而传统的图形描述法如图 1。

再如, 四选一选择器用 VHDL 语言是这样描述的:

```
WITH Sel SELECT
```

```
0<=i0 WHEN "00",
```

```
    i1 WHEN "01",
```

```
    i2 WHEN "10",
```

```
    i3 WHEN OTHERS;
```

而传统的图形描述法如图 2。

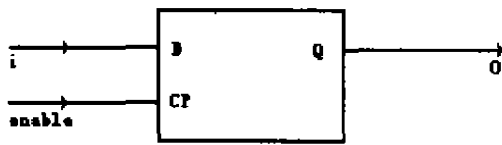


图 1 触发器

Fig. 1 Flip-Flop

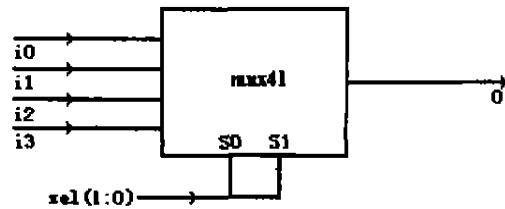


图 2 四选选择器

Fig. 2 Mux41

从这两个例子中可看到 VHDL 描述的简单性、明确性和易读性。

2.2 电路行为级的 VHDL 语言描述

电路行为(或功能)级是用比较抽象的概念表示电子电路的,它不像电子电路的结构表示那样注意到电路实现的每一个具体的细节。在电路的行为级描述中,传统的图形方法是无能为力的。充其量可画出一个粗略的框图而已,但若用 VHDL 语言进行电路的行为级描述将起到意想不到的效果。因为电路行为级的 VHDL 描述在模拟正确的情况下,可借助 EDA 系统的逻辑综合工具,最终得到详细的逻辑图,这样,设计人员可以用抽象的或者说将实现细节暂时隐去的回避手段来进行电路的设计。工作量将大大减轻,更重要的是可靠性会大大提高。

VHDL 语言更大的优越性在于可以进行数字系统的系统级描述,并借助更高级的模拟工具 VSS (VHDL System Simulator)进行功能模拟,后借助逻辑综合工具,便可得到具体的逻辑。这可以缩短产品的开发周期,增强产品的可靠性,减少门级仿真的时间和设计成本。使设计人员可以把精力主要放在结构和概念级的设计上,而不是繁琐的门级实现上。

3 结束语

Mentor Graphics EDA 系统在数字电路的模拟仿真及 VHDL 语言的模拟、综合、优化方面是先进的。相信随着此系统的推广和应用,科研生产会出现一个崭新的局面。

参 考 文 献

- 1 李玉山,来新泉,许东来等. 电子系统及专用集成电路 CAD 技术. 西安:西安电子科技大学出版社,1994. 295~345
- 2 周祖成. 电子设计自动化. 北京:清华大学信息科学技术学院出版社,1995. 1
- 3 高睿华. 一个先进的 EDA 系统. 航空计算技术,1995,(3):44~46
- 4 Design Automation Standards Subcommittee of the Design Automation Technical Committee of the Computer Society of the IEEE, Automatic Test Program Generation Subcommittee of the IEEE Standards Coordinating Committee 20. IEEE Standard VHDL Language Reference Manual. New York: March Published by the Institute of Electrical and Electronics Engineers, 1988

责任编辑 张素敏

The Development and Application of Mentor Graphics EDA System

Gao Ruihua

(Aeronautical Computing Technique Research Institute, 710068, Xi'an)

Abstract Mentor Graphics EDA system's simulation tool and simulation, synthesis, optionzation tools on VHDL language are used, the simulation on intelligence electronic design and simulation, synthesis, optionzation on electronic design of VHDL language description are studied.

Key words simulation; synthesis; architecture description; function description