

文章编号: 1001-4322(2006)10-1749-04

快脉冲直线变压器驱动源模块的原理及实验*

周良骥, 邓建军, 陈 林, 谢卫平, 丰树平,
关永超, 吴守东, 任 靖, 李 晔

(中国工程物理研究院 流体物理研究所, 四川 绵阳 621900)

摘 要: 介绍了直线型变压器驱动源(LTD)产生快脉冲的基本原理及技术优势,阐述了快脉冲 LTD 模块设计的要点,设计了输出脉冲上升时间小于 100 ns 的快脉冲 LTD 模块,并进行了初步的实验研究。实验得到该 LTD 模块充电 ±16 kV 时,短路放电的电流峰值为 23.7 kA,电流振荡 1/4 周期为 69.6 ns;充电 ±50 kV 驱动 0.85 Ω 负载时,电流峰值为 41.4 kA,上升时间为 36.8 ns(10%~90%)和 60.8 ns(0~100%)。

关键词: 脉冲功率技术; 直线变压器驱动源; 快脉冲模块; 磁芯; 开关

中图分类号: TM836 文献标识码: A

Z 箍缩、闪光照相及高功率微波等领域均需要快上升沿(~100 ns)的高功率脉冲^[1-3]。传统的脉冲功率技术需要多级功率调节段将初级能源提供的 μs 量级脉冲压缩至 100 ns 范围,装置系统庞大,造价高昂,且需要变压器油和去离子水等绝缘介质,运行维护不便^[4]。直线型变压器驱动源(LTD)技术代表了一种新的脉冲功率技术,它能够产生快上升沿(~100 ns)的高功率脉冲直接驱动负载,不需要任何脉冲压缩段^[5]。

本文阐述了 LTD 模块的工作原理及基本电路模型,研制了输出脉冲上升时间小于 100 ns 的快脉冲 LTD 模块,并进行了初步的实验研究。实验结果显示,该 LTD 模块具有产生快脉冲的能力,充电 ±16 kV 短路放电时的电流峰值为 23.7 kA,电流振荡 1/4 周期为 69.6 ns;充电 ±50 kV 驱动 0.85 Ω 负载的电流波形,电流峰值为 41.4 kA,上升时间为 36.8 ns(10%~90%)及 60.8 ns(0~100%)。

1 LTD 的工作原理及电路结构

1.1 LTD 的工作原理

图 1 为 LTD 模块工作原理的示意图。电容器通过开关放电等效为一个时变电压源 V ,此电压源对两个并联回路 I 和 II 放电。其中回路 I 由开关、电容器和导体外壳构成,回路内包含磁芯;回路 II 由开关、电容器和负载构成,回路内不包含磁芯。流向回路 I 的电流为励磁电流 I_m ,流向回路 II 的电流为负载电流 I_{load} 。磁芯内磁场强度 H 与励磁电流 I_m 满足安培环路定律

$$\oint \mathbf{H} \cdot d\mathbf{l} = I_m \quad (1)$$

磁芯内磁感应强度 B 与磁场强度 H 的关系由于磁滞效应而呈非线性关系,由下式表示

$$\mathbf{B} = \mathbf{B}(H) \quad (2)$$

回路 I 包含磁芯,其内部存在感应电场,感应电场 E 与时变磁场 B 的关系满足法拉第电场感应定律

$$\nabla \times \mathbf{E} = -\frac{\partial \mathbf{B}}{\partial t} \quad (3)$$

在回路 I 中

$$\oint \mathbf{E} \cdot d\mathbf{l} + V = 0 \quad (4)$$

式(4)说明回路 I 中感应电场与静电场抵消。以磁芯外侧任一点为观察点,负载两端均处于等电位,这就

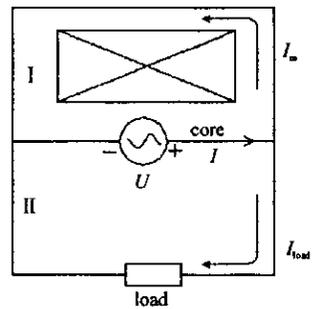


Fig. 1 Schematic of LTD stage
图 1 LTD 模块工作原理示意图

* 收稿日期:2006-04-10; 修订日期:2006-09-09
基金项目:国防科技基础研究基金资助课题
作者简介:周良骥(1979—),男,硕士,主要从事脉冲功率技术研究; zljcaep@163.com。

是感应隔离原理。在 LTD 设计中,均用导体外壳连接负载两端,这样,整个模块外壳均处于等电位。当外壳接地时,整个模块均处于地电位。同理,当模块串联时,整个装置外壳均处于地电位,电压叠加在外部并不可见。

回路 II 不包含磁芯,其内部不存在感应电场电压

$$U = I_{load}R \tag{5}$$

式中 R 为负载电阻。式(5)可理解为电源直接驱动负载,磁芯的作用是减小励磁电流 I_m ,提高能量转化效率。工作时若要求磁芯在整个脉冲持续时间内都不饱和,需磁芯有足够的伏秒数 ϕ 。

$$\phi = \int V(t)dt = \Delta BS \tag{6}$$

式中: $V(t)$ 为感应电压; ΔB 为磁芯的磁密增量; S 为磁芯横截面积。

系统内的电流满足以下关系

$$I = I_m + I_{load} \tag{7}$$

式中: I 为总电流,即电容器放电所提供的电流。

1.2 LTD 的电路结构和技术特点

LTD 的电路结构由以下几级单元组成:一个开关和一个电容器(单向充电)或两个电容器(正负充电)串联组成一个子块,若干个子块并联构成一个模块,若干个模块通过感应叠加串联为一。如需更大电流,可采用多路并联,以建造大型装置(数 MV、数十 MA)。LTD 上述电路结构的特点赋予其诸多优点:首先,当 LTD 模块的储能(由此电容量 C 及充电电压 U)确定时,可用多个小容量电容器并联。每个电容器通过单独的开关放电,以降低单位电容量对应的电感值,由此降低 $(LC)^{1/2}$ 值,使其能够实现快脉冲输出。其次,LTD 模块中的电容器充放电均为并联进行,运行时处于等电位。又由于磁芯的应用实现了串联模块间的高压感应隔离,使整个装置电压化整为零,不需变压器油等特殊绝缘介质,运行维护方便。最后,LTD 拥有相对独立的结构单元,这些结构单元可按需求串并联组合,实现输出参数的灵活调整。

快脉冲 LTD 的技术优势是建立在高水平器件和特殊的电路拓扑结构基础上的。器件方面要求电容器有尽可能小的内电感,开关同时具备低电感、低抖动及低触发阈值等性能;电路拓扑结构方面本质上是一种矛盾转移,用多子块并联的方法减小等效电感以实现快脉冲输出,但却增加了需要同步触发的开关个数,提高了多路同步触发的难度。因此,快脉冲 LTD 在工程设计中应着重解决以下几个方面的问题:研制高性能的器件,包括低感、低抖动及低触发阈值的开关和高比能、低电感的脉冲电容器等;优化回路结构设计,尽可能减小结构电感;优化触发系统设计方案,实现多路同步触发。

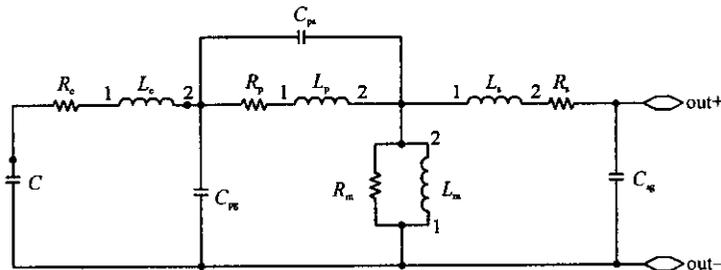


Fig. 2 Circuit diagram of LTD stage

图 2 LTD 模块的电路模型

LTD 模块是 LTD 装置中基本的结构单元,整个 LTD 装置的输出参数基本由 LTD 模块决定。各种 LTD 模块的结构及输出参数有很大差别,但工作原理是相同的,其电路模型均可用图 2 表示。 C 为储能电容, R_c 和 L_c 分别为电容器内阻和电感, R_p 和 L_p 分别为初级连接段接触电阻和寄生电感, R_s 和 L_s 分别为次级接触电阻和寄生电感, C_{pg} 、 C_{sg} 和 C_{ps} 分别为初级对地电容、次级对地电容和初次级间耦合电容, L_m 和 R_m 分别为磁芯的等效电感和等效损耗电阻。由于 C_{pg} 、 C_{sg} 和 C_{ps} 很小(pF 量级),而励磁电感很大(μH 量级),在粗估 LTD 模块参数时可忽略其影响。此时,LTD 模块可简化为如图 3 所示的电路模型。

2 LTD 模块设计

本文 LTD 实验模块具体设计如下:

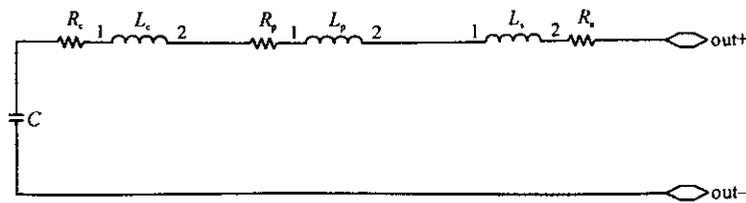


Fig. 3 Simplified circuit diagram of LTD stage

图 3 LTD 模块的简化电路模型

在 RLC 回路中, LC 确定时, R 越小, 电流上升时间 t_p 越长。本文 LTD 实验模块研究的背景是快脉冲 Z-pin 驱动源, 设计的预期目标是短路放电时电流波形 $1/4$ 周期小于 100 ns , 以确保 LTD 模块驱动负载时电流上升时间小于 100 ns 。短路放电时, 电流上升时间为

$$t_p = \frac{1}{4}T = \frac{1}{4} \times 2\pi \sqrt{LC} = 1.57 \sqrt{LC} \quad (8)$$

欲使 $t_p < 100 \text{ ns}$, 需 $LC < 4057$ (L, C 的单位分别为 nH 和 nF), LTD 模块设计初步确定采用 20 nF 的电容器。两个电容器和一个开关串联构成一个子块, 四个子块并联组成一个模块, 则模块等效电容值为

$$C = 20/2 \times 4 = 40 \text{ nF} \quad (9)$$

所以, 回路电感值必须控制在 $4057/40 = 101.4 \text{ nH}$ 以内。LTD 实验模块见图 4, 它由四个子块并联而成, 每个子块由一个三电极场畸变开关 1 和两个电容器 2 ($20 \text{ nF}, 80 \text{ kV}$) 构成。电容器一端连接开关, 另一端连接初级内筒 6, 两个初级内筒用尼龙隔板 3 绝缘, 整个芯部用聚四氟乙烯隔板 4 与导体外壳隔开, 7 为假负载 (短路负载或水电阻负载), 8 为充电电缆接口, 9 为触发电缆接口, 10 为复位电缆接口。整个外壳构成一个密封腔, 做高压实验时充入绝缘气体以确保可靠绝缘; 整个模块为圆盘状, 直径 1.2 m , 高度 16.8 cm 。电容器内电感为 35 nH , 开关电感约 50 nH , 各部件的连接段电感约为 40 nH , 模块等效电感

$$L \approx [(35 \times 2) + 50 + 40]/4 = 40 \text{ nH} \quad (10)$$

电容器内阻为 0.35Ω , 开关电阻约为 0.3Ω , 连接段电阻约为 0.1Ω , 子块等效内阻为

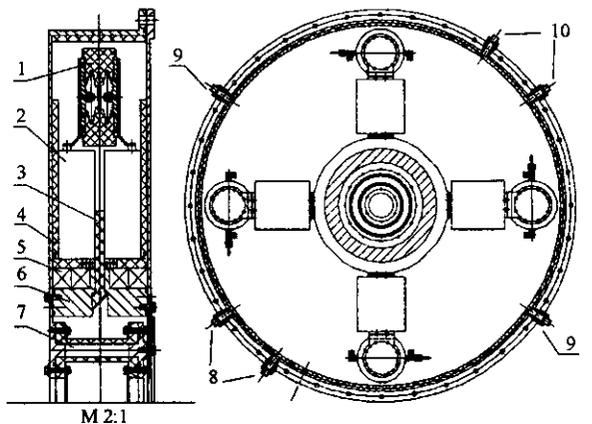
$$(0.35 \times 2 + 0.3 + 0.1)/4 = 0.275 \Omega \quad (11)$$

磁芯 5 由金属玻璃带材绕制而成, 共四块, 总横截面积为 40 cm^2 。磁芯磁密增量 ΔB 为 1.55 T (已计入填充系数), 总伏秒数为 $6.2 \text{ mV} \cdot \text{s}$ 。

3 实验结果及分析

为了确定 LTD 模块回路参数, 根据 LTD 模块的几何形状设计了圆筒状短路负载。在回路中短路负载为电感性负载, 此负载和模块的电极构成同轴传输线, 其电感按同轴传输线电感公式计算为 6.7 nH 。电容器设计反峰值不超过标称电压 80 kV 的 30% , 因此短路实验中电容器充电电压在 20 kV 以下, 在此条件下模块运行可靠。充电 $\pm 16 \text{ kV}$ 时电流峰值为 23.7 kA , 电流振荡 $1/4$ 周期为 69.6 ns 。

图 5(a) 为短路实验波形, 模拟波形为将式 (9)~(11) 所得参数带入图 2 所示模型驱动 6.7 nH 短路负载的结果, 模拟结果与实验符合很好。图 2 所示模型忽略了磁芯的效应, 尤其是体现在电流幅值上的损耗效应, 但模拟结果与实验仍能很好符合, 其原因在于: 在短路情况下, 在图 3 所示的示意图中, 回路 II 的阻抗远远小于回路 I 的等效阻抗, 回路 I 的等效阻抗在一定范围内变化不能显著改变回路 I 和 II 的等效阻抗对比关系, 回路 II 仍可得到较高的电流效率。图 5(b) 为 LTD 模块充电 $\pm 50 \text{ kV}$ 驱动 0.85Ω 的匹配负载时的电流波形, 电流峰值为 41.4 kA , 上升时间为 36.8 ns ($10\% \sim 90\%$) 及 60.8 ns ($0 \sim 100\%$)。以上电流测试所用磁探针经在线标定, 灵敏度为 48.6 kA/V 。



1-switch, 2- capacitor, 3-nylon, 4-polyethylene, 5-magnetic core, 6-bore
7-load, 8-charging input, 9-triggering input, 10-premagnetizing input

Fig. 4 LTD stage

图 4 LTD 实验模块

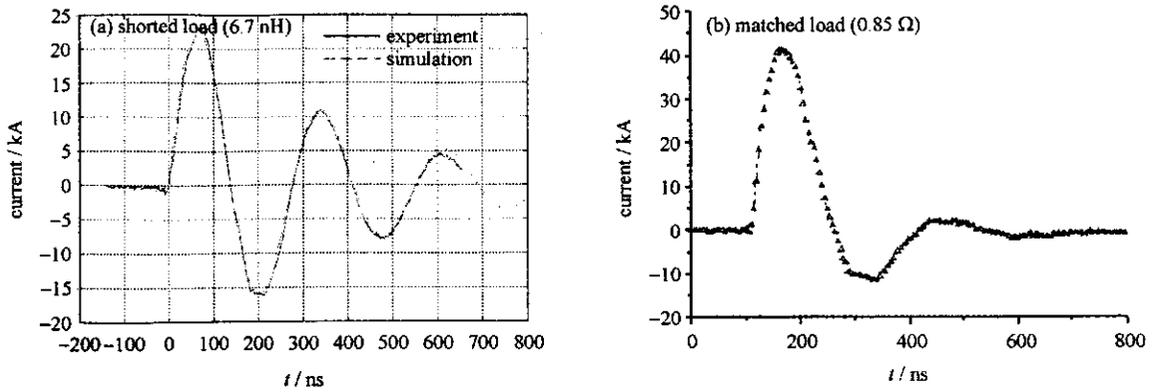


Fig. 5 Waveform of LTD stage experiments

图 5 LTD 模块实验波形

4 结 论

本文研制了一个快脉冲 LTD 实验模块,并进行了初步的探索。实验结果证明该 LTD 模块具有较强的快脉冲输出能力,驱动匹配负载时的电流上升时间仅为 36.8 ns(10%~90%),达到了原理验证的目的。由于实验模块输出电流上升时间远小于 100 ns,所以设计电流上升时间 100 ns 的 LTD 装置在子块参数设置方面尚有较大余量。目前,国际上快脉冲 LTD 技术发展很快,已在 Z 箍缩等重要领域展现出广阔的应用前景。快脉冲 LTD 技术要实现广泛的实际应用,技术难点在于研制性能更好的开关及相应多路同步触发系统,这也是目前快脉冲 LTD 技术方面研究的重点。

参考文献:

- [1] Liberman M A, De Groot J S, Toor A, et al. Physics of high-density Z-pinch plasma[M]. New York: Springer, 1999.
- [2] Humphries J S. Principles of charged particle acceleration[M]. Albuquerque, New Mexico: John Wiley and Sons. 1999.
- [3] Gold S H, Nusinovich G S. Review of high-power microwave source research[J]. *Rev Sci Instrum*, 1997, **68** (11): 3945-3974.
- [4] Ware K, Gullickson R, Pierre J, et al. Technologies for development of more affordable large X-ray simulators[C] //12th International Pulsed power Conference. Monterey, USA. 1999: 264-270.
- [5] Kim A A, Kovalchuk B M, Baskrikov A N, et al. 100 ns current rise time LTD stage[C] //13th International Pulsed power Conference. Las Vegas, USA. 2001: 1491-1494.

Design and experiment of linear transformer driver stage

ZHOU Liang-ji, DENG Jian-jun, CHEN Lin, XIE Wei-ping, FENG Shu-ping,
GUAN Yong-chao, WU Shou-dong, REN Jin, LI Ye
(Institute of Fluid Physics, CAEP, P.O. Box 919-108, Mianyang 621900, China)

Abstract: The principle and technical advantages of a linear transformer driver are introduced and the critical points in designing the fast LTD stage are presented. A fast LTD stage with current rising time less than 100 ns was designed and primary experiments were conducted on this stage. According to the experiment results, the stage can provide a current of 23.7 kA with a quarter period of 69.6 ns to a shorted load when charged to ± 16 kV. When charged to ± 50 kV, the stage can provide a current of 41.4 kA in 36.8 ns (10%~90% peak value of current) to a matched load of 0.85 Ω .

Key words: Pulse power technique; Linear transformer driver(LTD); Fast stage; Magnetic core; Switch