

混合型多值 CMOS 电路的代数理论¹

陈偕雄 吴训威 沈继忠 程捷

(浙江大学电子工程系 杭州 310028)

摘要 该文在传输函数理论和电流型 CMOS 电路代数理论的基础上, 提出了混合型多值 CMOS 电路的代数理论, 并应用该理论设计了译码器和编码器. 设计结果表明基于该代数理论的设计优于传统设计.

关键词 多值逻辑, 逻辑设计, CMOS 电路

中图分类号 TN431, TN791

1 引言

适用于电压型 CMOS 电路的传输函数理论^[1,2]和适用于电流型 CMOS 电路的代数理论^[3,4]已经分别成功地应用于指导电压型和电流型 CMOS 电路的设计. 然而, 有时需要设计具有不同类型的信号作为输入、输出信号的混合型 CMOS 电路. 例如, 设计具有四值电流输入和二值电压输出的译码器. 显然, 在该电路中输入信号与输出信号的类型是不同的. 传统的设计方法是将其其中一类信号变换成另一类信号, 然后使用传输函数理论或电流型 CMOS 电路代数理论予以设计. 但是, 这种间接的设计方法常常会导致复杂的电路实现. 因此, 建立适用于混合型 CMOS 电路的代数理论以有效地指导该类电路的设计是一项有意义的研究.

2 混合型多值 CMOS 电路的代数理论

首先, 必须区分两类变量: 开关变量和信号变量. 开关变量 $\alpha, \beta, \gamma, \dots$, 它们取值为 $\{T(\text{真}), F(\text{假})\}$, 其基本运算为与 (\wedge)、或 (\vee)、非 (\neg) 运算. 其次, 对于信号变量必须区分两类信号变量: 电压信号变量和电流信号变量. 两类信号变量共同的基本运算为取小 (\wedge)、取大 (\vee)、求补 (\neg) 运算. 与以上两类变量的基本运算有关的定律与性质已为众所周知, 文中不再赘述. 应该指出, 在以上的讨论中相同的运算符号 \wedge, \vee, \neg 被用来表示不同的运算: 对于开关变量而言, 它们分别表示与、或、非运算; 对于电压或电流信号变量则分别表示取小、取大、求补运算. 对于两类不同的信号变量还有各自的独特的运算. 例如, 对于电流信号变量有加运算 ($+$) 和减运算 ($-$); 对于电压信号变量有选择运算 ($\#$). 为了建立开关变量和信号变量之间的联系, 引入以下运算:

高阈比较运算

$${}^t x = \begin{cases} T, & \text{如果 } x > t \\ F, & \text{否则} \end{cases} \quad (1)$$

低阈比较运算

$$x^t = \begin{cases} T, & \text{如果 } x < t \\ F, & \text{否则} \end{cases} \quad (2)$$

双阈比较运算

¹ 1999-03-29 收到, 1999-12-18 定稿
浙江省自然科学基金资助项目 (批准号: 696042)

双阈比较运算

$$t_1 x t_2 = \begin{cases} T, & \text{如果 } t_1 < x < t_2 \\ F, & \text{否则} \end{cases} \quad (3)$$

电压信号变量的传输运算

$$x * \alpha = \begin{cases} x, & \text{如果 } \alpha = T \\ \phi, & \text{否则} \end{cases} \quad (4)$$

式中 ϕ 表示开路状态。

电流信号变量的传输运算

$$x * \alpha = \begin{cases} x, & \text{如果 } \alpha = T \\ 0, & \text{否则} \end{cases} \quad (4)$$

电压信号变量的选择运算

$$x_1 * \alpha_1 \# x_2 * \alpha_2 = \begin{cases} x_1 * \alpha_1, & \text{如果 } \alpha_2 = F \\ x_2 * \alpha_2, & \text{如果 } \alpha_1 = F \end{cases} \quad (6)$$

式中符号 $\#$ 表示两个传输分支的电压信号的并联，因此 $\alpha_1 = \alpha_2 = T$ 是不允许发生的。下面给出与上述运算有关的性质。在以下讨论中如果式中存在运算符号 $\#$ ，则表示相应的信号变量为电压信号变量。如式中有加、减运算符号则表示相应的信号变量为电流信号变量。如果式中没有选择运算及加、减运算，则表示该性质对于电压信号变量及电流信号变量均是适用的。

重复律

$$(x * \alpha) * \alpha = x * \alpha \quad (7)$$

$$x * \alpha \# x * \alpha = x * \alpha \quad (8)$$

串行传输律

$$(x * \alpha_1) * \alpha_2 = x * (\alpha_1 \wedge \alpha_2) \quad (9)$$

并行传输律

$$x * \alpha_1 \# x * \alpha_2 = x * (\alpha_1 \vee \alpha_2) \quad (10)$$

$$x * \alpha_1 + x * \alpha_2 = x * (\alpha_1 \vee \alpha_2) \quad (11)$$

交换律

$$x_1 * \alpha_1 \# x_2 * \alpha_2 = x_2 * \alpha_2 \# x_1 * \alpha_1 \quad (12)$$

$$x_1 * \alpha_1 + x_2 * \alpha_2 = x_2 * \alpha_2 + x_1 * \alpha_1 \quad (13)$$

结合律

$$\begin{aligned}(x_1 * \alpha_1 \# x_2 * \alpha_2) \# x_3 * \alpha_3 &= x_1 * \alpha_1 \# (x_2 * \alpha_2 \# x_3 * \alpha_3) \\ &= x_1 * \alpha_1 \# x_2 * \alpha_2 \# x_3 * \alpha_3\end{aligned}\quad (14)$$

$$\begin{aligned}(x_1 * \alpha_1 + x_2 * \alpha_2) + x_3 * \alpha_3 &= x_1 * \alpha_1 + (x_2 * \alpha_2 + x_3 * \alpha_3) \\ &= x_1 * \alpha_1 + x_2 * \alpha_2 + x_3 * \alpha_3\end{aligned}\quad (15)$$

分配律

$$(x_1 * \alpha_1 \# x_2 * \alpha_2) * \alpha_3 = x_1 * (\alpha_1 \wedge \alpha_3) \# x_2 * (\alpha_2 \wedge \alpha_3) \quad (16)$$

$$(x_1 * \alpha_1 + x_2 * \alpha_2) * \alpha_3 = x_1 * (\alpha_1 \wedge \alpha_3) + x_2 * (\alpha_2 \wedge \alpha_3) \quad (17)$$

由以上定义和性质可以得到以下关系:

$$\left. \begin{aligned}\overline{x^t} &= {}^t x \\ \overline{{}^t x} &= x^t\end{aligned}\right\} \quad (18)$$

$$(x + y) * \alpha = x * \alpha + y * \alpha \quad (19)$$

$$x * {}^a y^b = x * {}^a y - x * {}^b y \quad (20)$$

$${}^a y^b \vee {}^{a+c} y^d = {}^{a+c} y^d, \quad (a < b < a + c < d) \quad (21)$$

$$y^a \vee {}^b y^{a+c} = y^{a+c} y^b, \quad (a < b < a + c) \quad (22)$$

上述诸式中假定传输运算 $*$ 优先于选择运算 $\#$ 、加运算 $+$ 及减运算 $-$ 。基于上述运算, 对于具有电流输入 I_x , I_y 和电压输出 $V(I_x, I_y)$ 的混合型 CMOS 电路, 其输出函数可表示为:

$$\begin{aligned}V(I_x, I_y) &= 0 * V(I_x, I_y)^{0.5} \# 1 * {}^{0.5} V(I_x, I_y)^{1.5} \# 2 * {}^{1.5} V(I_x, I_y)^{2.5} \\ &\quad \# \cdots \# (r-1) * {}^{r-1.5} V(I_x, I_y)\end{aligned}\quad (23)$$

对于具有电压输入的 V_x , V_y 及电流输出 $I(V_x, V_y)$ 的混合型 CMOS 电路, 其输出函数可以表示为:

$$\begin{aligned}I(V_x, V_y) &= 1 * {}^{0.5} I(V_x, V_y)^{1.5} + 2 * {}^{1.5} I(V_x, V_y)^{2.5} \\ &\quad + \cdots + (r-1) * {}^{r-1.5} I(V_x, V_y)\end{aligned}\quad (24)$$

$$I(V_x, V_y) = 1 * {}^{0.5} I(V_x, V_y) + 1 * {}^{1.5} I(V_x, V_y) + \cdots + 1 * {}^{r-1.5} I(V_x, V_y) \quad (25)$$

3 混合型 CMOS 电路的实现与化简

混合型 CMOS 电路的综合程序如下: 首先根据 (23) — (25) 式写出给定逻辑函数相应的代数表示。然后利用第 2 节中的定律和性质予以化简。最后根据简化后的代数表示式画出相应的电路。

例 1 设计具有 2 位的 2 值电压输入和 1 位 4 值电流输出的编码器。该编码器的真值如表 1 所示。由表 1 和 (25) 式可得

$$I = 1 * 0.5V_1 + 1 * (V_1^{0.5} \wedge 0.5V_0) + 1 * 0.5V_1 + 1 * (0.5V_1 \wedge 0.5V_0)$$

$$= 1 * [(V_1^{0.5} \vee 0.5V_1) \wedge 0.5V_0] + 2 * 0.5V_1 = 1 * 0.5V_0 + 2 * 0.5V_1$$

与上式相应的电路实现如图 1 所示。

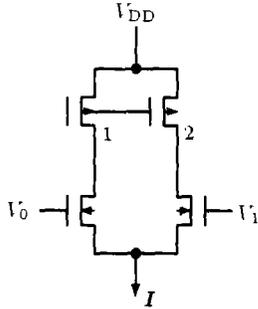


图 1 四值编码器

表 1 四值编码器真值表

V_1	V_0	I
0	0	0
0	1	1
1	0	2
1	1	3

表 2 四值译码器真值表

I	A	B	C	V_1	V_0
0	1	1	1	0	0
1	0	1	1	0	1
2	0	0	1	1	0
3	0	0	0	1	1

例 2 设计具有 4 值电流输入和 2 位 2 值电压输出的译码器。

先考虑传统的设计方法。注意到电流比较器的输出为电压信号，且仅取 0，1 两个值。对于 4 值电流信号存在 3 个检测阈 0.5，1.5，2.5。令相应的 3 个电流比较器的输出为 A ， B ， C 。根据该译码器的要求可以得到如表 2 所示的真值表。由真值表可得 V_1 和 V_0 的卡诺图，如图 2(a)，2(b) 所示，图中“×”表示任意项，可以任意取值。由图 2(a)，2(b) 可得

$$V_1 = \bar{B} \tag{26}$$

$$V_0 = \bar{C} \vee (\bar{A} \wedge B) \tag{27}$$

或

$$V_0 = (\bar{A} \wedge B) \vee (\bar{A} \wedge \bar{C}) = \overline{A \vee (\bar{B} \wedge C)} \tag{28}$$

不难看出 (27) 式与 (28) 式基本相同。以 (28) 式为例，与之相应的电路如图 2 (c) 所示。该电路与文献 [5] 的电路相同。

$A \backslash BC$	00	01	11	10
0	1	1	0	×
1	×	×	0	×

$A \backslash BC$	00	01	11	10
0	1	0	1	×
1	×	×	0	×

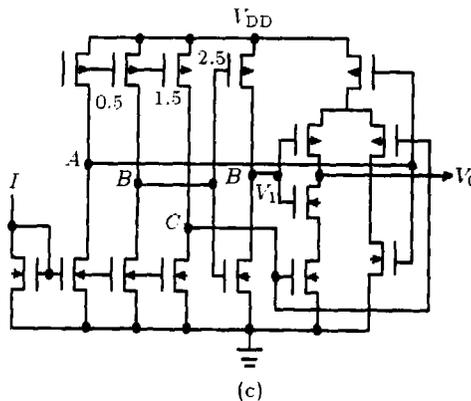


图 2 四值译码器的 K 图和电路

现在让我们考虑基于混合型 CMOS 电路理论的直接设计方法。由表 2 可得:

$$V_1 = 0 * I^{1.5} \# 1 * 1.5 I \tag{29}$$

$$V_0 = 0 * (I^{0.5} \vee 1.5 I^{2.5}) \# 1 * (0.5 I^{1.5} \vee 2.5 I) \tag{30}$$

利用 (21), (22) 式可得:

$$V_0 = 0 * I^{0.5+2*1.5 I} \# 1 * 0.5+2*1.5 I I \tag{31}$$

与 (31) 式相应的电路实现如图 3 所示。它仅需要 11 个 MOS 管, 比文献 [5] 给出的传统设计少用 4 个 MOS 管。

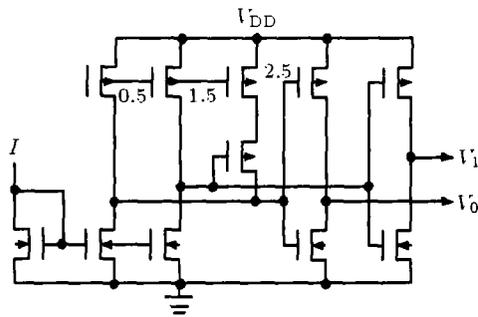


图 3 改进的四值译码器

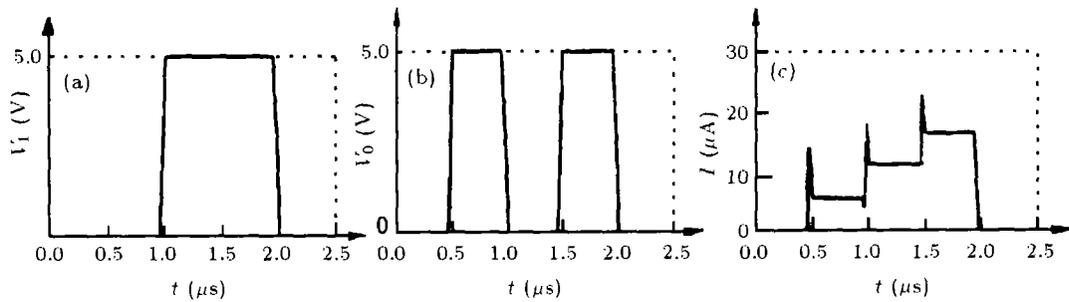


图 4 四值编码器模拟结果

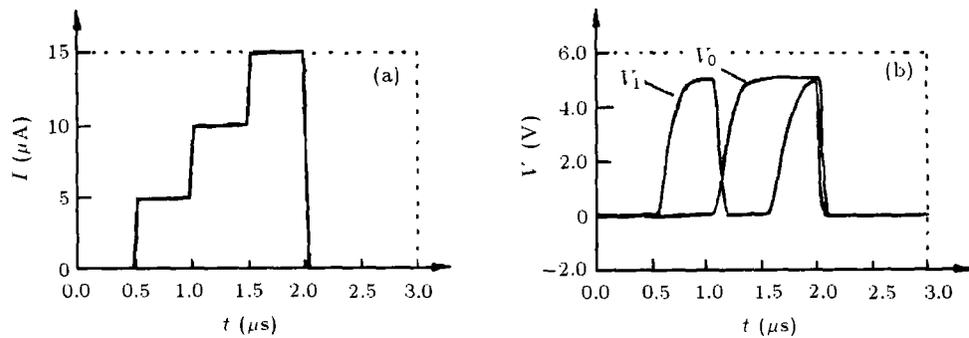


图 5 改进的四值译码器模拟结果

4 结 论

本文提出了适用于混合型 CMOS 电路的代数理论。在该代数理论中, 不仅两类变量被区分, 而且两类信号变量: 电压信号变量和电流信号变量被区分。在该代数理论的基础上给出了混合型 CMOS 电路的直接设计方法, 并应用于编码器和译码器的设计。图 4 和图 5 分别为例 1 和例 2 的 PSPICE 程序模拟结果, 可见所设计的电路具有正确的逻辑功能, 时间延迟分别为 10ns 和 100ns。这里, 针对逻辑 0, 1, 2, 3 的电压值分别为 0V, 1.7V, 3.4V, 5V, 电流值分别为 $0\mu\text{A}$, $5\mu\text{A}$, $10\mu\text{A}$, $15\mu\text{A}$ 。设计结果表明基于混合型 CMOS 电路的直接设计优于传统设计, 能提供更为简单的电路实现。

参 考 文 献

- [1] Wu X. W.(吴训威), Chen X. X.(陈偕雄), Quaternary CMOS circuits based on transmission function theory, Science in China(Series A), 1989, 32(11), 1379-1389.
- [2] Wu X. W.(吴训威), Theory of transmission switching and its application to design of CMOS digital circuits, Int J. Circuit Theory and Application, 1992, 20(4), 349-356.
- [3] Chen X. X.(陈偕雄), C. Moraga, An algebra for current-mode CMOS multivalued circuits, Proc. IEEE Int, Symp on MVL, Sacramento, America, 1993, 239-244.
- [4] Chen X. X.(陈偕雄), C. Moraga, Design of multivalued circuits based on an algebra for current-mode CMOS multivalued circuits, J. Comput. Sci. & Technol, 1995, 10(6), 564-568.
- [5] D. A. Freitas, L. W. Current, A quaternary logic encoder-decoder circuit design using CMOS, Proc. IEEE Int. Symp. on MVL, Kyoto, Japan, 1983, 190-195.

ALGEBRAIC THEORY FOR HYBRID CMOS MULTIVALUED CIRCUITS

Chen Xiexiong Wu Xunwei Shen Jizhong Cheng Jie

(Zhejiang University, Hangzhou 310028, China)

Abstract Based on the transmission function theory for voltage-mode CMOS circuits and an algebra for current-mode CMOS multivalued circuits, this paper presents an algebraic theory for hybrid CMOS multivalued circuits and uses it to design quaternary decoder and encoder. The design result shows the design based on this algebraic theory is better than the traditional design.

Key words Multivalued Logic, Logic design, CMOS circuits

陈偕雄: 男, 1941 年生, 教授, 博士生导师, 从事数字电子学专业。
 吴训威: 男, 1940 年生, 教授, 博士生导师, 从事数字电子学专业。
 沈继忠: 男, 1965 年生, 教授, 从事数字电子学专业。
 程捷: 男, 1964 年生, 副教授, 博士, 从事电子技术专业。