

OFDM 系统中同步子系统的硬件实现

孙敏芝, 徐友云

(上海交通大学电子工程系, 上海 200240)

摘要: 同步技术是正交频分复用(OFDM)系统中的关键技术。该文在研究 OFDM 系统同步算法的基础上, 结合硬件架构的特点, 给出了面向硬件平台的 OFDM 系统中同步子系统实现方案, 阐述了关键算法模块在硬件实现时的主要修改。基于无线信道的实测数据分析表明, 提出的 OFDM 系统中的同步子系统不仅有良好的性能, 而且其结合系统硬件架构的模块化特点也便于相应算法进行扩展与移植。

关键词: 正交频分复用; 同步; DSP; FPGA

Hardware Implementation of Synchronization Subsystem in OFDM Systems

SUN Min-zhi, XU You-yun

(Department of Electronics Engineering, Shanghai Jiaotong Univ., Shanghai 200240)

【Abstract】 Synchronization is a key technology of OFDM systems. This paper introduces synchronization algorithms in OFDM systems and proposes a hardware implementation scheme of synchronization subsystem according to parameters of hardware systems and the hardware architecture. It discusses some key modules in the hardware scheme. The measured data in wireless channel indicates that the proposed hardware implementation scheme of synchronization subsystem not only has a good performance but also can be easily expanded and ported because of the modularization feature of the hardware architecture.

【Key words】 OFDM; synchronization; DSP; FPGA

正交频分复用(OFDM)技术的基本思想是将高速数据流转换成并行的低速子数据流, 调制到每个子信道上进行传输。由于 OFDM 系统能够有效地对抗多径衰落, 提高系统频谱利用率, 因此已经在无线广播(DVB-T)、无线局域网(IEEE802.11a)、无线宽带接入(IEEE802.16x)等无线标准中被采用。

同步技术是 OFDM 系统中的关键技术, 其精度在很大程度上决定了系统性能。OFDM 系统的同步一般包括符号定时同步、载波频率同步和采样钟同步。符号定时同步的目的是找到 FFT 开窗的起始位置, 符号定时同步错误会导致 ISI, 严重影响系统性能; 载波频率同步不理想不仅会造成接收信号的幅度衰减、相位旋转, 而且会破坏子载波间的正交性, 产生 ICI, 导致系统性能急剧下降。

1 同步子系统相关算法

对于本文所讨论的符号同步及载波同步算法, 通常前者包括粗定时和细定时两个部分, 而后者包括小数和整数倍频偏补偿。除整数倍频偏估计是基于离散导频完成外, 其他算法均基于帧结构中的 preamble 完成。

表1 系统参数

载频	3.45GHz
带宽	10MHz
子载波个数 N	1 024
子载波间隔	9.765 625kHz
有效 OFDM 符号持续时间 T	102.4μs
OFDM 符号周期 (含 CP)	124μs

本系统中 preamble 的长度为 2 264 个复数点, 由两个完

全相同的 1 024 点的 PN 序列的频域形式及一个 CP 构成。本文 OFDM 系统方案的典型系统参数可参考表 1。

1.1 符号定时算法

粗定时算法利用 preamble 中存在两段完全相同 PN 序列的特点, 通过自相关运算实现:

$$R_k = \sum_{n=0}^{1023} r(n+k) \cdot r^*(n+k+1024), k=0..(\text{帧长}-2047)$$

$$E_k = \sum_{n=0}^{2047} r(n+k) \cdot r^*(n+k)$$

$$\text{corsetiming} = \underset{k}{\operatorname{argmax}} (|R_k| / E_k)$$

粗定时的结果不准确, 必须再进行细定时。设粗定时后残余的定时偏差为 n_{res} , $R_{-p}(k)$ 是根据粗定时的结果从 preamble 中取出的第 1 段 1 024 点序列的频域表示, $P_{-N}(k)$ 是收端的本地 PN 序列, $H(k)$ 是信道的频域响应, 忽略信道加性噪声。

$$R_{-p}(k) = H(k)P_{-N}(k)e^{-j\frac{2\pi k}{N}n_{res}}, \text{ 两边同乘以 } P_{-N}^*(k), \text{ 得}$$

$$R_{-p}(k)P_{-N}^*(k) = H(k)P_{-N}(k)P_{-N}^*(k)e^{-j\frac{2\pi k}{N}n_{res}}$$

$$= H(k)e^{-j\frac{2\pi k}{N}n_{res}}$$

$$IFFT[H(k)e^{-j\frac{2\pi k}{N}n_{res}}] = h(n-n_{res})$$

$$\text{finetiming} = \underset{0 \leq n \leq 1023}{\operatorname{argmax}} |h(n-n_{res})|$$

基金项目: 国家“863”计划基金资助项目(2003AA123310, 60332030)

作者简介: 孙敏芝(1978-), 女, 硕士, 主研方向: 通信与信息系统; 徐友云, 教授、博士生导师

收稿日期: 2006-09-27 **E-mail:** smz701@163.com

corsetiming+finetiming 就是 FFT 开窗的准确位置。

1.2 载波频偏估计和补偿

小数频偏的估计和补偿必须在时域进行, 否则无法避免存在残留小数频偏的数据经过 FFT 后所产生的 ICI。假设理想信道条件, 发送端和接收端的归一化频率偏差为 $\Delta fT = m + \Delta f'T$ (其中, $\Delta f'T$ 是归一化小数倍频偏; m 是归一化整数频偏; T 是有效 OFDM 符号持续时间), 若接收端收到的第 i 个时域 OFDM 符号为 $r(i, n)$, 则只存在小数倍频偏时, 基于两个连续的 OFDM 符号有:

$$r(i, n) = |r(i, n)| e^{j\frac{2\pi(n+iN)\Delta f'T}{N}}, r(i+1, n) = |r(i+1, n)| e^{j\frac{2\pi(n+(i+1)N)\Delta f'T}{N}}$$

根据 preamble 中两段相同的 PN 序列, 近似有

$$|r_{-p1}(n)| = |r_{-p2}(n)|$$

所以, 归一化小数倍频偏估计值为

$$2\pi\Delta f'T \approx \text{angle} \left[\sum_{n=0}^{1023} r_{-p1}(n)r_{-p2}^*(n+1024) \right]$$

小数倍频偏的补偿: 对接收到的一帧数据中的每个点乘以相位旋转因子 $e^{-j\frac{2\pi(n+iN)\Delta f'T}{N}}$ 即可。

整数倍频偏估计是利用相邻 OFDM 符号中频域导频的延迟相关运算实现, 峰值点和导频基准点的差就是整数倍频偏的估计值。设 $R(i, k)$ 是 $r(i, n)$ 的频域表示, 假设只存在整数倍频偏, 即 $\Delta f'T = m$, 有

$$r(i, n) = |r(i, n)| e^{j\frac{2\pi(n+iN)m}{N}}, r(i+1, n) = |r(i+1, n)| e^{j\frac{2\pi(n+(i+1)N)m}{N}}$$

设 $FFT[r(i, n)] = A(i, k)$

$$R(i, k-m)R^*(i+1, k-m) = A(i, k)A^*(i+1, k) \begin{cases} = 1, & \text{当 } k \in \Omega \\ < 1, & \text{当 } k \notin \Omega \end{cases}$$

所以, 整数倍频偏估计为

$$m = \arg \left\{ \max_{k_s \in \eta} \sum_{k \in \Omega} R(i, k+k_s)R^*(i+1, k+k_s) \right\}$$

其中, η 是搜索范围; 集合 Ω 是 OFDM 符号中离散导频的位置索引。在频域上将子载波上的数据整体移动 $(-m)$ 或者在时域把一帧数据中的每个采样点乘以旋转因子 $e^{-j\frac{2\pi n m}{N}}$, 即完成了整数倍频偏的补偿。

2 硬件实现方案

2.1 系统硬件架构

在实现同步子系统时, 考虑到 DSP 和 FPGA 在功能上的互补性, 采用 DSP+FPGA 的系统硬件架构: DSP 可编程性强, 开发周期短, 但其指令执行的方式决定了 DSP 无法并行处理多任务; 另一方面, 尽管 FPGA 相比 DSP 而言不适合实现复杂的控制逻辑, 不适合进行浮点运算, 但具有并行处理和多级流水线处理功能, 有很强的实时数据处理能力, 更适合完成部分物理层算法。本系统的硬件平台的 DSP 选用 ADI TigerSharc TS201 系列, 支持浮点和定点运算, FPGA 选用 Xilinx XC2VP70 芯片。

2.2 同步子系统硬件实现功能划分

同步子系统的硬件实现方案如图 1 所示。

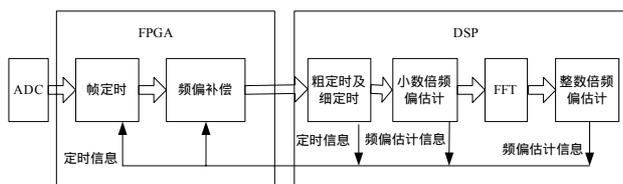


图 1 系统硬件实现

根据 DSP 及 FPGA 的特点, 对相关的算法进行功能划分。其中, FPGA 完成帧定时, 并根据估计结果完成小数及整数

倍频偏补偿。这主要是考虑到只有 FPGA 可以提供标准的帧长度定时, 且 FPGA CORDIC 函数可以比较完善地实现载波旋转功能, 从而实现频偏补偿。而 DSP 完成的功能包括定时同步的估计与运算及频偏的估计。这样做的好处是 DSP 编译环境中的高级 C 代码输入模式不仅减少了代码移植的困难, 而且方便与标准 Matlab 仿真平台进行数据对比测试。对于 TS201 而言, 其定点与浮点混合的编译/运算模式也在很大程度上提供了性能与速度的折中。

2.3 定时模块的硬件实现

粗定时算法可优化为以下的迭代形式:

$$R_{k+1} = R_k + r(k+1024)r^*(k+2048) - r(k)r^*(k+1024),$$

$$E_{k+1} = E_k + |r(k+2048)|^2 - |r(k)|^2$$

可见, 采用这种滑动窗的方法极大地降低了 DSP 的运算量。由于 preamble 中有两段完全相同的序列, 因此可以近似用数据的实部来替代求模运算, 将其简化为求实部运算, 进一步减少了运算量。在实现过程中, 由于 preamble 的归一化自相关结果 ($|R_k|/E_k$) 呈现梯形的相关峰输出, 因此在实现时还可以对上述运算进一步简化: 只要关心在一定门限值下, 梯形相关峰输出与门限值的两个输出交点, 并取其中点, 就可以得到粗定时位置。门限的经验值大致在 0.8~0.95 的范围内。

在接收端自相关运算时需要接收数据进行能量归一化, 因此在无线信道的噪声中依然可以找到部分超过门限的相关输出。为防止伪粗同步的输出结果影响性能, 对相关器的输出结果再进行低通滤波, 从而很大程度上降低了虚警的概率, 增加了同步捕获模块在无线衰落信道中的运算鲁棒性。

2.4 频偏估计及补偿模块的硬件实现

由于 TS201 支持浮点运算, 小数倍频偏估计算法中的求角度 (反正切) 运算只要调用 C 的库函数即可, 实现非常简单。频偏补偿模块同时完成小数倍频偏和整数倍频偏的补偿。DSP 将频偏估计值结果 $\frac{2}{N}(m + \Delta f'T) = 2(\frac{m}{N} + \frac{\Delta f'}{f_s})$ 的定点值传给 FPGA, 而 FPGA 则调用具有向量旋转功能的 CORDIC 函数对接收数据的每个采样点乘以相位旋转因子 $e^{j\frac{2\pi n}{N}(m + \Delta f'T)}$ 。由于定点字长直接影响能补偿的小数倍频偏的精度, 因此要根据系统实际硬件调试情况确定 DSP 频偏估计值的定点字长。

表 2 给出本硬件实现方案中定点位数与小数倍频偏精度的关系。从表中可以看到, 频偏估计定点字长与硬件可以补偿的最小频偏精度有着密切的关系。在通常 16bit 的字长下, 可补偿的频偏精度达到了 600Hz 以上, 从而较难补偿无线信道所导致的信号频偏, 并由此带来接收性能下降。随着定点字长的增加, 系统可以补偿的频偏精度也快速提高。对于 20bit 的字长而言, 可以调整的频偏精度达到了 38Hz 左右, 已经可以完全满足硬件方案的要求。

表 2 频偏精度与频偏估计值定点字长的关系

字长/bit	16	17	18	19	20
频偏精度/Hz	610.4	305.2	152.6	76.3	38.1

3 硬件验证结果分析

对于硬件验证平台而言, 由 PC 产生的测试数据通过信号发生器完成上变频, 经无线信道后, 由移动终端下变频模块转换为基带信号, 再经过 ADC 采样后送入基带数字处理部分, 并基于 Matlab 进行数据分析。

首先观察同步子系统中符号定时同步硬件模块的性能。图 3(a)给出了作为性能基准的准 MATLAB 浮点 QPSK 解调星座图结果, 而图 3(b)则表示经过无线物理信道后, 基带数据进行硬件定时同步的 QPSK 解调星座图。从两图的对比可以看出, 尽管引入了定点量化误差, 且经过与无线信道有关的一系列硬件处理, 本文所提出的定时同步的硬件实现算法在性能上仍保持了较好的解调效果, 星座图收敛明显。为进一步验证定时同步硬件实现方案的有效性, 本文引入定时偏差, 并通过星座图对比定点硬件平台和浮点仿真平台的性能, 其中图 3(c)图 3(d)分别为存在为 220 个前移采样点的定时偏差时, Matlab 浮点仿真平台和定点硬件平台的星座图。从图中可以看到, 定时偏差的存在, 导致了 ISI 和 ICI, 星座图明显发散, 而星座图发散在一定程度上必然会引起系统解调性能的下降。

定时同步硬件模块的 QPSK 仿真解调结果表现出明显的解调误码, 但此时作为性能参考的浮点 MATLAB 仿真平台也同样表现出类似的解调误码, 且从星座图的敛聚性来看, 两者之间的性能基本相同。因此, 基于硬件实现平台的星座图与浮点仿真星座图相比, 虽然星座点略微发散, 但数据定点化造成的相关性能损失仍然处于可以接受的范围内。此现象表明, 本论文提出的定时同步算法不仅在硬件实现时仍表现出收敛特性, 且与浮点仿真平台对比, 解调性能并没有明显损失。

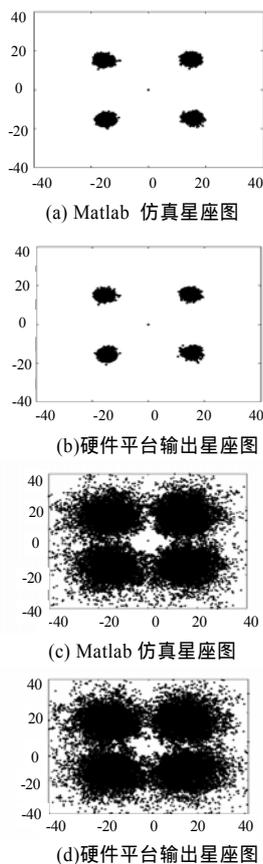


图 3 数据星座图对比(定时同步)

对于载波频偏, 也可以进行类似的性能分析。图 3(a)给出了作为性能基准的标准的 Matlab 浮点性能 QPSK 解调星座图结果, 而图 3(b)则表示经过无线物理信道后, 基带数据进行硬件载波同步处理后的 QPSK 解调星座图。从两图的对比

可以看出, 与定时同步的硬件算法相似, 本文所提出的载波同步的硬件实现算法在性能上也依然保持了较好的解调效果。为进一步验证载波同步硬件实现方案的有效性, 本文也同样引入载波频偏, 并通过星座图对比硬件实现平台和浮点仿真平台的性能。图 4(a)、图 4(b)分别表示存在比发端子载波高 1KHz 的载波频偏时, Matlab 浮点仿真平台和定点硬件实现平台的星座图。从图中可以看到载波频偏的存在, 导致信号相位发生旋转并产生了 ICI。与定点同步的误差所导致的解调性能明显不同, 此时解调结果表现出明显的载波间干扰, 并出现了解调星座向一个方向整体旋转的现象。载波同步硬件模块的解调结果表现出较小的星座发散, 但由此产生的星座整体旋转现象则表现的相当明显。尽管此时可以通过同时旋转判决门限等方法加以补偿, 但作为系统而言, 已经出现了明显的解调误码。而对比硬件验证平台解调结果和浮点仿真平台的解调结果, 不难发现, 两者表现出非常类似的星座图旋转性能下降, 从而说明与浮点仿真平台对比, 本论文提出的载波同步算法在硬件实现时也没有明显的解调性能损失。

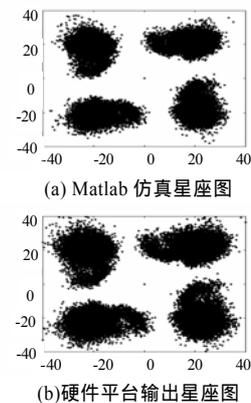


图 4 数据星座图对比(载波同步)

4 结束语

本文主要研究了 OFDM 同步子系统中符号定时同步和载波频率同步算法, 并基于硬件实现平台, 给出了关键模块实现的性能分析。对于定时同步硬件模块和载波同步硬件模块的讨论表明, 本文提出的算法表现出较好的解调效果, 且在一定物理偏差存在的情况下, 硬件实现算法与浮点仿真平台相比具有可以接受的解调性能。仿真结果表明, 基于 DSP + FPGA 的硬件平台设计在功能上满足了算法的相关要求, 同时本设计方案基于模块化设计的特点, 很方便对系统进行扩展与移植。

参考文献

- 1 Speth M, Fechtel S A, Fock G, et al. Optimum Receiver Design for Wireless Broad-band Systems Using OFDM[J]. IEEE Transactions on Communications, 1999, 47(11): 1668-1677.
- 2 Speth M, Fechtel S, Fock G, et al. Optimum Receiver Design for OFDM-based Broadband Transmission II: A Case Study[J]. IEEE Transactions on Communications, 2001, 49(4): 571-578.
- 3 夏宇闻. Verilog 数字系统设计教程[M]. 北京: 北京航空航天大学出版社, 2004.
- 4 佟学俭, 罗涛. OFDM 移动通信技术原理与应用[M]. 北京: 人民邮电出版社, 2003.