

提高 Nand Flash 性能的方法

邱 华, 黄少珉, 张 萌

QIU Hua, HUANG Shao-min, ZHANG Meng

东南大学 国家专用集成电路系统工程技术研究中心, 南京 210096

National ASIC System Engineering Research Center, Southeast University, Nanjing 210096, China

E-mail: qiu_hua_2002@163.com

QIU Hua, HUANG Shao-min, ZHANG Meng. Method used for improving Nand Flash performances. Computer Engineering and Applications, 2009, 45(8): 84-86.

Abstract: Nand Flash is suitable for mass data storage because of its high writing rate and high density in embedded systems. But Nand Flash performances of erasing and writing can't satisfy the needs of the system when the embedded system is handling large quantity of video data and other data with high resolution. This paper analyzed and implemented a method of how to improve erasing and writing performances of Nand Flash using multi-plane operation. Authors implemented four-plane operation in the experiment which on real platform could improve the writing rate by 75.60% and erasing rate by 74.95%.

Key words: Nand Flash; multi-plane page program; erasing and writing performances

摘 要: 在嵌入式系统中, Nand Flash 因具有写入速度快、密度大的特点, 因此特别适合作大容量数据存储。但是在系统处理一些大量的视频数据和其他高分辨率数据存储的时候, Nand Flash 的擦除和写性能难以满足要求。分析并实现了一种利用多片编程来提高 Nand Flash 擦、写性能的方案。实验中采用 4 片编程技术, 结果表明, 该方案可以将 Nand Flash 的写速率提高 75.60%, 擦除速率提高 74.95%。

关键词: Nand 闪存; 多片编程; 擦除和写性能

DOI: 10.3778/j.issn.1002-8331.2009.08.025 文章编号: 1002-8331(2009)08-0084-03 文献标识码: A 中图分类号: TP334

1 引言

闪存(Flash Memory)作为一类非易失性存储器, 具有功耗低、读写快、容量大、成本低等优点, 因此被广泛应用于各种嵌入式系统。闪存主要分为 Nor 型和 Nand 型两大类。其中 Nor Flash 比较适合频繁随机读写的场合, 通常用于存储程序代码并直接在闪存内运行; 而 Nand Flash 相比具有写入速度快、密度大的特点, 因此适合作大容量数据存储。但是在系统处理一些大量的视频数据和其他高分辨率数据存储的时候, Nand Flash 的擦除和写性能难以满足要求^[1]。本文以三星公司的 Nand Flash 芯片为例, 其芯片型号不同, 芯片可提高性能的方案也不同。例如有的芯片可以利用缓存技术(Cache Program)来提高性能^[2]; 有的可以支持多片编程(Multi-plane page program)来提高性能^[3]。本文也即考虑 Nand Flash 本身的技术特点, 分析并实现了一种利用多片编程提高 Nand Flash 擦、写性能的方案。

2 背景原理

Nand Flash 芯片一般是由多个块组成, 块又由多个页组成, 页是最小的写操作单位而块则是最小的擦除单位。例如

K9F1208U0B 的物理存储结构图如图 1 所示^[4]。其大小为 528 Mbit, 包括行、列寻址。对于存储数据的区域而言, K9F1208U0B 型号芯片每页 512 Byte, 每块 32 页共 16 KByte, 所以该芯片共有 4 096 个块; 实际上每页还存在一个保留区域(16 Byte), 用于保存坏块信息和 ECC 数据。

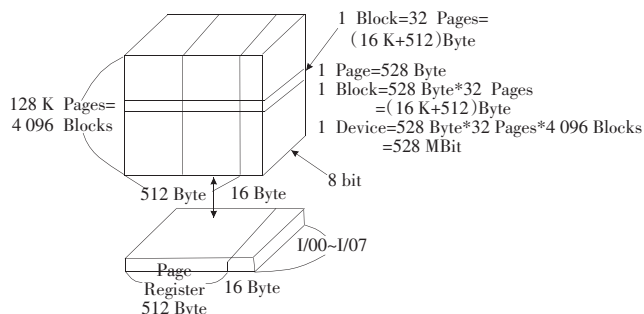


图 1 K9F1208U0B 存储阵列图

该型号的 Flash 芯片还提供了一种可以提高擦、写性能的技术方案: 4 片编程(Four-plane Program)。可以将 Flash 芯片

基金项目: 国家自然科学基金(the National Natural Science Foundation of China under Grant No.60676011)。

作者简介: 邱华(1984-), 女, 东南大学电子科学和工程学院国家专用集成电路系统工程技术研究中心硕士研究生, 研究方向为电路与系统、嵌入式系统设计, 黄少珉(1980-), 男, 东南大学集成电路学院讲师, 研究方向为 SoC 系统设计, 嵌入式系统低功耗设计; 张萌(1964-), 男, 东南大学电子科学与工程学院副教授。

收稿日期: 2008-02-28 修回日期: 2008-05-06

通过内存映射分成 4 个 128 Mbit 的片, 每片包含 1 024 个块和 528 Byte 的页寄存器, 即将芯片分成片 0、片 1、片 2 和片 3, 如图 2 所示^[3]。因为各片中均有页寄存器, 就使得对从各片中选出的页(这些选出的页应该具有相同的块内页偏移)同时进行自动编程操作成为可能。还要注意的, 4 片编程每次选择的 4 块必然属于不同的片; 不能对同片中的两块或者以上进行操作, 而且 4 片的访问顺序可以任意的, 为了操作便利和充分利用存储空间, 本文采用 4 片固定顺序访问的方法。当将第一组 528 Byte 的数据写入第一片的页寄存器后, 输入伪编程命令(11H)以结束第一片的数据加载工作。因为不是真正开始内部编程, 所以芯片只会持续一小段时间的忙状态, 这时, 通过发读状态命令(70H)不断查询忙/闲状态位(I/O6)以确定是否转为空闲。如果是, 输入命令和地址并将下一组 528 Byte 的数据写入第二片的页寄存器。这样下去, 直到加载完最后一片的页数据到相应的页寄存器中, 就可以输入页编程命令(10H)以同时启动对 4 页的真正编程操作^[3]。可以看到, 通过 4 页的同时编程操作, 使得造成写入速度慢的最费时的编程操作所需的时间被节省下来, 采用这种方式, 可以使速率提高为原来的 4 倍左右。同理, 4 片编程可以使擦除时间也缩短为原来的 4 倍, 从而数据传输率提高 4 倍^[4]。其物理结构如图 3 示^[3]。

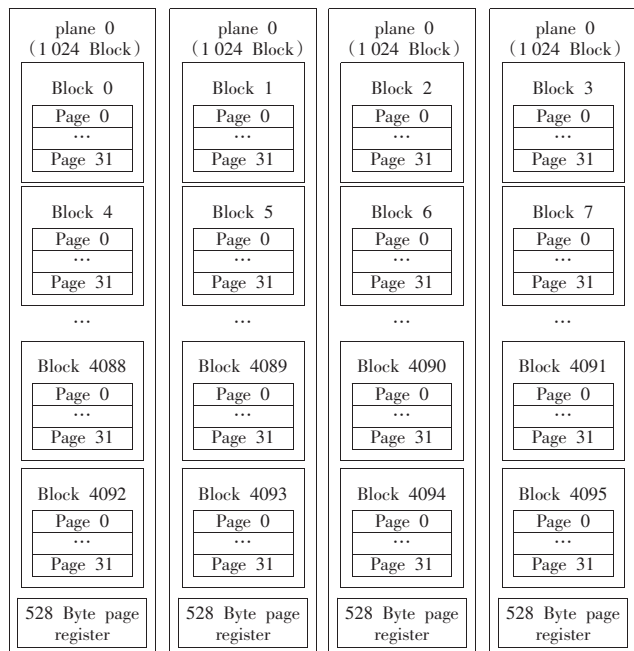


图2 K9F1208UOB 4 片操作阵列图

图 3 是多片写操作的时序图, 可以看出, 控制器首先要对第一片发出 80H 命令, 然后选择该片中的页并输入数据, 发送伪写指令 11H, 等待一段时间将数据写入第一片的页寄存器中; 继续片 2、片 3 的操作, 对第 4 片操作时就要发送真正的写命令 10H 了^[4]。

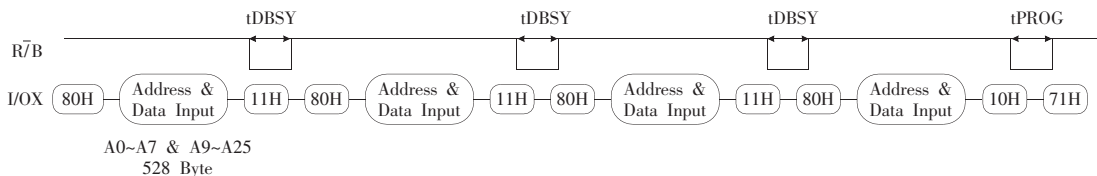


图3 K9F1208UOB 4 片写操作时序图

3 硬件方案设计

本文所选平台的处理器是三星公司的 S3C2440A 处理器, 运行的操作系统是 Windows CE, 所选用的 Nand Flash 芯片是三星公司的 K9F1208UOB, 以及 64 M SDRAM。

其中 S3C2440A 是基于 ARM920T 内核的 SoC 芯片, 它集成了多个外围模块, Nand Flash 控制器模块便是其中之一。S3C2440A 的 Nand Flash 控制器具有以下特点: 支持 JEDEC 标准的 Nand Flash 芯片、支持从 Nand Flash 启动系统、支持 CPU 读写数据、支持忙/闲位、支持小页和大页操作以及 8/16 位接口。同时 S3C2440A 的 Nand Flash 控制器支持对多片编程命令。K9F1208UOB 芯片也支持多片编程技术。本文对 Nand Flash 的读写操作都是通过 CPU 进行数据读写^[5]。

在系统中 S3C2440A 处理器与 Nand Flash 与芯片的硬件连接图如图 4 所示。

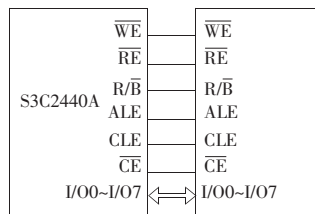


图4 硬件连接图

4 软件实现方案

本文主要实现了底层 Nand Flash 驱动的设计与优化。底层实现主要是基本的读、写和擦除操作。性能优化只是写和擦除操作而言。在读写操作中选择硬件 ECC, 用 CPU 直接读写数据。对于所使用的 K9F1208UOB 芯片, 需要 8 位列地址, 17 位行地址; 对于选用 8 位地址线传输的控制器来说, 这就需要 4 个地址周期传完 25 位地址, 即该控制器选择的是 4 级地址。

4.1 写操作

根据 Nand Flash 的写操作命令, 在一个页编程周期可以支持页编程也可以支持对单个字节的写入操作; 但在此, 控制器只支持页编程也即是完整的 528 Byte 写入操作。根据芯片写入时序的要求, 首先要发送 80H 命令, 计算扇区偏移地址以及输入要写入的数据, 发送 10H 命令开始执行写操作; 发送 70H 命令查询忙/闲状态位。

对于 4 片编程, 首先要选中要写入的片, 然后对选中的片进行操作, 先要发送 80H 命令, 计算扇区偏移地址以及输入要写入的数据, 发送 11H 命令开始执行写操作, 发送 70H 命令查询忙/闲状态位; 如果第一片操作结束, 继续进行下一片的操作直到第 4 片, 此时的写命令就是真正的写命令 10H 了。4 片写操作的流程图如图 5。图中 80H 命令为预写命令, 11H 为伪编程命令, 70H 为读状态命令, 10H 为真正的写命令。

4.2 擦除操作

因为在进行 4 片写操作的时候, 需要将数据写入每片中的页寄存器中, 所以需要伪写命令 11H。在进行 4 片擦除操作的

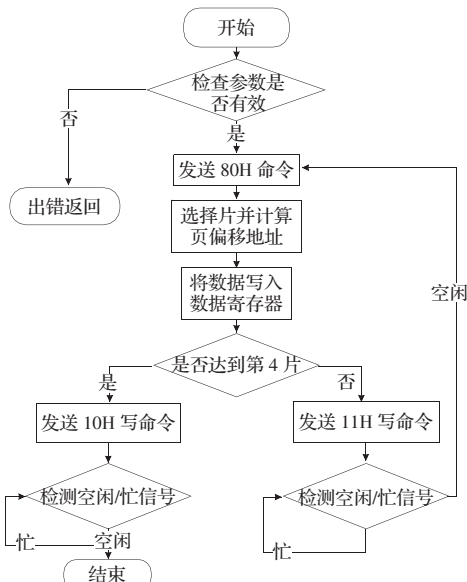


图5 K9F1208U0B 4片写操作流程

时候则不需要任何伪命令,对将要进行擦除的块只需要发送 60H 命令即可;4 片操作需要连续发 4 次 60H 命令,最后发送 D0H 命令就能完成对 4 片的擦除操作了。4 片擦除操作的流程图如图 6。图中 60H 命令为预擦除命令,D0H 为真正的擦除命令。

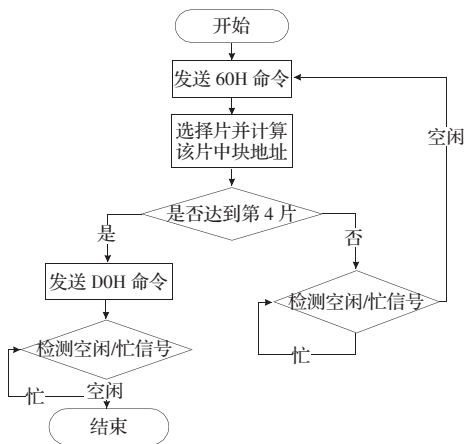


图6 K9F1208U0B 4片擦除操作流程

5 测试结果

多片操作作为提高 Nand Flash 写、擦除性能的一种方法,在理论上,4 片操作写和擦除所用的时间是可以缩短 4 倍的。利用选用的硬件平台,根据 K9F1208U0B 的时序要求配置各(上接 71 页)

提高了系统的稳定性、可扩展性、传输距离;利用现有的丰富以太网资源,避免了多读卡器级联系统需要重新布线的难题。在原理图级设计实现了主控、以太网、RFID、存储等部分电路,对实际的嵌入式系统开发具有直接的参考价值。根据各个部分的电路图,通过网络标识将各个部分连接,就是一个实际能用的 RFID 以太网读卡器。出于表达的需要,本文没有给出电阻、电容和芯片的具体编号,在实际应用中需要进行编号。

读卡器的壳采用市场上已有的读卡器壳,不需要单独开模,所以整个 RFID 以太网读卡器的批量硬件成本在 200 元以内,以目前市场上的 500 元左右的单片机读卡器做比较,其市场售价应该在 1 000 元以上,具有较大的实用价值。

种参数,利用 S3C2440A 芯片本身集成的计时器测试擦除和写操作需要的时间。

4 片操作本质上就是同时对 4 块进行操作,测试过程中选取测试单块和测试 4 片操作为测试对象,测试数据可以是内存中的数据也可以是一个镜像文件。对单块操作的测试,在进行擦除之前先要打开计时器,采用选取测试多个单块取其时间平均值或擦除 Flash 中整个镜像来进行测试,关闭计时器,读出此时计时器当前寄存器的值,再计算所耗时间;单块的写操作可以通过往多个单块写内存中的数据或者写入镜像文件来测试,对计时器的操作如擦除操作。4 片操作的测试方法和过程如单块测试。测试 4 片和单块写操作和擦除操作的时间如表 1 所示。

表1 擦除和写操作测试结果

测试对象	操作		性能提高比率/(%)
	4片操作	单块操作	
擦除速率/(MB/s)	40.23	10.07	74.95
写速率/(MB/s)	5.19	1.96	75.60

根据所得数据得出写速率提高了将近 2.65 倍;擦除速率提高了将近 4 倍。如果对大容量 Nand Flash 芯片利用缓存技术来提高性能,可以将写速率提高将近 2.47 倍^[2]。可见用多片编程比缓存编程在提高 Nand Flash 芯片性能效果要好。

6 总结

通过分析 K9F1208U0B 芯片的技术特点,利用多片编程实现了一种可以提高 Nand Flash 写、擦除性能的方法。实验中利用同时对 Nand Flash 的 4 块进行操作来提高擦除和写性能。可以将擦除性能提高将近 4 倍,写性能提高将近 2.65 倍。

参考文献:

- [1] Micron Corporation.Improving NAND Flash performance using two-plane commands[EB/OL].Technical Note TN-29-25.[2007].<http://download.micron.com/pdf/technotes/nand/tn2925.pdf>.
- [2] 张超,张哲,胡晨.WinCE 系统上大容量 NAND Flash 驱动设计与优化[J].电子器件,2007,30(2):638-642.
- [3] SAMSUNG Corporation.K9F1208U0B.pdf[EB/OL].[2004].<http://www.qic.com.cn/ic/k/137.html>.
- [4] 高怡祯.提高闪存存储写入速度的方法[J].电子技术,2003(5):20-23.
- [5] SAMSUNG Corporation.S3C2440A 用户手册[EB/OL].[2004].<http://download.gd-emb.org/download/id=3854.html>.

参考文献:

- [1] Samsung Electronics.S3C44BOX RISC microprocessor user's manual.2003.
- [2] Advanced Micro Devices and Fujitsu.Am29LV160D Datasheet.2003.
- [3] Hynix.HY57V641620HG datasheet.2001.
- [4] REALTEK.RTL8019AS datasheet.2001
- [5] 广州周立功单片机发展有限公司.ZLG500B 读卡模块使用指南 V1.41.2005.
- [6] MAXIM.MAX3222E/MAX3232E/MAX3237E/MAX3241E Datasheet Rev 3a.2005.
- [7] IEEE Standard 1149.1-1990 IEEE standard test access port and boundary-scan architecture[S].IEEE,1990.
- [8] IMP.IMP811 Datasheet.1999.