

手机智能卡高效可重用 SoC 验证平台设计

许 应, 封 君, 徐伯星, 王新安

(北京大学深圳集成微系统重点实验室, 深圳 518055)

摘 要: 大规模系统芯片的设计必须依靠完整的验证来保证其正确性。高效、可重用的验证平台是必需的。该文采用便于调试的独特内存映射方式, 将实时、多任务的 VxWorks 嵌入式操作系统应用于验证平台。该平台可对 AMBA VIP 的总线功能模型命令进行解释, 实现测试用例的可重用。通过设计 AHB 总线到 EC 总线的桥接, 实现验证平台对 AMBA 总线系统与 EC 总线系统的兼容。该平台在基于 COS 操作系统的手机智能卡芯片验证中得以应用。

关键词: AMBA 总线; EC 总线; VxWorks 操作系统; 测试用例可重用; 手机智能卡

Design of Efficient and Reusable SoC Verification Platform for USIM Card

XU Ying, FENG Jun, XU Bo-xing, WANG Xin-an

(Key Lab of Integrated Micro-system in Shenzhen, Beijing University, Shenzhen 518055)

【Abstract】 The validity of System on Chip(SoC) depends on thorough verification. Efficient and reusable verification platform is necessary. The real-time and multi-task embedded operating system VxWorks is applied in this platform. It adopts unique memory mapping technique for convenient debug. Based on the interpretation of the BFM commands in AMBA VIP, this platform fulfils reusability of testcase. Through the bridge between AHB and EC, it is compatible in SoC based on AMBA bus or EC bus. This platform is applied in the verification of USIM IC which uses COS operating system.

【Key words】 AMBA bus; EC bus; VxWorks operating system; reusability of testcase; USIM card

1 概述

复杂的系统芯片(System on Chip, SoC)普遍基于 IP(知识产权模块)复用的设计方法, 且往往会利用已有的成熟 IP。这对单 IP 模块以及整个系统的验证提出了更高的要求, 根据 SoC/IP 系统的特点提高验证效率及可重用性是十分必要的。

手机等产品的普及使 SIM 卡的市场需求量逐年增加。本项目致力于改变国内缺乏 SIM 卡安全芯片, 特别是高端安全芯片的现状, 提供高安全性、高性能、低成本的国产 SIM 卡核心芯片。SIM 卡芯片采用 32 bit 高性能 CPU、高容量的存储空间、高安全性的公钥私钥体系, 适合银行金融、移动通信、付费电视、机顶盒等单应用或者多应用的市场领域。

针对手机智能卡(USIM) SoC 芯片的特点, 本文基于 ARM 公司 ARM926EJS 的验证平台, 搭建了 USIM 卡芯片由单模块至整体系统软硬件协同验证的平台。为提高平台的验证效率与可重用性, 平台采用 VxWorks 嵌入式操作系统, 设计了便于调试的内存映射方式, 同时可解析 Synopsys 公司的 AMBA VIP 命令, 工作站上运行的仿真测试向量可以直接移植到验证平台上进行 FPGA 或芯片实物测试。此外, 通过 AMBA 总线至 EC 总线桥的使用, 该平台同时适用于基于 AMBA 总线或 EC 总线的 SoC 系统。

2 USIM 卡芯片

如图 1 所示, USIM 卡芯片采用 32 bit MIPS 处理器内核, 通过 EC 总线至 AHB 总线桥连接到 AHB 系统总线, 所有其他数字功能模块都通过总线接口与 AHB 总线连接构成整个 SoC 系统。

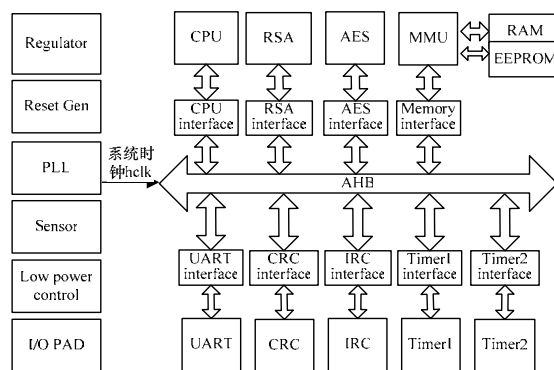


图 1 USIM 卡芯片结构

3 USIM 卡验证平台设计与实现

3.1 整体设计

整个验证平台包括软件平台与硬件平台, 软件平台通过在线仿真器(ICE)与硬件的 CPU 进行通信并调试, CPU 通过系统总线与下载到 FPGA 中的硬件设计通信, 构成一个完整的芯片硬件模型^[1]。由于是硬件验证, 因此验证速度也与实际运行速度相似。

基于以上的原型系统架构设计如图 2 所示的验证平台^[2]。左边是 ARM 公司的 Versatile 平台, 右边是自主开发的基于

基金项目: 国家部委基金资助项目

作者简介: 许 应(1982 -), 男, 研究员、硕士, 主研方向: SoC 设计与验证; 封 君, 副教授; 徐伯星, 工程师; 王新安, 副教授
收稿日期: 2008-08-16 E-mail: bracketx@163.com

Versatile 平台的扩展平台。Versatile 平台拥有 ARM926EJS 的内核、AHB 总线和一些外设, 选用该开发板的最大优点是片上总线 AHB 是开放的, 总线信号被引出到芯片的外部引脚, 可以利用这条总线扩展系统。设计扩展平台的目的是在该板上下用户设计的 IP 模块或系统, 通过与母板开放的 AMBA 总线连接来验证子板上 IP 模块或系统的正确性。验证平台的设计内容主要有 3 点:

(1) 扩展平台的设计;

(2) VxWorks 嵌入式系统的移植, 编写能解析 AMBA VIP 命令的解释层;

(3) 在 FPGA 上下下载 IP 模块, 利用平台上的资源实现芯片和系统的验证。

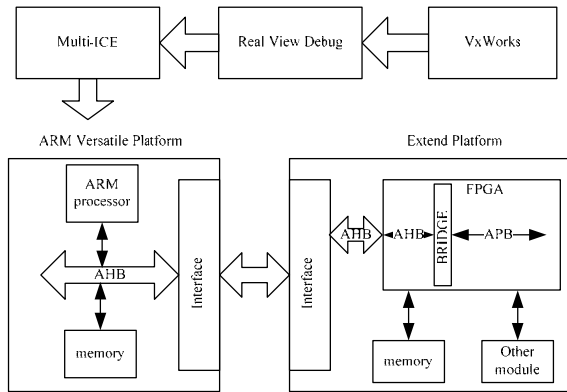


图 2 基于 AMBA 总线 IP 通用验证平台

3.2 扩展平台设计与实现

如图 3 所示, 扩展平台包括 FPGA 和 USIM 卡芯片 2 个主要部分, 它通过 Logic Tile 总线与母板连接, 该总线包括 3 个 AHB 接口以及其他通用 I/O 口、中断、DMA 通道等丰富的资源。FPGA 通过 EC 总线与芯片连接, 通过该总线接口可对 USIM 卡中的 MIPS 硬核进行测试。

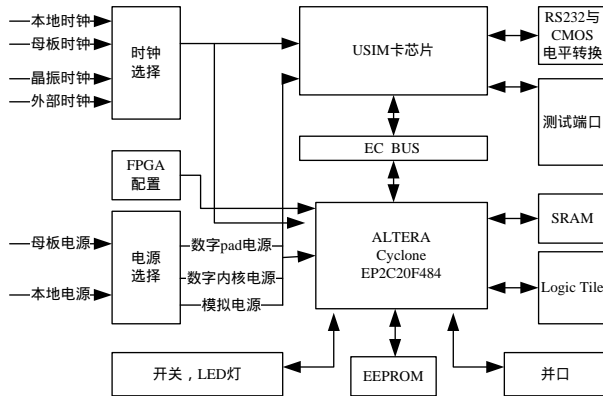


图 3 扩展平台单板结构

该扩展平台具有灵活的时钟系统与电源系统, AHB 总线可以与母板时钟同步, 也可以异步, 电源可由母板提供也可由扩展板自己提供。RS232 与 CMOS 电平转化电路提供了 USIM 卡 ISO-7816-2 协议定义端口与 PC 串口的通信。外部存储器有 SRAM 与 EEPROM, 在调试初期, COS 代码下载在 SRAM 中, 方便反复擦写调试, 最后调试成功的代码则存放在 EEPROM 中。而并口的设置就是调试初期提供 PC 对 SRAM 的直接读写。

3.3 VxWorks 嵌入式系统的开发

VxWorks 是一种商用嵌入式软件, 其特点是多任务、可

靠性、实时性与裁减性。VxWorks 分离了底层硬件和上层应用程序, 利用板级支持包(BSP)对不同的硬件加以封装以提供给应用程序一致的环境, 因此, VxWorks 的开发主要包括 BSP 的移植与上层命令解析层的设计。

(1) BSP 的移植

BSP 的移植包括内存映射、中断驱动、定时器驱动、串口驱动^[3]。通常的内存映射是把编译后的镜像烧录在非易失存储器, 如 flash 中, 启动后程序由 flash 复制到 RAM 中, 内存重映射后程序在 RAM 中运行。由于调试阶段烧录 flash 耗时且具有一定风险, 因此本文将镜像直接下载到 RAM 中运行, 修改了 VxWorks 常用的内存映射方式, 见图 4。将 flash 的部分地址空间与 RAM 叠在一起, 这样物理上的一段 RAM 对应了 VxWorks 中的 RAM 与 flash, 程序可以在 RAM 中直接运行。

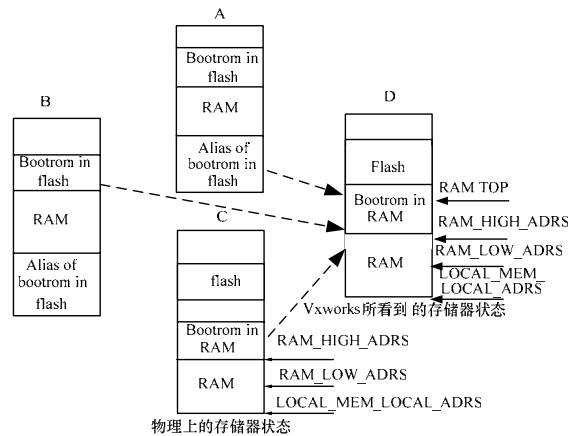


图 4 VxWorks 内存映射

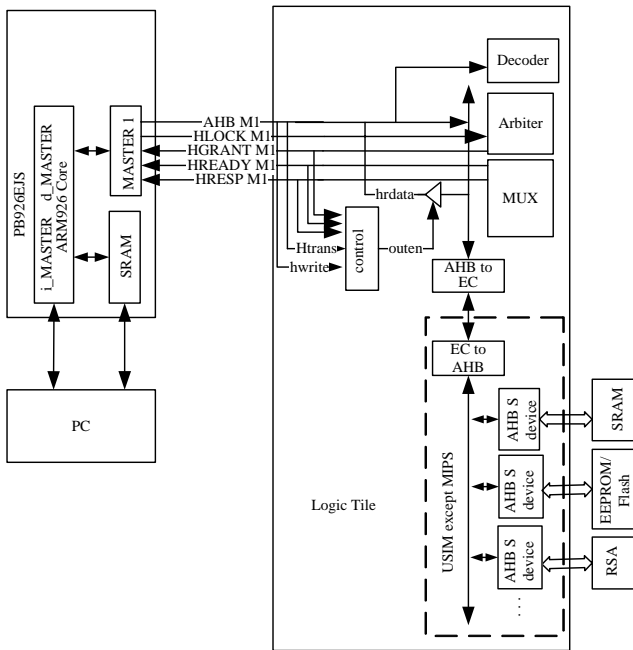
常规的程序启动由地址 0 进入, 跳转到 flash 中, 随后把 flash 中的程序复制到 RAM 中并再次跳转^[4]。本文的内存映射借助仿真器程序直接由 RAM 高位地址进入, 因为 flash 和 RAM 地址空间重叠, 都在物理 RAM 中, 所以程序一直在 RAM 中运行。

(2) 应用层的设计

基于 VxWorks 的应用层的设计目的是为了适应不同的用户需求, 测试阶段 VxWorks 的任务就是发出各种总线控制信号对寄存器进行读写来控制芯片。针对 AMBA 总线的控制信号有很多种, 如 single 读写或 burst 读写、burst 连续读写的个数。Synopsys 公司的 VIP 仿真软件有一系列描述 AMBA 总线控制信号的命令^[5]。这些命令是基于事务的, 比如发起一次 single 传输这样一个事务就对应一个命令。该 VIP 被应用于系统仿真阶段对芯片代码的仿真, 同样 VxWorks 的应用层也可以设计为对 VIP 命令的解析。VIP 命令解释层负责对终端命令和测试用例进行解释, 该层兼容 Synopsys 公司的 AMBA VIP, 可将其命令解释为具体的 AMBA 总线读写信号, 实现了测试用例的可重用, 即在不同平台之间的高效移植。一个是基于 VIP BFM 的 AMBA 总线系统仿真平台, 另一个是基于 ARM9 的硬件验证平台。

3.4 模块验证及软硬件协同验证

如图 5 所示, 由于 USIM 卡芯片使用 MIPS 的内核和 AHB 的片上总线, 因此 MIPS 通过 EC to AHB 桥控制片上总线。为了与之相适应, 平台通过 AHB to EC 桥与 FPGA 中烧录的 USIM 卡软核相联系。而在母板一侧, PC 下载程序至母板的



SRAM中,同时控制母板的ARM9硬核执行SRAM中的程序。

图5 USIM卡整体验证结构

在单模块验证时,SRAM中下载的是VxWorks内核,PC的终端命令经过VxWorks后解释为具体的总线信号对单模块进行测试。软硬件协同验证时SRAM中下载用户自定义程序,比如USIM所使用的COS操作系统、母板的ARM9硬核与扩展平台Logic Tile上的USIM硬核一起构成一个完整的SoC系统。虽然USIM的程序是基于MIPS指令集的,但是测试初期将程序编译为基于ARM指令集,借助AHB to EC桥,该平台在一定程度上可以模拟MIPS内核加EC片上总线系

(上接第248页)

由图6可以清楚地看到Batcher排序网络的7个入口收到一个连接请求,只有一个入口空闲,请求出口是随机无序的。Batcher排序网络实行3级规整,第1级进行初步排序,第2级进行4路规整,第3级进行8路规整。按照上述原则经过3级规整,Batcher排序网络对出口标号无序的7个请求进行了排序,以0~7的序列输出。此时,再与Banyan交换网络连接,按照Banyan的工作原理,恰好使每条入口号导至相应的出口号上。图6中Banyan交换网络接收到单调的入口请求后,进行交换时不会产生内部阻塞。

因为在本文的交换结构中,输入输出各有7个端口,所以采用 8×8 的Batcher-Banyan交换网络。为了适应这种交换网络,需要在原有LocalLink协议的基础上增加2个信号:路由标记信号TX_RX_ADDR,宽度为6 bit,由发送端点和接收端点号组成;交换准许信号GNT,由控制模块发送给LocalLink TX端口。如果端点没有传输请求,则路由标记信号被置为0,所以实际上它也是交换请求信号。交换控制模块监视7个端点的路由标记信号,如果有路由标记信号从0变为非0,那么在下一个重构间隙,控制模块开始重构交换网络。重构间隙的长度可以根据不同应用对实时性的不同要

求。这样就可以实现软硬件同步设计,避免了采用FPGA无法验证商用MIPS硬核带来的验证风险与软件设计滞后。因此,该平台可重用于ARM片上系统与MIPS片上系统。

4 结束语

本文介绍了基于ARM9硬核与VxWorks嵌入式操作系统搭建的高效、可重用的SoC验证平台。该平台具有快速、安全的内存映射方式,测试用例容易移植,兼容基于ARM或基于MIPS处理器的SoC系统等特点,已应用于USIM卡单模块验证与软硬件协同验证。通过在VxWorks系统下设计Synopsys公司AMBA VIP命令解释层,可以直接将工作站仿真的测试用例移植到该平台对USIM卡单模块进行FPGA验证。通过在母板上运行USIM卡COS系统和使用AHB to EC桥,实现软硬件早期协同设计与验证。

经过该平台的验证,基本排除USIM卡软硬件设计错误,USIM卡芯片得以按时顺利下线。芯片回片后也顺利通过回归测试,证明该平台已可以应用于实际项目。同时,本文对高效、可重用SoC验证平台的探讨也具有很大的发展空间。

参考文献

- [1] Bergeron J. Verification Methodology Manual for System Verilog[M]. [S. l.]: Springer, 2005.
- [2] Chanhan P. Verifying IP-Core Based System-on-Chip Designs[C]// Proc. of the 12th Annual IEEE International Conf.. [S. l.]: IEEE Press, 1999-09.
- [3] 陈智育. VxWorks 程序开发实践[M]. 北京: 人民邮电出版社, 2004.
- [4] 李忠民. ARM 嵌入式 VxWorks 实践教程[M]. 北京: 北京航空航天大学出版社, 2006.
- [5] Synopsys Inc.. DesignWare AHB Verification IP Databook[Z]. 2002.

求在线修改。

3 结束语

目前多处理器系统呈现出通信带宽要求高、通信接口多样化的特点,本文结合该应用趋势,介绍了一个利用FPGA实现动态互连交换网络的设计方案及详细设计步骤。与传统的总线互连方式相比,该系统在通信带宽上有本质的提高;与以往的网格全互连方式相比,在牺牲少量通信性能的代价下能够节省巨大的硬件资源。同时因为在内部采用了简单高效的LocalLink传输协议,所以很容易将其他通信接口集成到系统中。

参考文献

- [1] Xilinx. LocalLink Interface Specification[Z]. 2005-07-25.
- [2] DeGroot D. Expanding and Contracting SW-Banyan Networks[C]// Proc. of the 1983 International Conf. on Parallel Processing. Bellaire, Michigan, USA: IEEE Press, 1983: 19-24.
- [3] Karim M R. ATM 技术实用教程[M]. 韩毅刚,译. 北京: 电子工业出版社, 2000-08.
- [4] Batcher K E. On Bitonic Sorting Networks[C]//Proc. of 1990 Int'l Conf. on Parallel Processing. [S. l.]: ACM Press, 1990: 376-379.