超高阶的 RLGC 互连线时域状态空间模型及其研究

胡志华^{①②} 徐 洁^② ^①(上海同济大学铁道与城市轨道交通研究院 上海 201804) ^②(上海第二工业大学电子电气工程学院 上海 201209)

摘要:在互连线的建模方面,无论是考虑频变或工艺参数变化还是考虑降解,都需要一个精确的原始模型。它不仅使各种模型简化方法有个精确的起点,而且也是评估各种模型简化方法近似性能的基础。该文用直接闭合式的方法给出了一个计算复杂度为O(N)的精确的超高阶互连线RLGC时域状态空间模型,有3种形式,它是一般互连线树的基本构造元素,也是一种特殊的互连线树。该模型在形式上比文献中给出的更简洁。低阶模型与2000阶模型进行了比较,结果表明阶数较低的RLGC/RLC电路模型与分布参数电路模型相比在电路的振荡特性以及上升时间的描述上存在相当大的误差,因此在互连线树的建模中支路(包括根和叶的互连线)采用低阶原始模型值得商榷。
 关键词:大规模集成电路;建模;互连线;RLGC分布电路
 中图分类号:TN 47
 文献标识码:A
 文章编号:1009-5896(2009)08-1980-05

State Space Models of RLGC Interconnect with Super High Order in Time Domain and Its Research

Hu Zhi-hua $^{\odot @}$ Xu Jie $^{\circledast}$

⁽¹⁾(Institute of Railway & Urban Rail Transit, Tongji University, Shanghai 201804, China) ⁽²⁾(Shanghai Second Polytechnic University, Shanghai 201209, China)

Abstract: In interconnect modeling, an exact original model is needed, whether in considering frequency-dependent or process variation or in model reducing. An exact original model is not only a precise start-point in model reducing, but also is the basis of evaluating the performance of the reduction models. This paper presents three types of exact interconnect RLGC state space models in time domain with super high order and computation complexity of O(N) by closed forms, where N is the total system order. They are the fundamental elements to construct interconnect trees or a special interconnect tree. The forms of these models are simpler than which in literature. Low order models are compared with 2000- order model. Low order models cause quite big errors in respect of the descriptions of oscillation characteristic and rise time. It has a risk when modeling branches in interconnect trees using lower order original interconnect models.

Key words: VLSI; Modeling; Interconnect; Distributed RLGC circuit

1 引言

随着 0.18 微米集成电路工艺技术的出现,来自 互连负载的延时明显增加。对于采用 90 纳米技术实 现的标准单元 ASIC(专用集成电路)来说,电路单元 与互连的延时比例已经接近 2:8。也就是说,随着超 大规模集成电路技术的发展,互连线(interconnect) 的时延已经成为决定电路速度的重要因素。传统的 以器件为核心的设计方法已向以互连线为核心的时 序驱动(timing driven)的设计方法转变。

高速集成电路设计要求前端综合与下游的布局 布线工具之间进行多次设计反复,以获得时序收敛。 布局中间结果的质量评价以及布局结果的调整都要 求在布局阶段及时地对时延做出评估。如果时序估 计与实际的布局布线后延迟情况出入比较大而存在 时序冲突的话,从前端到后端的设计反复次数将大 大增加,使获得时序收敛所需的工作量将大大地增加。

随着芯片工作频率的提高和集成规模的增大, 对时延估算的精度及速度不断提出新的要求。片上 系统(SoC)的出现对模型的延时估算精度和速度提 出了更高的要求。因此,建立能满足高速电路设计 需要的快速而又精确的互连线时延方法仍是目前超 大规模的高速集成电路设计中亟待解决的一个问 题。对于时延验证、门级模拟以及性能驱动的版图 设计具有重要的理论意义和实践意义。

²⁰⁰⁸⁻⁰⁹⁻⁰⁹收到,2009-03-02改回

上海市教委基金(DDZ106002)资助课题

超大规模的高速集成电路的时延主要来自两部 分,一是信号传输的时延,二是上升时间的时延^[1]。 信号传输的时延比较容易处理,时延研究的关键还 是在于上升时间的时延部分。本文主要还是焦点于 上升时间的时延部分的建模。时延评估方法的关键 是设法建立互连线的各种时延模型。从电路的角度 看,对于上升时间的时延有考虑互连线本身的电阻 *R*和对地的电容 *C* 的 RC 模型;但是与实际的高速 电路最接近的应该是考虑互连线电感 *L* 的 RLC 模 型和再考虑对地电导 *G* 的 RLGC 模型。对于建立一 个考虑无论是频变(frequency-dependent)参数的^[23] 还是工艺参数变化(process variation)^[4-6]的模型,精 确的原始模型是重要的。这不仅使各种模型简化方 法有个精确的起点,而且也是评估各种模型简化方 法近似性能的基础。

当电路频率在1 GH 以上时精确的互连线模型 还必须用分布参数来建模。一般可以采用集总参数 的 RLC 或 RLGC 梯型模型,当电路级数 *n* 趋于无 穷时可以逼近分布参数模型,但此时模型的规模必 定十分庞大。

得到一个状态空间的线性模型,通常采用从 S-域运用克希霍夫定律和代数方程或从 t-域运用克希 霍夫定律和微分方程的方法,但是在传统的方法中 往往需要矩阵求逆或矩阵分解和乘法,其计算的复 杂度将是 O(N²),甚至 O(N³)。这对于超高阶的模型 来说是无法忍受的,此外,由于矩阵的坏条件数导 致超高阶矩阵求逆运算奇异性问题,会给计算带来 一定的困难。

本文摒弃传统的思路,通过直接给出闭合式 (closed form)来建立互连线的时域状态空间的超高 阶模型。运算只涉及标量乘法,计算复杂度为 O(N), 大大减少了建模和仿真上的时间开销。

2 互连线的 RLGC 电路模型

根据不同用途本文给出 3 个互连线的 RLGC 电路模型,当 G 取 0 值时,模型就衰变为 RLC 电路模型。

模型1 电路模型如图1。模型由 n 级梯形电路 组成,各级编号自左至右分别为1,2,…,n-1,n。 各级电路的电阻为 R_i ,电感为 L_i ,对地电容为 C_i 以及对地电导为 G_i , i 为各级编号。输入端电压 $V_{in}(t)$,输出端电压 $V_{out}(t)$ 。自输入端至输出端有 n个电路节点,分别为节点1,节点2,…节点n-1, 节点n。各节点上的电压为 V_i ,i为节点编号。流过 每级电路的电阻和电感的电流为 I_i ,i为各级编号。 模型1是一个不考虑信号源和负载的 RLGC 互连线



图 1 不带信号源和负载的单根 RLCG 互连线电路模型

模型,这种模型一般用于互连线树的中间树叉。

模型 2 电路模型如图 2。输入端接有信号源, 信号源电压 V_s(t),信号源内阻 R_s。输出端电压 V_{out}(t)。电路节点、各节点上的电压和流过每级电 路的电阻和电感的电流同模型 1。模型 2 是一个带 信号源的 RLGC 互连线模型,这种模型一般用于互 连线树的根。



图 2 带信号源的单根 RLCG 互连线电路模型

模型 3 电路模型如图 3。输入端电压 V_{in}(t), 输出端电压 V_{out}(t)。电路末端带有负载,负载由 R_L 和 C_L并联组成。电路节点、各节点上的电压及流过 每级电路的电阻和电感的电流同模型 1。模型 3 是 一个带负载的 RLGC 互连线模型,这种模型一般用 于互连线树的叶。

上述 3 个模型可用于电路参数不均匀的互连 线。当各级参数相同时就是电路参数均匀分布的互 连线。当电路级数 *n* 趋于无穷时,就可看作分布参 数电路。

3 互连线的 RLGC 状态空间模型

状态空间模型有如下形式:

$$\dot{\boldsymbol{x}}(t) = \boldsymbol{A}\boldsymbol{x}(t) + \boldsymbol{B}\boldsymbol{u}(t)$$

 $y(t) = \boldsymbol{C}\boldsymbol{x}(t) + \boldsymbol{D}\boldsymbol{u}(t)$

$$(1)$$

式中 x(t)为 2n 维的状态向量, u(t)为 1 维的输入变



图 3 带负载的单根 RLCG 互连线电路模型

量, y(t)为1维的输出变量。

首先考虑如图 1 的不带信号源和负载的互连线 电路模型 1, 令状态向量

 $\boldsymbol{x}(t) = [x_1(t), x_2(t), \dots, x_{2n-1}(t), x_{2n}(t)]^{\mathrm{T}}$ (2) 式中奇数项 $x_1, x_3, x_5, \dots, x_{2n-3}, x_{2n-1}$ 分别为电路 中的电流 $I_1, I_2, I_3, \dots, I_{n-1}, I_n$; 偶数项 x_2, x_4, x_6, \dots ,

$$x_{2n-2}, x_{2n}$$
分别为电路中的电压 $V_1, V_2, V_3, \dots, V_{n-1}, V_n$ 。输入变量 $u(t)$ 和输出变量 $y(t)$ 分别为

$$u(t) = V_{in}(t), \ y(t) = V_o(t) = V_n(t)$$
 (3)

根据克希霍夫电流和电压定律,可得 RLGC 电路的 状态空间模型{**A**,**B**,**C**,**D**}分别为

$$\boldsymbol{B}_{(2n\times1)} = \begin{bmatrix} 1/L_1 & 0 & 0 & 0 & \cdots & 0 & 0 & 0 \end{bmatrix}^{\mathrm{T}}$$
(4b)
$$\boldsymbol{C}_{(1,2n)} = \begin{bmatrix} 0 & 0 & 0 & 0 & \cdots & 0 & 0 & 0 & 1 \end{bmatrix}$$
(4c)

A矩阵为 2*n*×2*n*的方阵,形式非常简单,其非 零元素仅位于三条对角线。**B**矩阵为 2*n*×1 的向量, 仅 *B*(1,1)为非零元素。*C*矩阵为 1×2*n* 的向量,仅 *C*(*n*, *n*)为非零元素。**D**矩阵为 0。状态空间模型 {**A**,**B**,**C**,**D**{也可写成{**A**,**B**,**C**}。

对于如图 2 的带信号源的互连线电路模型 2, 它的 **ABCD**矩阵除了 $A(1, 1) = -(R_s+R_1)/L_1$ 外, 其余的与模型 1 的相同。对于如图 3 的带负载的互 连线电路模型 3,它的 **ABCD**矩阵除了 A(2n, 2n-1)= $1/(C_n+C_L)$ 和 $A(2n, 2n) = -(G_n+1/R_L)/(C_n+C_L)$ 外,其余的与模型 1 的相同。

4 模型的阶跃响应仿真

实例互连线参数为均匀分布,参数分别为 $R = 550 \Omega/\text{mm}, C=9.42 \times 10^{-14} \text{ F}/\text{mm}, L = 2.83$ ×10⁻¹⁰ H/mm, $G = 1.00 \times 10^{-7} \text{ S}/\text{mm}$ 。线长 l=1 mm。采用模型 1,级数 n 取 1000。这是一个 2000 阶的模型。用 Matbab,在酷睿 2 GHz,1 GB 内存 的微机进行仿真,瞬间就可求得模型,10 分钟完成 阶跃响应仿真,结果见图 4。

图 4 显示的是一个过阻尼的响应,该响应从 0.1 上升到 0.9 所需的时间为 4.52×10⁻¹⁰ s,从图中也可 读得响应从 0 上升到 0.9 所需的时间为 4.52×10⁻¹⁰ s。

理论指出^[7]对于 2 阶 RLC 电路,当电路参数 $L>0.25R^2C$ (即 $\Delta>0$)时阶跃响应会产生振荡,也称 之为电路处于欠阻尼状态。我们将参数 R 改成 20 Ω/mm ,其它不变,以满足振荡条件。得阶跃响 应如图 5。

可以从图 5 中读得,响应从 0 上升到 0.9 所需 的时间为 5.20×10⁻¹² s,上升时间比图 4 略缩短了 2 个数量级。但是这个上升时间是不可靠的。因为电 路处于振荡状态,在以后的时间里,响应值还会回 到 0.9 下面。从图中我们看到在振荡的下一个周期, 它甚至小于 0,变成负值。因此用于判断开关状态 还是要看包络线。从图中读得,振荡的包络线上升 到 0.9 的时间为 3×10⁻¹⁰ s,与过阻尼状态的图 4 相 当。由于参数 *R* 的减小,使上升时间要少于图 4。



图 4 过阻尼的 2000 阶状态空间模型阶跃响应 图 5 欠阻尼的 2000 阶状态响应模型的阶跃响应 图 6 欠阻尼的 2 阶状态空间模型的阶跃响应

图 5 还显示振荡并非如一般 2 阶 RLC 系统描述 的 $e^{-\alpha t} \sin(\omega_d t)$ 形式,在正弦波的峰峰值处由出现小 一个级别的 $e^{-\alpha t} \sin(\omega_d t)$ 形式的衰减振荡波。因此低 阶模型描述欠阻尼的状态将丢掉一些振荡的细节。

做了一个2阶模型的仿真,其阶跃响应见图 6。 比较图 5 和图 6,振荡的包络线上升到 0.9 的时间 2000 阶为 0.3 ns,而2 阶为 0.06 ns,差异大至 5 倍。因此在欠阻尼的情况下用低阶模型来描述系统 的阶跃响应是严重失真的,以此判断电路的开关状 态将是危险的。

本文还对不同级联数的模型进行阶跃响应仿真 比较,模型的级联数 *n* 分别取 1、2、3、5、10、100、 500 和 1000。模型的阶数分别为 2、4、6、10、20、 200、1000 和 2000。仿真结果见图 7。



图 7 2 阶-2000 阶状态空间模型的阶跃响应比较

从图中读得 0.9 的上升时间见表 1。

从表 1 看到, 2 阶系统 0.9 的上升时间 $t_{0.9}$ 为 11.87×10⁻¹¹s, 与理论计算完全一致。说明模型是 可靠的。

随着阶数的增高, t_{0.9} 逐渐减小, 2 阶与 20 阶 t_{0.9} 相差 104%, 20 阶与 200 阶的 t_{0.9} 相差 9.2%, 200 阶 与 2000 阶的 t_{0.9} 相差 0.95%。阶数增加 10 倍, t_{0.9} 减 少近 10 倍, t_{0.9} 趋于收敛。从图 7 可以看到 1000 阶 与 2000 阶的 t_{0.9} 已十分接近,从表 1 看到,在 3 位 有效数内两者已区分不出大小。因此将 2000 阶集总 参数模型视作分布参数模型应无大碍。

以 2000 阶为基准,理论上比较容易求得的 2 阶 系统, t_{0.9} 误差高达 130%,而一般仿真的 4 阶系统 误差也高达 57%。表 1 显示,20 阶误差为 10%,也 就是说,倘若使用级联数 10 以下的 RLC 互连线电 路模型,求得的阶跃响应上升时间的误差是必须认 真考虑的。这与我们在 RC 模型中得到的结果相 似^[8,9]。

文献[10]也给出了一个 RLC 的闭合式模型,但 是它的 **A** 矩阵较为复杂,由4个 n×n 的子块矩阵 组成。本文的模型在形式上比文献[10]要简单得多。 将本文的模型与文献[10]的模型做了 2000 阶的仿真 比较,参数分别为 R = 10 Ω, C=10 F, L=10 H, 为了与文献[10]模型一致,G=0,无源、无负载。不 采用前面仿真的参数,原因是数值太小,文献[10] 仿真时软件提示矩阵出现奇异,影响结果的精确性。

新参数仿真结果见图 8。

图中实线是本文的模型,虚线是文献[10]的模型,可以看到两根曲线完全吻合。放大后查看,10 位有效数字内未见差异。由于两者都是理论未经近 似的精确的推导结果,只要推导无误,结果肯定是 精确的。这在上面2阶系统也得到理论结果的验证。

高阶模型的仿真实验显示了我们的模型仿真时 间比文献[10]缩短 7%~10%,不同阶模型稍有差异, 详见表 2。低阶模型仿真由于瞬时完成,无法检验 差异。



图 8 本文模型与文献[10]模型的阶跃响应比较

表12阶-2000阶状态空间模型阶跃响应上升时间比较

$2 \times n$	2000	1000	200	20	10	6	4	2
$t_{_{0.9}}~(10^{^{-11}}{ m s})$	5.27	5.27	5.32	5.81	6.39	7.19	8.27	11.87
误差(%)	-	0	0.95	10	21	36	57	130

表 2 本文模型与文献[10]模型仿真时间的比较

阶数	800	1000	1200	1400	1600	1800	2000
本文模型(s)	65	103	160	234	401	460	638
文献[10]模型(s)	68	114	179	257	434	501	689
相差(%)	7.3	9.6	10.6	8.9	7.6	8.2	7.4

5 结论

在互连线的建模方面,无论是考虑频变或工艺参数变化还是考虑降解,都需要一个精确的原始模型。本文用直接闭合式的方法给出了一个计算复杂度为 *O*(*N*)的精确的超高阶互连线 RLGC 时域状态空间模型,有3种形式,它是一般互连线树的基本构造元素,也是一种特殊的互连线树。

本文的模型与文献[10]的模型相比,精度相同, 但是仿真时间缩短 7%~10%。

研究指出阶数较低的 RLGC/RLC 电路模型与 分布参数电路模型相比在电路的振荡特性以及上升 时间的描述上存在相当大的误差,因此在互连线树 的建模中支路(包括根和叶)采用 10 级(10 lump)以 下的原始模型值得商榷。

参考文献

- 周郭飞,金德鹏,曾烈光.改进的 RLC 互连线延时估算方法
 [J].清华大学学报(自然科学版),2008,48(1):46-50.
 Zhou Guo-fei, Jin De-peng, and Zeng Lie-guang. Improved delay estimation method for RLC interconnects[J]. Journal of Tsinghua University (Science and Technology), 2008, 48(1):46-50.
- [2] Xu M and He L. An efficient model for frequency-dependent on-chip inductance[C]. Proceedings of the IEEE Great Lakes Symposium on VLSI, West Lafayette, Indiana, United States, 2001: 115–120.
- [3] 罗刚. CMOS 射频集成电路中无源器件频变参数提取的研究
 [D]. [硕士论文],上海交通大学,2008.
 Luo Gang. Modeling and characterization of frequencydependent parameters on passive devices in CMOS RFICs[D].
 [Master's dissertation], Shanghai Jiao Tong University, 2008.
- [4] Li Xin, Janet M Wang, and Tang Weiqing, et al.. Stochastic

analysis of interconnect delay in the presence of process variations[J]. *Journal of Semiconductors*, 2008, 29(2): 304-309.

- [5] Jung Won-Young and Wee Jae-Kyung. Statistical worstcase interconnect modeling based on non-normal distributed process variations for nanometer era[C]. 7th International Conference on ASIC Proceeding, Guilin, China, 2007: 1340–1345.
- [6] Demircan E. Effects of interconnect process variations on signal integrity[C]. 2006 IEEE International Systems-on-Chip Conference, Austin, Texas, United States, 2007: 281–284.
- [7] Reed M and Rohrer R. Applied Introductory Circuit Analysis For Electrical And Computer Engineers[M]. Upper Saddle River, New Jersey, United States: Prentice–Hall, Inc., 1999: 226.

[8] 袁宝国,王胜国.互连线均匀长度分阶模型的简化与优化[J]. 系统仿真学报,2006,18(7):1773-1776,1839.
Yuan Bao-guo and Wang Sheng-guo. Even length order RC intercnnect model reduction optimization and its simmulation[J]. Jounal of System Simulation, 2006, 18(7): 1773-1776.

- Yuan Bao-Guo, Wang Ben, and Wang Sheng-Guo. Balanced truncated models of RC interconnect circuits and their simulation[J]. Journal of Chinese Electronics, 2005, 22(4): 403.
- [10] Wang Sheng-Guo. Methods to generate state space models by closed forms and transfer functions by recursive algorithms for RLC interconnect and transmission line and their model reduction and simulations[P]. USA, US Patent 7251791, 2007.
- 胡志华: 女,1972年生,副教授,研究方向为超大规模高速集成 电路互连线建模.
- 徐 洁: 女,1979年生,讲师,研究方向为超大规模高速集成电 路互连线建模.