

一种具有新型增益控制技术的 CMOS 宽带可变增益 LNA

湛斐华^{①②} 多新中^③ 孙晓玮^①

^①(中国科学院上海微系统与信息技术研究所 上海 200050)

^②(中国科学院研究生院 北京 100039)

^③(中芯国际集成电路制造(上海)有限公司 上海 201203)

摘要: 高速超宽带无线通信的多标准融合是未来射频器件的发展趋势, 该文提出一种基于 CMOS 工艺、具有新型增益控制技术的宽带低噪声放大器(LNA), 采用并联电阻反馈实现宽带输入匹配, 并引入噪声消除技术来减小噪声以提高低噪声性能; 输出带有新型 6 位数字可编程增益控制电路以实现可变增益。采用中芯国际 0.13 μm RF CMOS 工艺流片, 芯片面积为 0.76 mm^2 。测试结果表明 LNA 工作频段为 1.1–1.8 GHz, 最大增益为 21.8 dB、最小增益 8.2 dB, 共 7 种增益模式。最小噪声系数为 2.7 dB, 典型的 IIP3 为 -7 dBm。

关键词: RF CMOS; 低噪声放大器(LNA); 噪声消除; 宽带; 可变增益

中图分类号: TN402

文献标识码: A

文章编号: 1009-5896(2010)11-2772-04

DOI: 10.3724/SP.J.1146.2009.01418

A CMOS Wideband Variable Gain LNA with Novel Gain Control Method

Chen Fei-hua^{①②} Duo Xin-zhong^③ Sun Xiao-wei^①

^①(Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)

^②(Graduate University of Chinese Academy of Sciences, Beijing 100039, China)

^③(Semiconductor Manufacturing International Corporation (SMIC), Shanghai 201203, China)

Abstract: Multi-standard convergence for high speed ultra-wideband wireless communication leads the evolution for future RF devices. In this paper a CMOS wideband low noise amplifier (LNA) with novel gain control method is presented. In the first stage shunt-resistor feedback is used for wideband input matching, while for low noise performance noise cancelling circuit is adopted. A novel 6-bit digital programmable gain control circuit is exploited and adopted in the second stage for variable gain. Fabricated with SMIC 0.13 μm RF CMOS process, die area is 0.76 mm^2 . Measured results show that the LNA operates in 1.1–1.8 GHz frequency band, and the maximum and minimum gain are 21.8 dB and 8.2 dB, 7 gain modes in all. Minimum noise figure is 2.7 dB. Typical IIP3 is -7 dBm.

Key words: RF CMOS; Low Noise Amplifier (LNA); Noise cancelling; Wideband; Variable gain

1 引言

目前, 我国大力推进新一代宽带无线移动通信技术的研究, 并紧密结合中国国情积极自主创新。其中, 超宽带技术是正被国内大学和科研机构广泛研究的一种新兴无线技术。无线通信标准的演进以及 3G 的成功商用, 将无线通信技术的研究与推广应用推向一个新台阶, 也使得对射频收发模块的需求大增。另一方面, 满足多标准的射频收发器是未来射频器件的发展趋势, 为多标准融合提供诸多好处。作为射频前端的一种关键器件, LNA 无疑成为研究的热点^[1–3]。为了满足多种标准, LNA 必须工

作在较宽的频带上, 并具有可控的增益^[4–7]。因此, 可变增益的宽带 LNA 需要在其工作频带内实现宽带匹配、高增益以及低噪声性能。此外, 从商用成本和单芯片集成角度考虑, CMOS 技术是实现这种宽带可变增益 LNA 的最佳技术。

本文将重点阐述一种具有新型增益控制技术的宽带 LNA。该 LNA 工作于 1.1–1.8 GHz 频段, 通过数字可编程增益控制技术能实现多级可变增益; 同时在输入级引入并联反馈电阻和噪声消除技术^[8], 实现工作频带内的宽带输入匹配和低噪声性能。第 2 节将介绍 LNA 的输入级电路设计, 重点说明宽带匹配和噪声消除技术; 第 3 节主要阐述新型增益控制电路并分析其工作原理; LNA 的测试结果将在第 4 节中介绍, 第 5 节为全文总结。

2009-11-02 收到, 2010-02-15 改回

国家 863 计划项目(2007AA01Z2B1)资助课题

通信作者: 孙晓玮 xwsun@mail.sim.ac.cn

2 LNA 宽带输入匹配和噪声消除技术

本文提出的宽带 LNA 的核心电路结构如图 1 所示，偏置电路已省略，其输入级为共源级晶体管 $M1$ ，并联反馈电阻 $R1$ 跨接在晶体管 $M1$ 的栅极和漏极之间调，整器件参数使得其输入阻抗在工作频段内为 50Ω 。

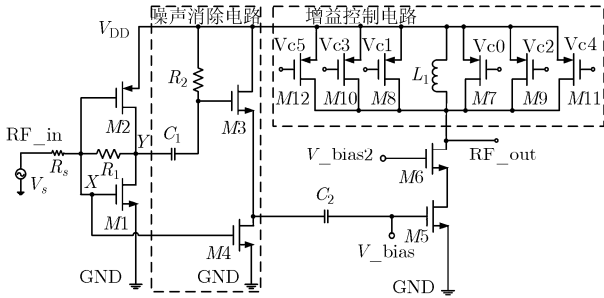


图 1 具有新型增益控制技术的宽带 LNA 电路结构图

众所周知，MOSFET 器件的主要噪声源有两种^[9]，一种是漏端沟道电流热噪声，另外一种噪声是因晶体管非准静态效应引入的栅噪声。这两种噪声都源于器件沟道电阻的热效应。对于输入晶体管 $M1$ ，存在输入匹配与噪声性能的折衷。从输入匹配考虑，要求有

$$g_{m1} = 1 / Z_{IN} \quad (1)$$

与此同时，晶体管 $M1$ 提供的电压增益为

$$A_v = V_Y / V_X = 1 - g_{m1} R_1 \quad (2)$$

为了得到宽带匹配下的低噪声性能，在输入晶体管 $M1$ 之后引入噪声消除电路^[8]，见图 1 所标注。需要指出的是，晶体管 $M1$ 的沟道热噪声可以被近似等效为从源极流向漏极的噪声电流(I_n)，其噪声谱密度为

$$I_n^2 = 4kT \cdot \gamma \cdot g_{d0} \quad (3)$$

噪声电流在 $M1$ 的栅极和漏极(X 和 Y 端)所产生的噪声电压(V_{nX} 和 V_{nY})有相等的相位。

图 2 (a)所示是噪声消除电路的小信号等效模型，其中 C_{gs} 是晶体管栅源寄生电容，忽略其他的寄生电容，小信号等效电路整合后如图 2 (b)所示。从图中可以看出，具有相同相位的输入噪声电压在输出端相位相反，反相的输出噪声电压可以相加互相抵消。要将噪声电压消除，需要有

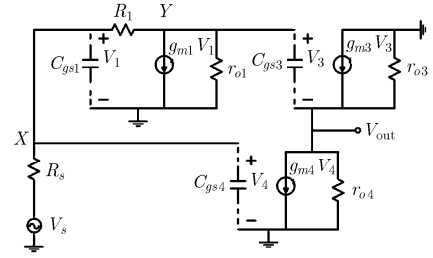
$$-g_{m4} \cdot V_{nX} + g_{m3} \cdot V_{nY} = 0 \quad (4)$$

其中 X 和 Y 端的噪声电压分别为

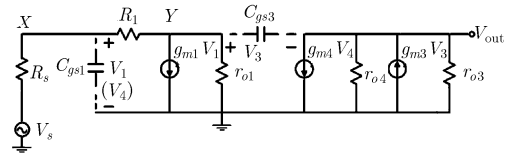
$$V_{nX} = I_n \cdot R_s \quad (5)$$

$$V_{nY} = I_n \cdot (R_1 + R_s) \quad (6)$$

由式(4)-式(6)可得



(a) 输入级噪声消除电路小信号等效模型



(b) 噪声消除小信号等效模型整合图

图 2 噪声消除电路小信号等效模型及其整合图

$$A_{v,c} = \frac{g_{m4}}{g_{m3}} = \frac{R_s + R_1}{R_s} \quad (7)$$

因此，当 $R1$ 的取值合理时， $M1$ 管的沟道热噪声可以被消除，而信号可以得到放大。

3 新型数字可编程增益控制技术

使用数字可编程增益控制技术，可以灵活实现对 LNA 增益的控制。目前已有多种电路增益控制技术见诸报道，比较常见的有增益控制级技术^[1,4]、负载切换技术^[5]和偏置电压控制技术^[6]等。本文基于负载切换技术，提出将增益控制电路作为第 2 级放大器的负载，使用数字编程信号控制增益控制管的开关，从而实现对增益的调控。电路具有结构简单，对噪声性能影响小的优点。

由图 1 可见，第 2 级放大电路采用 cascode 结构， $M6$ 是 cascode 结构的共栅级，可消除米勒效应的影响，同时降低输出回波损耗。增益控制电路由电感 L_1 与 6 个并联的 P 型增益控制晶体管($M12-M17$)组成，6 位数字可编程控制信号 $Vc[5-0]$ 作为增益控制管的栅电压，分别控制晶体管 $M12-M17$ 。数字控制信号在编程时， Vc 从低位到高位逐位变化，每位控制信号“1”为高电平，表示其对应控制的 P 型晶体管关闭，“0”为低电平，相应所控制的晶体管导通。

当控制信号 Vc 为(111111)时，增益控制晶体管 $M12-M17$ 全部关闭，LNA 工作在最大增益模式，称为增益模式 $Vc(111111)$ 。此时，处于关闭状态的晶体管源端到漏端有寄生电容 C_{ds} ，6 个源漏寄生电容可以等效为一个电容 C_s ，与电感 L_1 并联构成 LC 谐振网络。当 $Vc[0]$ 变为“0”，即控制信号 Vc 被编程为(111110)时，晶体管 $M7$ 导通， $M7$ 的源漏寄生电

容值与关闭状态时相比可忽略,此外 $M7$ 从电感 L_1 处分流一部分电流。这将导致寄生电容 C_s 减小,且 LC 并联谐振网络 Q 值减小,从而使 LNA 的增益降低。图 3 为上述两种增益模式下,增益控制电路的等效控制原理图。

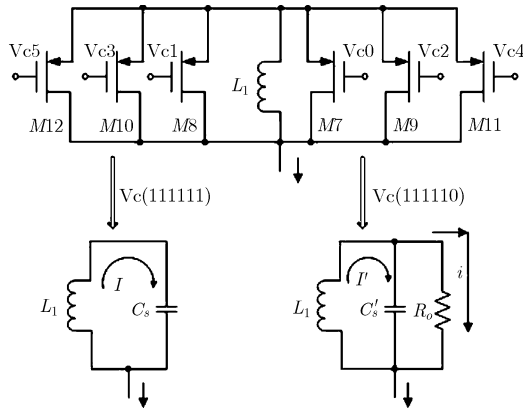


图 3 两种增益模式 $V_c(111111)$ 和 $V_c(111110)$ 下增益控制电路原理等效图

以此类推,当 $V_c[1]$ 变为“0”,即 LNA 工作在增益模式 $V_c(111100)$ 时,LNA 的增益进一步下降。LNA 的最低增益模式为 $V_c(000000)$ 。6 个增益控制晶体管的尺寸按一定比例设计,以使 LNA 每次增益变化的幅度相等。因此,6 位数字控制信号使 LNA 共有 7 种增益模式。

4 芯片设计与测试

采用中芯国际 $0.13 \mu\text{m}$ RF CMOS 工艺进行电路设计和流片,芯片总面积为 $0.76 \text{ mm}^2(0.95 \text{ mm} \times 0.8 \text{ mm})$ 。将芯片封装在 PCB 板上进行测试,分别测试 S 参数、噪声系数(Noise Figure, NF)和输入三阶交调点(IIP3)。采用 1.2 V 直流电源供电,芯片消耗 13 mA 电流,功耗为 15.6 mW。

图 4 为 $S(2,1)$ 的测试结果。由 $S(2,1)$ 的测试数据可见,LNA 具有 7 种增益模式,各种模式下最大

增益分别为 8.2 dB, 10.8 dB, 13.4 dB, 15.5 dB, 17.6dB, 19.7 dB 和 21.8 dB,控制步长约 2.3 dB/档,共 13.6 dB 的调控范围。

图 5 是 NF 测试结果。由图可见, NF 最低为 2.7 dB,而各种增益模式下,噪声都低于 3.7 dB。典型的输入、输出回波损耗测试结果也在图 5 中给出,7 种增益模式下 $S(1,1)$ 低于 -8.6 dB, $S(2,2)$ 低于 -10 dB。LNA 的非线性特性可以用 IIP3 表征,采用 1.2 GHz 中心频率、2 MHz 频差的双音测试,典型的 IIP3 为 -7 dBm。

测试结果表明,本文提出的宽带 LNA 在 1.1-1.8 GHz 频段内工作,新型数字可编程增益控制技术成功实现对 LNA 增益的控制,电路噪声性能优异。与最近发表的 LNA 设计结果对比如表 1 所示。

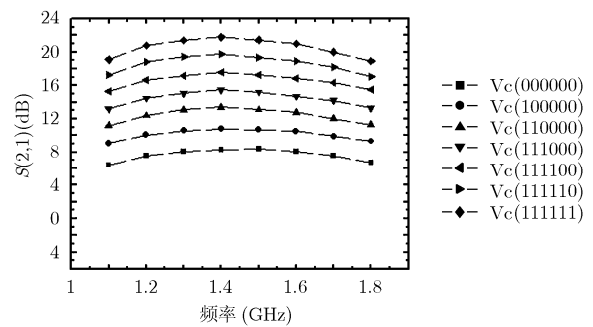


图 4 7 种增益模式下 $S(2,1)$ 的测试结果

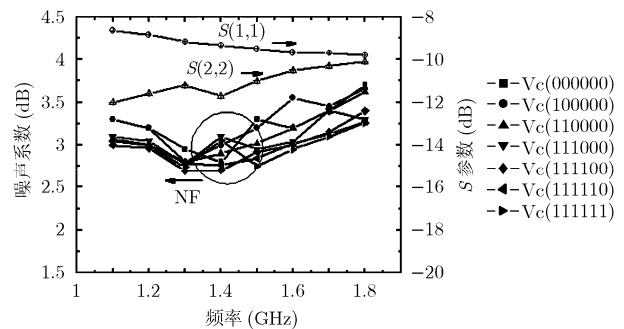


图 5 7 种增益模式下噪声系数测试结果及典型的输入输出回波损耗

表1 LNA性能总结以及与最近发表的LNA结果对比

	本文	文献[1]	文献[3]	文献[4]	文献[5]#	文献[7]
工艺 (μm)	0.13	0.18	0.18	0.18	0.18	0.18
增益 (dB)	8.2-21.8	13.9	12.6-15.3	19(max)	10.5-18.8	18.5
$S(1,1)$ (dB)	< -8.6	< -10	< -10	-	< -4.15	< -10.3
NF (dB)	2.7-3.7	4.68-4.97	4.8-5.1	2.1(min)#	1.5-4.45	4.6
频率 (GHz)	1.1-1.8	3.1-4.8	3.1-4.8	2.1-2.4	2.4	2.4
功耗 (mW)	15.6	14.6	19.1	13.5	4.65	10.8

注: # 仿真结果

5 结束语

本文提出了一种具有新型数字可编程增益控制电路的宽带 LNA，并采用中芯国际 0.13 μm RF CMOS 工艺流片。LNA 具有两级放大电路，输出级具有新型 6 位数字可编程增益控制电路技术，使得 LNA 有 7 种增益模式。输入级采用并联电阻反馈实现宽带输入匹配，同时为减小电路噪声引入了噪声消除电路。LNA 工作于 1.1–1.8 GHz 频段，测试结果表明，LNA 最大增益为 21.8 dB，最小增益 8.2 dB，共 13.6 dB 可变范围分 7 档可控，约 2.3 dB/档。电路最小噪声为 2.7 dB。

参考文献

- [1] Jeong M I, Lee J N, and Lee C S. Design of UWB switched gain controlled LNA using 0.18 μm CMOS[J]. *IEE Electronic Letters*, 2008, 47(7): 477–478.
- [2] Bevilacqua Andrea, Sandner Christoph, Gerosa Andrea, and Neviani Andrea. A fully integrated differential CMOS LNA for 3-5-GHz Ultrawideband wireless receivers[J]. *IEEE Microwave Wireless Component Letters*, 2006, 16(3): 134–136.
- [3] Jeong Moo I, Lee Jung S, Myung No C, Kim Jong M, and Lee Chang S. A 0.18 μm 3.1–4.8 GHz CMOS wideband single to differential LNA for UWB system[J]. *Microwave and Optical Technology Letters*, 2009, 5(7): 1778–1781.
- [4] Hwang Yong-seok, Kim Chang-jae, Kim Ji-hoon, and Yoo Hyung-joun. A controllable variable gain LNA for 2 GHz band[C]. *IEEE Asia-Pacific Microwave Conference Proceedings*, Suzhou, China, 2005, 5: 4–7.
- [5] Cheng Kuo-hua and Jou Christina F. A novel gain control LNA for 2.4GHz application using 0.18 μm CMOS[C]. *IEEE Midwest Symposium on Circuits and Systems*, Cincinnati, Ohio, 2005, 2: 1330–1333.
- [6] Wang Y S and Lu L-H. 5.7 GHz low-power variable-gain LNA in 0.18 μm CMOS[J]. *IEE Electronic Letters*, 2005, 47(2): 66–68.
- [7] Yang Jin-lin, Yang Hai-gang, and Xue Bing. A 0.18 μm CMOS gain-switched LNA and mixer with large dynamic range[J]. *Journal of Electronics (China)*, 2008, 25(5): 679–684.
- [8] Bruccoleri Federico, Klumperink Eric A M, and Nauta Bran. Wide-band CMOS low-noise amplifier exploiting thermal noise cancelling[J]. *IEEE Journal of Solid State Circuits*, 2004, 39(2): 275–282.
- [9] Shaeffer Derek K and Lee Thomas H. A 1.5-V, 1.5-GHz CMOS low noise amplifier [J]. *IEEE Journal of Solid State Circuits*, 1997, 32(5): 745–759.

湛斐华：男，1982 年生，博士生，研究方向为 CMOS RFIC 设计。

多新中：男，1974 年生，瑞典皇家理工学院博士，现任中芯国际（上海）主任工程师，主要研究方向为 RFIC 设计、RFIC 封装协同设计和 RF CMOS IP 设计。

孙晓玮：女，1958 年生，研究员，博士生导师，主要研究方向包括 RF&MMIC 芯片设计、MMIC 工艺、MMIC 器件探针台测试模型、以及毫米波器件与系统。