

NetFPGA 应用技术研究

王可可, 杨波*, 孙涛, 陈贞翔

(济南大学信息科学与工程学院, 山东省网络环境智能计算技术重点实验室, 山东 济南 250022)

摘要:现场可编程门阵列作为一种可编程的逻辑器件,在计算机、通信和高速网络中有着广泛的应用前景。本文回顾了NetFPGA的发展历程,对NetFPGA出现以来在高速网络交换、通信和信息处理等领域中快速路径查找、路由转发、字符串匹配、内容抽取和流量分类及处理等方面的应用进行了全面的总结,指出了NetFPGA在应用中具有高速、并行、实时性处理的优势,但是也存在灵活性不足的缺点。最后探讨了以灵活的流水线设计和模块化思想克服这些不足之处的可行性。

关键词:NetFPGA; 高速实时网络; 可编程器件

中图分类号:TP393

文献标识码:A

Research on NetFPGA application technology

WANG Ke-ke, YANG Bo*, SUN Tao, CHEN Zhen-xiang

(Shandong Provincial Key Laboratory of Network Based Intelligent Computing, University of Jinan, Jinan 250022, China)

Abstract: Network Field Programmable Gate Array (NetFPGA), a programmable device, has widely application prospect in computer, communications and high-speed networks. This paper surveys its development course, and gives a thorough summary for its applications in quick route search, routing forward, string matching, content extraction and traffic classification of high-speed network switch, communications and information processing, etc. This paper also presents its application advantages of high speed, parallel and real-time processing and its application disadvantage of lack of flexibility. The paper eventually addresses the feasibility that assembly line design and modularization are employed to overcome this disadvantage.

Key words: NetFPGA; high speed real-time network; programmable device

进入二十一世纪以来,通信技术在交换机、路由器及其它产品中的发展越来越体现出可编程性的特点。这在很大程度上是因为随着更多隧道格式、服务质量方案、防火墙过滤器和加密技术等问世,使得网络硬件日益复杂化^[1]。加上日新月异的网络应用、网络协议和接口标准的制定和发展,使可编程技术在信息通信领域中的应用势在必行。

NetFPGA(Network Field Programmable Gate Array)的出现可以为研究人员迅速构建高速复杂的网络原型,搭建真实可靠的应用平台,以解决网络领域中新出现的技术问题。网络工程师可以搭建以前必须依靠昂贵的专用设备才能搭建的网络应用研究平台,进行网络技术和应用的研究,同时可以抛弃复杂的FPGA接口

收稿日期:2011-06-30

基金项目:国家自然科学基金(60903176);山东省自然科学基金(JQ200820);山东省信息产业发展专项(2008R00039);济南市企业自主创新计划专项(200807010)

作者简介:王可可(1985-),男,硕士研究生,研究方向为FPGA应用。Email: hnwangkeke@163.com

* 通讯作者,杨波(1965-),男,教授,博士,研究方向为计算机网络与智能信息处理。Email: yangbo@ujn.edu.cn

开发,把主要的精力投入到应用的设计开发中^[2]。新设计的网络应用可以方便地添加到网络中进行测试,这样不仅简化了开发流程,而且也缩短了开发周期^[3-4]。

1 可编程器件发展概述

FPGA 即现场可编程门阵列,是在 PAL、GAL、EPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足,又克服了原有可编程器件门电路数目有限的缺点。FPGA 提供了高逻辑密度和优良的性能,这些器件还提供诸如硬核处理器、大容量存储器、时钟管理系统等,并支持多种最新的超快速器件技术^[5]。同时,FPGA 还拥有功能强大的 EDA 软件支持,近年来发展迅速。

随着网络技术的发展,特别是 web, P2P 技术的应用,大量消耗了网络带宽。主干网络上的传输速度越来越快,以软件为基础的交换机、路由器等网络设备不堪重负,性能的提高达不到网络带宽的增长速度。因此,可编程技术在网络上的应用势在必行,NetFPGA 的出现为网络应用的进一步发展及网络带宽的提高和网络应用开发提供了一个平台。

2 NetFPGA 设计技术

2.1 NetFPGA 开发平台

系统实际使用的平台硬件如图 1 所示,平台核心由一个 Xilinx Virtex-5 FPGA 芯片、一个 Xilinx Spartan II FPGA 芯片、4 个千兆 PHY 芯片、SRAM, DDR, FLASH 组成^[6]。其中 Virtex-5 FPGA 芯片的逻辑资源非常丰富,适用于很多复杂逻辑的设计,芯片中还集成了一个 PowerPC 硬核处理器,为以后的硬件逻辑扩展和软硬件协同设计留下充裕的扩展空间。

NetFPGA 主要由两条通路组成,即数据通路和寄存器通路^[7],主要设计都是在 NetFPGA 数据通路和寄存器通路中编写相应的逻辑代码完成所需的功能。

2.2 NetFPGA 高速数据通路

在 NetFPGA 工程中都有自带的参考设计模型,开发人员可以根据不同的应用,把模块添加到已经编写好的流程之中,通过综合形成数据处理通路,完成相应的功能。这一部分是逻辑开发的重点,逻辑功能的实现都是在数据通路上实现的。由于 NetFPGA 有自定义处理数据的格式,所以在数据处理的过程中,NetFPGA 还需要把每次接收到的数据包添加头部信息和控制信息,组成位宽为 72 位,能够被 NetFPGA 协议识别的数据包^[8]。在把数据送出 NetFPGA 板子之前,同样需要把数据的 NetFPGA 头部去掉,还原为能被计算机网络识别的数据包。

NetFPGA 所采用的数据通路位宽为 72 位,其中包括 64 位的有效数据和 8 位的控制信息。芯片所用的时钟频率为 125 MHz,因此,在数据处理的过程中,NetFPGA 板子的最大带宽为:64 b × 125 M = 8 Gbps。

单板的处理能力达到 8 Gbps,基本能够满足通信带宽的需要。2010 年,斯坦福大学又推出了单板处理能力达到 40 Gbps 的 NetFPGA 板卡,能够满足高速、实时网络流量的处理^[9],也为高速网络应用的开发提供了基础。

2.3 NetFPGA 寄存器控制通路

NetFPGA 的寄存器通路是 FPGA 开发所特有的,一般来说,单纯进行 FPGA 算法的实现或者硬件的加速,都不会用到寄存器通路^[10]。由于 NetFPGA 板卡上特有的 CPI 接口,它能够直接和主机的主机 CPI 总线相连

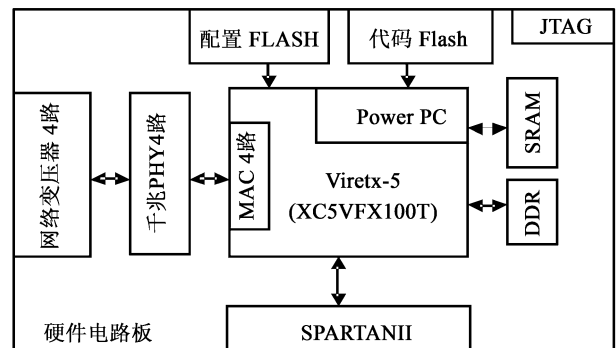


图 1 NetFPGA 架构

Fig. 1 NetFPGA architecture

接,这样做使操作系统能更好的对 NetFPGA 的状态进行监控,提高了板卡和主机的交互性。

3 NetFPGA 应用领域

NetFPGA 主要对网络中的数据进行高速、实时的处理,提供了一个搭建真实的网络环境的平台,在这个平台中可以进行网络应用的开发,并且把应用嵌入到该平台之中进行前期的测试^[11]。这一过程大大减小了网络应用开发的难度和开发的周期。目前国内外主要把 NetFPGA 应用于两大方面:基于 NetFPGA 的高速路由交换技术的研究和基于 NetFPGA 的高速信息处理。

3.1 基于 NetFPGA 的网络接口卡

在已开发的 NetFPGA 项目里,最基础的参考是网络接口卡。在一个 FPGA 板子上能够实现 8 Gbps 的流量吞吐,意义很大。在以后的研究中,许多项目组都把网络接口卡作为研究的基础,在此基础上构造自己的应用和功能模块,形成具有高速、实时处理能力的网络应用系统。

NF2 工程是对 NetFPGA 工程的统称, NF2 工程中 NetFPGA 模型就是一个网络接口卡,它主要包括 4 个 1 Gbps 的 RJ-45 接口,1 个 PCI 总线接口以及寄存器管理模块、FPGA 单元、存储模块等一些处理单元。其参考模型如图 2 所示。

参考模型中,开发人员把自己的应用模块添加到 User Data Path 数据通路中,该通路实现双向 8 Gbps 的数据传输速率以及网络数据包的实时处理。通过这样的方法,可以为开发人员构建一个真实、开放的网络环境,缩短开发的周期,同时也提高了开发效率^[12]。

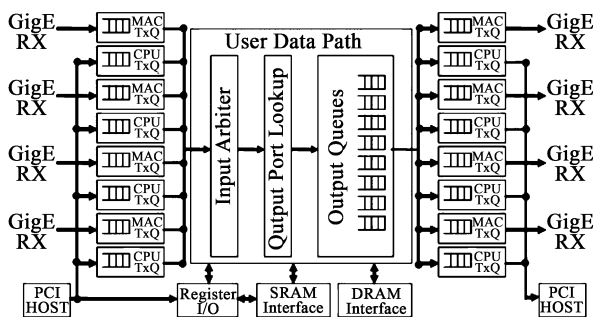


图 2 NetFPGA 参考模型

Fig. 2 A NetFPGA reference model

3.2 路由器的实现

路由器是网络中重要的交换设备,高速、高效的对数据包进行转发是路由器的重要功能。路由器模块添加的位置在 User Data Path 中的 Output Port Lookup 模块,这一模块中主要实现数据包头的解析和高速、快捷的路由查找。

实现高效的路由查找,首先想到的办法是对包头检测过程进行并行的判断和处理,这样不仅仅加快了状态转换速度,更重要的是实现了查找过程的精准处理^[13]。经过大量的总结和验证,开发人员提出了如图 3 所示的高效路由查找架构。

数据包在时钟节拍的控制下并行进入 input_fifo 和 preprocess_control,前者是 32 字节缓冲池,保证数据包 output_port_lookup 内部的线速处理。后者是控制中枢,根据数据包进入模块的次序依次启动 eth_parser、ip_checksum_ttl、ip_lpm 及 dest_ip_filter,其中最后两个电路需要同时启动^[14]。

状态机处理过程也比较简单,而且少了许多逻辑电路,使信号控制更加的精准。这个电路基本使用了相同的模块,特别是 ip_ipm、ip_arp 和 dest_op_lut_filter,都包含了一个 CAM 核和控制 CAM 核的模块。这种设计思路对我们后续硬件查找模块的设计很有启发意义,也可以对以后的高速路由查找提供借鉴。

3.3 URL 提取

Web 安全在网络安全中占有很重要的地位,互联网中大量的内容都是以网页的形式被浏览的。因此新南威尔士大学的 M. Ciesla 和 V. Sivaraman 实现了 web 的 URL 的抽取^[15],通过这样的方式实现 web 安全。

该工程也建立在 Output Port Lookup 模块之上,通过对所得到数据包的包头进行高速的解析,提取出其中的 URL 信息进行解析,执行相应的安全策略,同时对数据包进行再封装和转发。通过与使用软件方法进

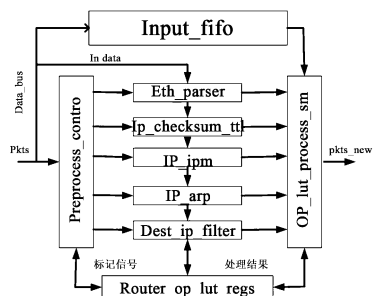


图 3 高效路由查找架构

Fig. 3 An efficient route lookup structure

行提取的比较可知,硬件方法丢包率明显减少,一般在2%左右,而且提取过程中CPU使用率也非常小。而使用软件方法进行提取的过程中,丢包率达到了40%左右,且CPU的使用率基本达到了100%。由此可以看出使用NetFPGA在高速、实时网络中对信息进行处理的优势。

3.4 安全网卡

基于FPGA面向各种典型应用的安全防护系统,利用NetFPGA板子构造安全检测平台,结合不同的规则集,实现了面向各种不同应用的差异性安全防护^[16]。

通用安全检测平台,作为安全防护基本计算模块,以多级流水线方式,将包头过滤、协议识别、深度内容检测、并行安全检测等多个功能模块相互组合,通过图形化界面查看、配置和功能管理,构造出了集包头过滤和深度检测技术为一体的安全防护体系。经过实际的测试,该安全防护系统完全可以达到千兆网络级的安全防护。

3.5 流量采集器

基于NetFPGA的流量采集器,利用FPGA芯片构造专用的数据包分析、提取与采集的计算平台,以高并行性保证了高实时性,能够达到线速的采集与转发速度,而且不会带来网络原始流量的延迟^[17]。可以对千兆网络的干路或者入口点进行流量的采集,并将捕获的流量信息发送到远程采集服务器进行分析与处理。

3.6 流量发生器

流量发生器的主要功能就是模拟真实的网络环境,通过数据包的构造,生成数据流,达到测试网络设备或者网络应用的目的。网络生成的数据包类型为TCP和UDP数据包,还有一些相关的控制包等类型。最终的目的是要模拟真实的网络数据流生成不同类型流数据类的网络流量发生器。项目开发的流量发生设备中,能够产生4 Gbps持续稳定的TCP和UDP数据流^[18]。

以NetFPGA为平台的应用还有很多,在这里不一一罗列。但是这些应用的共同点就是网络应用的实时性和高速性。这些特征适合大流量、在线数据的处理,也正符合了当今互联网发展的趋势。

4 NetFPGA 应用发展趋势

NetFPGA的出现为网络研究人员提供了一个低成本可重用的硬件平台,研究人员可以在此基础上搭建Gbps级网络系统模型。而互联网的迅速发展,使人们对网络带宽和实时性的要求也越来越高,这就进一步促进了高速实时网络信息处理技术的发展。所以未来NetFPGA在高速、实时网络中的应用必须关注以下几个方面的问题。

4.1 高效多级流水线技术

多级流水线技术能够动态的提高设计的性能,它的基本思想是对经过多级逻辑的数据通路进行重新的构造,把原来必须在一个时钟周期内完成的操作分成多个周期完成,这种方法工作频率更高,提高了数据的吞吐量。

NetFPGA的参考模型中采用了5级流水线的模块化设计技术,数据通路上所有模块的包处理部分都包含了一个同步FIFO,用来实现数据包的缓冲,即流水线中的寄存器模块。这个简单的同步FIFO不仅增加了数据包在每个模块中的停留时间,从而增加系统处理数据包的性能,而且也为数据的高速在线处理提供了基础。然而,使用流水线后,数据通路变成了多时钟周期通路,这就需要考虑设计的其余部分,解决通路增加带来的时延。在定义这些路径的延时约束时应特别的小心。

4.2 寄存器通路的控制

高效实时网络的一个特点就是网络设备可以根据网络的变化而做出相应的改变,这样更能适应网络需求的不断变化。

寄存器控制通路为实现这样的方法提供了基础。通过寄存器的配置,可以实现对网络状态变化的实时反映。这样的方式更有利于网络性能的提高,实现在NetFPGA中,通过状态改变,而非硬件的改变去适应不

断变化的网络结构。

4.3 高速查表方法

目前工业界使用最多的硬件路由查找方法是使用 CAM(Content Addressable Memory)^[19]来进行路由查找。

但是这种方法有一个明显的缺点,在对地址前缀的长度没有准确的了解之前,为了能够保证存储 N 个前缀表项,每一个 CAM 就需要 N 个表象空间,因此,CAM 的利用率和效率大大降低。

研究人员提出了一种基于 CAM 的查表机制——TCAM(Ternary CAM)^[20],TCAM 的优点是保存表项的长度要求非常的灵活,可以在同一个 TCAM 芯片中保存任意长度的关键字。

TCAM 虽然速度快、高效、实现简单,但是也存在许多不足^[21],和一般的随机存储器相比,TCAM 的造价更加昂贵。由于 TCAM 是并行匹配,功耗较大,而且由于匹配关键字只有几项,大部分比较操作被浪费。TCAM 要求前缀较长的关键字保存在前缀较短的关键字之前,从而使关键字更新更加复杂。再者,随着 IPV6 的发展,这种匹配方法也显现出一定的局限性。因此,寻找新的、更有效的匹配方法是解决高速路由、高速检测和实现高速网络的研究方向之一。

4.4 模块间交互与同步

模块之间的交互,特别是不同频率的模块之间的交互是 FPGA 设计的难点之一。在 NetFPGA 中,运用了专门的 FIFO 来完成这项任务,即在每个模块之上加一个 FIFO,起到异步时钟域之间的数据交互。这是解决问题的一个方法。但是在高速的网络中,这样的数据交互方式需要增加至少 2 个时钟的延迟才能够完成一次数据的传输,在某些地方,这已经很致命了。再者 FIFO 的存储规则也限制了上下模块之间的交互^[22]。

在 NetFPGA 中,使用了 NetFPGA 自定义的头部来实现数据包包头和包尾的识别。这种方法增加了 8 位的长度来标识数据帧。这种方法简单,但是增加了处理的开销,NetFPGA 中 72 位的位宽,有效数据位只有 64 位^[23]。所以寻找一种更有效的方法实现模块之间的交互和数据帧之间的分隔也是实现在线、高速网络的难点。

5 结语

本文以 NetFPGA 的基本应用为切入点,深入探讨了其在高速网络交换、通信和信息处理等应用领域中的优势,比较了平台本身在开发和验证过程中与其他单纯 FPGA 开发应用的区别,阐述了在开发效率和验证过程简单性等方面的特点。随着 NetFPGA 的进一步发展,其高速、并行、实时且大容量通讯的优势将继续得到体现,应用前景更加广泛。机遇与挑战并存,虽然在速度、带宽方面还存在着一些瑕疵,但是在未来 NetFPGA 的发展前景将更加的广阔。

参考文献:

- [1] BLOTT M. FPGA 研究设计平台不断推动网络发展[EB/OL]. (2011-3-27)[2011-6-3]. <http://xilinx.eetop.cn/viewnews-526>.
- [2] 赵艳秋,冯晓伟,冯健. FPGA 应用愈加广泛,行业演进呈现三大趋势[N]. 中国电子报,2008(08):1-2.
- [3] 夏宇闻. 现代电子设计工具与 IP 核的重用[J]. 半导体技术,2001(11):17-21.
- [4] ALBERTO S V, LUCA C, FERNANDO D B. Benefits and challenges for platform-based design[M]//Proceedings of the 41st annual Design Automation Conference. New York: ACM, 2004.
- [5] Smilexx. 可编程逻辑器件[EB/OL]. (2008-2-22)[2011-5-26]. http://www.eefocus.com/myspace/blog/show_143517.html.
- [6] 李志强,杨波,孙涛,等. 一种基于 FPGA 的面向网络应用的开发平台设计[J]. 山东科学,2010,23(5):28-32.

- [7]陆佳华. 零存整取 NETFPGA 开发指南[M]. 北京航空航天大学出版社. 2009.
- [8]LRD Group. NetFPGA 官方网站开放源代码工程[EB/OL]. [2010-7-18]. <http://www.netfpga.org>.
- [9]黄伟,罗新民. 基于 FPGA 的高速数据采集系统接口设计[J]. 单片机与嵌入式系统应用,2006(04):34-36.
- [10]BERGAMASCHI R, MARTIN G, WOLF W, et al. The future of system-level design: can we find the right solutions to the right problems at the right time[M]// Proceedings of the 1st IEEE/ACM/IFIP international conference on Hardware/software co-design and system synthesis. New York: ACM, 2003:231.
- [11]Alex. NetFPGA 寄存器[EB/OL]. [2011-5-26]. <http://www.docin.com/p-106939010.html>.
- [12]赵锋. NetFPGA 用户手册[EB/OL]. [2011-5-21]. <http://www.digilent.cn>.
- [13]VINCENTELLI A S, MARTIN G. Platform-based design and software design methodology for embedded systems[J]. IEEE Design & Test of Computers, 2001(11):23-33.
- [14]CIESLA M, SIVARAMAN V, SENEVIRATNE A. URL extraction on the NetFPGA reference router[EB/OL]. [2011-05-19]. http://netfpga.org/Devworkshop/NetFPGA_DevWorkShop09_Paper_9-URL_Extraction.pdf.
- [15]刘小平,何云斌,量怀国. 基于 Verilog HDL 的有限状态机设计与描述[J]. 计算机工程与设计, 2008,4(29):958-960.
- [16]何乃良. 高速环境下的状态机设计和优化方法. [EB/OL]. (2008-11-17)[2011-6-12]. <http://www.uml.org.cn/UMLApplication/200811171.asp>.
- [17]孔超. 基于 FPGA 面向典型应用的安全防护系统研究与设计[D]. 济南:山东大学,2010.
- [18]McAULEY A J, FRANCIS P. Fast Routing Table Lookup Using CAMs[EB/OL]. [2011-05-21]. <http://wenku.baidu.com/view/e0d251555270722192ef70e.html>. from = related.
- [19]林金,杨波. 基于 NetFPGA 的网络流量采集器[J]. 济南大学学报(自然科学版),2011,25(1):6-10.
- [20]朱国胜,余少华,戴锦友. Leaf-TCAM:一种并行 IP 路由查找方法及性能分析[J]. 计算机科学,2010(4):63-66.
- [21]胡匡生,李承志. 基于 FPGA 的网络流量计设计与实现[J]. 微计算机信息, 2009,25(2-2):178-180.
- [22]徐恪,吴建平,吴剑. 基于 TCAM 的高速路由查找[EB/OL]. (2008-10-17)[2011-6-16]. <http://blog.163.com/hanozi>.
- [23]Baidu. NetFPGA 开发指南[EB/OL]. [2011-5-25]. <http://wenku.baidu.com/view/d44098264b35eefdc8d33391.html>.