

可变速率多元 LDPC 码高阶调制系统

周 林 卢 进 彭盛亮 蔡灿辉

(华侨大学 通信技术研究所 厦门 361021)

摘 要: 由于无线信道的时变性及无线频谱资源的短缺, 码率自适应技术及高频谱效率的高阶调制技术均为未来高速率无线通信发展的必然方向, 本文提出了一种基于多元速率兼容 LDPC (RC-LDPC) 码的可变速率高阶编码调制方案。该方案基于符号级的多元 LDPC 码缩短和打孔算法, 并与高阶映射联合优化设计, 获得了比二元 RC-LDPC 码方案优异的性能, 实现了多元 LDPC 码率从 1/3 到 5/6 灵活变化, 并且所有子码都可以共享母码的编译码器, 因此相对于多元母码, 基本不增加系统复杂度。仿真结果证明采用 64-QAM 调制时, 本方案的误码率性能比二元码对应方案在各个码率分别有 0.5 到 1.3dB 的增益。

关键词: 多元 LDPC 码; 速率兼容; 高阶调制

中图分类号: TN911 **文献标识码:** A **文章编号:** 1003-0530(2013)10-1368-08

Non-binary rate-compatible LDPC-coded High order modulation system

ZHOU Lin LU Jin PENG Sheng-liang CAI Can-hui

(Institute of Communications Technology, Huaqiao University, Xiamen 361021, China)

Abstract: Due to the time-varying wireless channel and the lack of wireless spectrum resource, code-rate adaption technique and high order modulation scheme with high spectrum efficiency will be the most attractive candidates for high speed wireless communication in future. In this paper, a variable-rate high order modulation scheme based on non-binary rate-compatible low-density parity-check (RC-LDPC) codes was proposed. In this scheme, the symbol-wise shortening algorithm and puncturing algorithm for non-binary LDPC codes were provided, and the jointed design of high order mapping and non-binary RC-LDPC codes were proposed, too. With these algorithms, some information bits or redundancy bits will be not transmitted over wireless channels; at the receiver, the partial code-words should be filled with some proper bits or probabilities. Finally, we can obtain a non-binary RC-LDPC-coded high order modulation scheme with the flexible code-rate range from 1/3 to 5/6. And all rate-compatible LDPC codes can be decoded by using the parity-check matrix of the mother code, so the complexity will not increase significantly. Finally, simulation results show that gains of 0.51-1.3dB are obtained over binary RC-LDPC-coded 64-QAM-modulation schemes.

Key words: non-binary low-density parity-check codes; rate-compatible; high order modulation

1 引言

上世纪九十年代中期, 剑桥大学的 D. MacKay^[1] 和麻省理工的 D. Spielman^[2] 等人同时发现: Gallager 早在 1962 年提出的低密度校验 (low-density parity-check, LDPC) 码在迭代译码算法下能够渐近

地逼近信道容量, 甚至在码长较长情况下性能优于当时具有革命性意义的 Turbo 码, 因此, LDPC 码成为十多年来信道编码领域的最大研究热点^[3-5]。2001 年, Chung 利用密度进化的高斯近似算法寻找 LDPC 码的优化度分布, 搜索出在 1/2 码率下性能距离 Shannon 限只有 0.0045 dB 的二元 LDPC 码度

分布^[6],一举实现 Shannon 的夙愿。然而,该性能是在码长无限长假设和 BPSK 调制条件下获得。很快,学者们发现,多元 LDPC 码在中短码长情况下,具有更好的性能^[7-8],尤其在高阶调制下,多元 LDPC 码性能优势明显^[9]。

对于现代通信技术,信息传输速率的可变性成为不可或缺的功能之一。而信道编码的速率兼容/匹配(Rate-Compatible, RC)技术由于复杂度较低,成为变速率技术的关键技术之一。ITU 在移动通信 3G 和 LTE-A 技术标准中,都将 Turbo 码的速率兼容技术确立为核心技术之一。IEEE 802.16e 协议也将 LDPC 码的速率兼容技术包含其中。2004 年以来,以 J. Ha 和 D. Kline 为代表的学者对二元 RC-LDPC 码进行了深入研究,实现了对于一个码率适中的母码,只需要一对编译码器就可以实现从低码率到高码率的大范围动态变化,且基本不增加系统的复杂度^[10-12]。

然而,现有速率兼容 LDPC 码的研究大多针对二元 LDPC 码,对于多元 RC-LDPC 码的优化设计研究甚少。2008 年, Kline 等人提出一种比特级多元 LDPC 码打孔方案,这也是国际范围内第一次有人对多元 LDPC 码的速率兼容问题进行研究^[12]。2010 年, Gorgoglione 等人研究了多元 RC-LDPC 码的度分布优化问题^[13], 2011 年, Huang Jie 等人研究了低编码复杂度的结构化多元 RC-LDPC 码构造问题^[14],为实用化进一步创造了条件。2009-2011 年,本文作者针对多元 RC-LDPC 码设计展开研究,提出了一种基于多元码二进制镜像(Binary Images)的非规则比特级多元 LDPC 缩短码生成方案^[15],构造出了一系列降低码率的多元 RC-LDPC 码,并借鉴文献[11]中的思想,实现了一种基于最小化迭代恢复步长的多元 LDPC 码符号级打孔算法,构造出一系列提高码率的多元 RC-LDPC 码^[16]。

但以上成果都在 BPSK 调制下取得,而多元 LDPC 码的一个重大优势即在高阶调制下,性能相对于二元 LDPC 码和 Turbo 码具有较大改善。其中一部分原因是多元码符号和高阶调制具备天然的联系,即一个多元 LDPC 码符号可直接对应于一个高阶调制符号^[17]。

本文计划将多元 LDPC 码的符号级速率兼容技术与现代高阶调制技术相结合,研究多元 RC-LDPC

码在高阶调制下的性能增益。从而为该类新型技术在未来移动通信、卫星通信等领域的应用创造基础条件。

2 多元 LDPC 码基础

多元 LDPC 码与二元 LDPC 码类似,都可以用校验矩阵 \mathbf{H} 或各类型因子图来表示,主要区别在于:多元 LDPC 码校验矩阵中的非零元取自有限域 $\text{GF}(q)$ ($q > 2$) 上的非零域元素,而不是二元校验矩阵中的“1”元素;多元 LDPC 码 Forney 型因子图采用符号交织,而不是二元码的比特交织,如图 1 所示。另外,多元 LDPC 码因子图各节点间传递的消息为长度为 q 或 $q-1$ 的向量,不同于二元 LDPC 码常用的似然比。

与二元 LDPC 码类似,当下面描述的校验关系满足时,我们认为多元 LDPC 码实现成功译码,即 X 是一个码字,

$$\sum_{j: h_{ij} \neq 0} h_{ij} x_j = 0$$

其中, h_{ij} 代表多元校验阵中的一个基于有限域 $\text{GF}(q)$ 的非零元, x_j 代表一个 LDPC 码符号,且所有乘法和加法运算均定义在 $\text{GF}(q)$ 上。

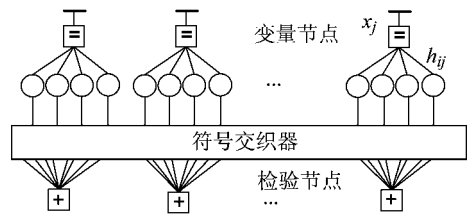


图 1 多元 LDPC 码的 Forney 型因子图

Fig. 1 Forney-style factor graph of non-binary LDPC codes

3 多元 RC-LDPC 码基础

对于前向纠错码来说,缩短操作的本质是通过删除码字中的一些信息位(通常是置零),同时校验位保持不变,从而达到降低码率目的。并且,真正参与信道传输的码字长度变短。通常,我们假设已知删除的信息位位置,在接收端,依照某种固定规则填充这些信息位,从而恢复母码的原始码长,并用原始母码的校验矩阵进行译码。显然,通过缩短操作,可以产生各种降低码率的新码,并在整个通信系统中共享母码的编、译码器,因此基本不增加系统复杂度。打孔(也称为删余)的根本目的是通

过减少码字的冗余校验信息,使码字中校验位数量变少,同时信息位保持不变,故可以提高码率。显然地,由于人为删除了部分校验位,一定会破坏译码的逻辑关系,造成部分校验方程失效,译码性能下降。因此,在现有构造 RC-LDPC 码的常见算法中,打孔算法通常将一部分可以通过和积(Sum-product Algorithm, SPA)译码算法恢复的信息位删除,等价于 LDPC 码的冗余校验位不参与信道传输;在接收端,同样假设已知打孔的具体位置,对相应没参与信道传输的符号概率初始化为等概信息,进而恢复打孔前的完整码字,最后用母码的校验矩阵进行迭代译码。显然,通过打孔算法,我们可以得到一些提高码率的新码,并与原始母码共享一对编、译码器,也基本不增加系统复杂度。图 2 直观地解释了缩短和打孔的概念,以及相应操作之后的码率变化。



图 2 RC-LDPC 码缩短打孔原理示意图

Fig. 2 Illustration of shortening and puncturing for RC-LDPC codes

一般地,对于一个基于 $GF(2^p)$ 的 N 符号长多元 RC-LDPC 码,符号级缩短算法在发送端通常采用均匀选择的方法选取多元码符号中的信息位符号进行填零操作;对应地,在接收端完成对应删除信息符号的重新填充和译码器概率初始化工作。假设选取了一个码字中的符号 \mathbf{x}_s , 缩短,则接收端概率初始化为

$$\begin{cases} p(x_j=0) = 1 & j=s \\ p(x_j) = p_{ch} & j = \{0, 1, \dots, N\} \setminus \{s\} \end{cases}$$

其中, p_{ch} 表示信道传递过来的初始化概率信息,符号“\”代表排除。

而对于符号级的打孔 RC-LDPC 码,由于打孔算法会破坏 LDPC 码的部分校验关系,打孔算法需要搜索出对译码性能影响尽可能小的符号(即尽可能少破坏译码的逻辑关系)进行删除操作,对应地,接收端首先需要完成对相应删除符号的重新填充和译码器概率初始化工作。假设选取了一个码字中的符号 \mathbf{x}_t 打孔,则接收端概率初始化为

$$\begin{cases} p(x_i=0) = p(x_i=1) = \dots = p(x_i=2^p-1) = 1/2^p \\ p(x_j) = p_{ch} & j = \{0, 1, \dots, N\} \setminus \{t\} \end{cases}$$

因此,在符号级多元 RC-LDPC 码的构造中,最关键的问题就是如何寻找对译码性能影响较小的可删除变量节点进行打孔操作,从而提高码率。下一节我们将详细讨论多元 LDPC 码的优化打孔算法。

4 多元 LDPC 码打孔算法

如前文所述,LDPC 码的打孔算法主要基于树上的置信传播(Belief Propagation, BP)原理得出,该思想将一些可通过数次迭代译码后恢复的信息符号丢弃而不参与信道传输,并在接收端设置等概的可靠度来实现 LDPC 码的冗余删除。为实现某一目标码率,最简单的办法是采用类似 Turbo 码中的随机删余算法,但现有结果表明此方法对于 LDPC 码效果不佳。因此,我们必须设计专门的优化打孔算法。基于密度进化(Density Evolution, DE)原理的打孔算法是设计无限长 RC-LDPC 码的最优算法,但对于多数实用场景中的中、短 LDPC 码,该算法并不适用。针对二元速率兼容 LDPC 码, J. Ha 等人提出了一类可应用于实际的打孔算法,并给出了该算法的相关理论证明[11],从置信传播的角度为 LDPC 码速率兼容问题提供了一种有效的解决方案。我们详细研究了该算法,将其基本原理扩展到多元 LDPC 码,以设计一系列高码率的多元 RC-LDPC 码。

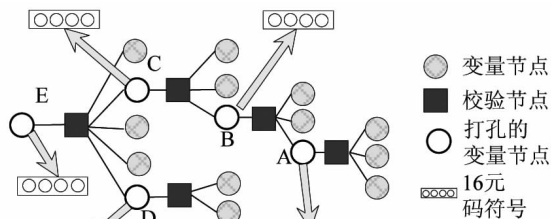


图 3 多元 LDPC 码符号级打孔算法树图

Fig. 3 Tree graph of symbol-wise puncturing algorithm for non-binary RC-LDPC codes

与二元 LDPC 码类似,多元 LDPC 码的迭代译码算法仍归类于置信传播算法。在信息相互传递

的过程中,通常有多个有用信息传递给某一目标节点,因此个别有用信息的缺失,可通过其他节点传递过来的有用信息进行一定程度的弥补。如果设计得当,并不会严重影响译码性能。众所周知,LDPC 码的迭代译码算法可以近似用图 3 这样的树图来表示。图 3 假设为 16 元 LDPC 码,因此一个码元符号包含 4 个比特,其中打网格的圆圈代表承载完整信息的变量节点,即对应的多元 LDPC 码元符号完整参与信道传输;空白的圆圈代表符号级打孔的变量节点,意味着接收端已经完全丢失了这个节点上所承载的信息,即该节点对应的一个多元 LDPC 码元符号完全被删除,并不参与信道传输;而方框代表一个校验节点,与该校验节点直接相连的多个变量节点之间存在一个校验关系,即这些变量节点承载的信息共同对应一个方程。近似地讲,我们有望通过联立方程组的形式,恢复出某些被打孔删除的有用信息。

如图 3 所示,树图中相邻的校验节点和变量节点之间相互交换符号级软信息,而间接相连的校验节点和变量节点通过彼此共同连接的一部分节点,间接地实现软信息交换。显然,需要达到一定的迭代次数,才能将所有消息完整传递出去,从而实现成功译码。下面,我们将举例说明,如何通过迭代译码算法,借助未打孔变量节点信息来恢复打孔变量节点的信息。

如图 3 所示,变量节点 A、B、C、D 和 E 为打孔变量节点,其余为未打孔变量节点。其中,变量节点 A 和 D 只需通过一次译码迭代,就可恢复出打孔前的信息;而变量节点 B 在变量节点 A 正确恢复的前提下,共需要二次译码迭代才可有效恢复;同理,打孔变量节点 C 在节点 A 和 B 均正确恢复条件下,共需要 3 次译码迭代才能恢复信息;节点 E 需要节点 A、B、C 和 D 完全正确恢复后,合计需要至少 4 次迭代。显然,复原后的变量节点 A 和 D 携带的信息比较可靠,而变量节点 E 恢复的信息出错概率最高,此理论已在参考文献[11]中证明。

以上描述即为我们拟采用的打孔算法的最重要理论依据之一:对于一个多元 LDPC 码来说,各个变量节点的迭代可恢复性是不同的,我们应尽可能

选择迭代恢复后更为可靠的变量节点来执行打孔操作,亦即优先选择需要迭代恢复步长小的变量节点进行打孔,本文首先将依照迭代恢复步长的大小对可打孔变量节点进行优先级分组,其算法步骤简述如下:

1) 将尚未分类的变量节点集合记为 G_0 ,显然 G_0 应初始化为所有变量节点集合。将不适合打孔的变量节点集合记为 G_∞ ,即无法通过译码恢复的节点集合,应初始化为 \emptyset ,并将需要 i 步迭代后才有可能恢复的变量节点集合记为 G_i 。

2) 统计多元 LDPC 码校验矩阵每一行和每一列中非零元素的个数,更新各类变量节点集合,计算所有变量节点恢复原有信息需要的最小迭代次数,算法详细步骤参见文献[11]。

3) 经过以上步骤后,将所有变量节点分组为不能打孔集合、1 步迭代可恢复集合 G_1 、2 步迭代可恢复 G_2 、3 步迭代可恢复集合 G_3 ……等。

4) 令 $|G_\infty| = N'$,其中, $|G_\infty|$ 表示集合 G_∞ 的势,即 G_∞ 中元素个数。通过选择不同的集合 G_i 中的变量节点进行打孔/删余,可得一系列码率提高的子码,其码率上限为 $R_{\max} = K/N'$,其中 K 代表多元 LDPC 母码中的信息符号个数。

以上算法解决了所有变量节点的打孔优先级分组问题。算法实际搜索时,我们计算所有变量节点的恢复步长,然后将所有迭代恢复步长相同的变量节点划分在同一个分组中,各分组之间,按照迭代恢复步长从小到大,打孔优先级从高到低。然而,对于每一组内各个变量节点,其打孔优先级也是有区别的。我们首先介绍一个定义:

对于任意一个可以通过译码迭代恢复已删除信息的变量节点,与之相连的校验节点定义为存活校验节点,反之,通过译码迭代无法恢复的变量节点,与之相连的校验节点定义为死亡校验节点[17]。

解决同一组内部不同变量节点的打孔优先级问题需要依据另外一个重要原则:最大化存活校验节点数目的同时最小化死亡校验节点数目,显然该原则可以尽量降低迭代译码过程中不可靠信息出现的概率。

定义:第 γ 列对于行集 R 的有效列重,简记为

$C_{\text{weff}}(\gamma, \mathbf{R})$

对于一个校验矩阵 $\mathbf{H} = [h_{ij}]_{m \times n}$, 令 $\mathbf{A}^r = \{\rho: H_{\rho,r} = 1, 1 \leq \rho \leq m\}$, 则 $C_{\text{weff}}(\gamma, \mathbf{R})$ 定义为 $|\mathbf{A}^r \cap \mathbf{R}|$, 其中 $|\cdot|$ 表示集合的势。

对于同一组 G_i 内变量节点的删除优先级排序, 其算法步骤概述如下:

1) 令 c_j 标记校验矩阵 \mathbf{H} 中第 j 列, 则对应变量节点记为 v_j , 本算法首先对同一组 G_i 内所有变量节点对应的列进行搜索, 并按照有效列重排序, 列重越大, 其对应的变量节点在本组内的打孔优先级越高, 即: $C_{\text{weff}}(c_j, \mathbf{R}) = C_{\text{weff}}^{\text{max}}$, 则第 j 列所对应的变量节点 v_j 为本组 G_i 内打孔优先级最高的变量节点。前述规则中的最大化存活校验节点数目在本算法中等价于最大化有效列重。

2) 另外, 通常具有最大等效列重的列不止一个, 令 c_j^* 表示具有最大列重 $C_{\text{weff}}^{\text{max}}$ 的列集合, 把集合中的列序按照度数大小排序, 度数越小的列, 对应变量节点打孔的优先级越高, 即: $\text{deg}(c_j) = \text{deg}(c_j^*)^{\text{min}}$ 。前述规则中的最小化死亡校验节点数目在本算法中等价转化为最小化某一列对应变量节点的度数。

综合以上两种算法, 可以求出所有变量节点在不同分组之间以及同一分组内部的打孔优先级顺序。对于两种算法搜索后, 优先级仍然相同的变量节点, 则随机选取即可。总之, 本算法首先从大范围区分不同优先级分组, 然后从小范围计算同组内部的优先级, 依照优先级次序选择打孔变量节点, 最终使新得到的一系列多元 RC-LDPC 码达到最大码率。

5 多元码 RC-LDPC 码结合高阶调制

现代通信系统对频谱利用率的要求越来越高, 因此高阶调制是未来通信发展的必然选择。2004 年, X. Hu 等人借助多元 LDPC 码的 Hamming 重量谱分析, 从理论上证实了高阶有限域上的 LDPC 码相对二元 LDPC 码具有性能改善^[7]。进一步地, 由于多元码符号和高阶调制具备天然的联系, 一个多元 LDPC 码符号可直接对应于一个高阶调制。因此, 多元码符号向高阶调制符号的映射与解映射不

需要经过比特序列和符号之间的相互转化, 很大程度避免了性能损失。

现有研究成果表明: 编码的重要目标是最大化汉明距离, 而映射的重要目标是最大化欧氏距离, TCM 技术正是一种重要的联合优化编码与调制的技术。而本文所采用的多元 LDPC 码结合高阶 QAM 调制方法, 并不需要在优化 LDPC 码汉明距离的同时优化 QAM 星座的欧氏距离, 仅仅采用常见的 Gray 映射性能就足够好。我们需要保证的仅仅是让每一个多元 LDPC 码符号与高阶映射符号一一对应。

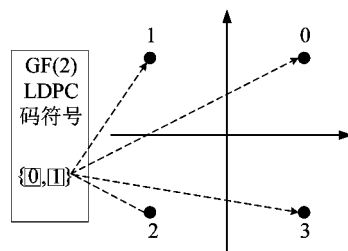


图 4 二元 LDPC 码符号与 4-QAM 调制符号的对应关系
Fig. 4 Mapping rules between binary RC-LDPC symbols and 4-QAM symbols

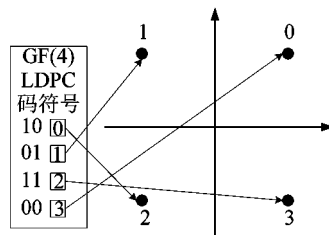


图 5 四元 LDPC 码符号与 4-QAM 调制符号的对应关系
Fig. 5 Mapping rules between RC-LDPC symbols over GF(4) and 4-QAM symbols

如图 4 所示, 星座图采用 Gray 映射, 两个二元 LDPC 码符号 (即两个比特) 按照 Gray 映射规则对应一个 4-QAM 调制符号。显然, 这两个比特属于两个二元 LDPC 码符号, 之间并无约束关系, 映射器与解映射器必须进行 LDPC 码比特和映射符号之间的概率转化运算, 将导致性能损失; 而对于图 5, 一个多元码符号对应于高阶有限域 GF(4) 上的一个域元素, 4 个域元素分别作为一个整体映射到对应 4-QAM 调制星座上, 整个编码调制系统基于符号级计算, 不存在比特与符号的概率转化。总之, 由于同

一个多元码符号内部的比特之间存在额外约束关系,有潜力带来额外的纠错能力。因次,相对于二元 LDPC 码,多元 LDPC 码在高阶调制下的性能有望获得较明显提升。

6 仿真结果

本文选用基于有限域 GF(64) 的非规则多元 LDPC 码作为母码,采用前述符号级缩短和打孔算法设计多元 RC-LDPC 码,并将其应用到高阶调制系统中,从而验证本文算法的有效性。其中,母码的码长为 168 个符号,码率为 0.5,对应的二元 LDPC 母码长度为 1008 个比特,码率仍为 0.5,二者的度分布参见文献[15]。多元 LDPC 码与二元 LDPC 码校验矩阵均采用 PEG 算法构造。信道模型为加性高斯白噪声(AWGN)信道,调制分别采用 BPSK 低阶和 64-QAM 高阶方式。多元译码器采用标准 FFT-QSPA 译码算法,最大译码迭代次数设为 50。

图 6 与图 7 为本文多元 RC-LDPC 码符号级速率兼容算法与二元 RC-LDPC 码速率兼容算法分别在 BPSK 和 64-QAM 调制下的性能对比。显然,多元 RC-LDPC 码在两种调制模式下都获得了一定的性能增益。在低阶调制下,多元 RC-LDPC 码各个码率相对于二元码对应码率,获得了 0.1~0.3 dB 不等的增益。在高阶调制下,多元 RC-LDPC 码取得了更加令人振奋的结果:与二元速率兼容 LDPC 码相比,在低码率区域,如 1/3 码率,大约获得了 0.5 dB 的性能增益;在 2/3 ~ 5/6 等高码率区域,其性能增益高达约 1.2 ~ 1.3 dB!

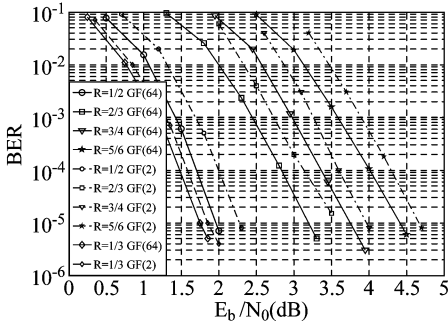


图 6 BPSK 调制下多元与二元 RC-LDPC 码性能对比

Fig. 6 Performance comparison between binary and non-binary RC-LDPC codes with BPSK signaling

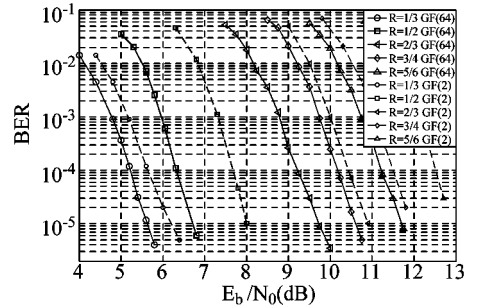


图 7 64-QAM 调制下多元与二元 RC-LDPC 码性能对比

Fig. 7 Performance comparison between binary and non-binary RC-LDPC codes with 64-QAM signaling

综上所述,速率兼容 LDPC 码仿真结果得到了与常规 LDPC 码类似的结论:即多元 RC-LDPC 码具有比二元 RC-LDPC 码更佳的性能,尤其在高阶调制和高码率通信模式中,其性能改善超过 1dB。

7 复杂度分析

本文所述基于速率兼容 LDPC 码的编码调制系统,其编码复杂度及映射器、解映射器复杂度较低,暂不考虑,笔者主要从速率兼容算法的额外开销和二元 LDPC 码与多元 LDPC 码的译码算法复杂度两方面展开比较。

假设一个基于 GF(q) 的多元 LDPC 码,其中 $q = 2^p$,码长为 N 个符号,校验矩阵行数为 M ,译码平均迭代次数设为 I_q ,平均校验节点度数为 D_c ,则其对应二元 LDPC 码长为 Np ,校验矩阵行数为 Mp ,平均迭代次数为 I_b ,平均校验节点度数为 d_c 。

对于本文所述速率兼容算法,并不需要在实际通信过程中即时计算,仅需要针对一系列需要的目标码率,提前完成算法搜索,将相关结果存在收发两端,并设置相应的收发协议。给定某一目标码率,二元 LDPC 码速率兼容算法所需要的额外存储开销为 $2Np$ 个比特,多元 LDPC 码的对应开销为 $2N$ 个比特。因此,本文所述的 LDPC 码速率兼容算法对于实际通信系统,几乎不增加复杂度。

众所周知,LDPC 码译码算法的复杂度主要集中在校验节点的消息计算,因此本文主要依据校验节点对译码算法的复杂度量级进行了估算,如表 1 所示。

表1 译码算法复杂度对比

Tab.1 Computational complexity of different decoding algorithms

译码算法	复杂度量级估算
Binary SPA *	$d_c * Mp * I_b$
Q-ary SPA	$D_c * M * I_B * q^2$
FFT-QSPA *	$D_c * M * I_B * q * \log_2 q$
EMS **	$D_c * M * I_B * n_m * \log_2 n_m$, 其中 $n_m \ll q$

*注1:本文仿真分别选用 Binary SPA 和 FFT-QSPA 算法。

**注2:EMS 算法是一种牺牲部分性能换取复杂度大幅下降的多元 LDPC 译码算法,近年来相关研究较多。其中, n_m 为 EMS 算法中消息向量的截短值,详见参考文献 [18]。

注3:通常 $d_c > D_c$ 。

综上,相对于二进制标准 SPA 算法,本文选用的 FFT-QSPA 译码算法复杂度虽有一定程度增加,但近年来,多元 LDPC 码译码算法的简化工作已取得了部分重要进展,同时在摩尔定律支配下,硬件水平飞速发展,具备更优性能的多元 LDPC 码必将得到广泛应用。

8 结论

本文提出了一套符号级的多元速率兼容 LDPC 码与高阶调制相结合的通信方案,分别通过相应缩短算法和打孔算法构造出一系列降低码率和提高码率的多元 RC-LDPC 码,并使多元码符号与高阶调制符号一一对应。相对于基于二元 RC-LDPC 码的高阶调制系统,本文的方案在 $1/3 \sim 5/6$ 等广泛的可变码率范围内,性能均取得了普遍、显著的改善。未来计划进一步完善现有方案,并结合 ARQ 技术,研究和分析衰落信道下的编码调制系统性能,搭建基于多元速率兼容 LDPC 码的高吞吐率、高谱效率自适应编码调制系统。

参考文献

[1] MacKay D. J. C. and Neal R. M. . Near Shannon limit performance of low density parity check codes [J]. Electron. Lett., 1996, 32(18): 1645-1646.
 [2] Sipser M. and Spielman D. A. . Expander codes [J]. IEEE Trans. Inform. Theory, 1996, 42(11): 1710-1722.

[3] Richardson T. J. , Shokrollahi M. A. , and Urbanke R. L. . Design of capacity-approaching irregular low-density parity-check codes [J]. IEEE Trans. Inform. Theory, 2001, 47(2): 619-637.
 [4] Kou Y. , Lin S. , and Fossoier M. P. C. Low-density parity-check codes based on finite geometries: A rediscovery and new results [J]. IEEE Trans. Inform. Theory, 2001, 47(7): 2711-2736.
 [5] 李晓峰, 冯大政, 胡树楷. QC LDPC 码低复杂度消环算法[J]. 信号处理, 2013, 29(2): 262-267.
 Li Xiao-feng, Feng Da-zheng, Hu Shu-kai. Low-complexity Cycle Elimination Algorithm for QC LDPC Codes [J]. Journal of Signal Processing, 2013, 29(2): 262-267. (in Chinese)
 [6] Chung S. -Y. , Forney G. D. , Richardson T. J. , and Urbanke R. On the design of low-density parity-check codes within 0.0045 dB of the shannon limit [J]. IEEE Commun. Lett. , 2001, 5(2): 58-60.
 [7] Hu Xiao-yu and Eleftheriou E. Binary representation of cycle Tanner-graph $GF(2^b)$ codes [C]. IEEE International Conference on Communications, Paris, France, Jun. 20-24, 2004, 1: 528-532.
 [8] Huang Jie, Zhou Sheng-li and Willett P. Structure, property, and design of nonbinary regular cycle codes [J]. IEEE Transactions on Communications, 2010, 58(4): 1060-1071.
 [9] 李丹, 白宝明, 孙蓉. 多元 LDPC 码与二元 LDPC 码的性能比较 [J]. 无线通信技术, 2007, (3): 1-6.
 Li Dan, Bai Bao-ming, Sun Rong. Comparative Study of Q-ary and Binary Low-Density ParityCheck (LDPC) Codes [J]. Wireless Communication Technology. 2007, (3): 1-6. (in Chinese)
 [10] Ha J. , Kim J. , McLaughlin S. W. Rate-compatible puncturing of low-density parity-check codes [J]. IEEE Transactions on Information Theory, 2004, 50(11): 2824-2836.
 [11] Ha J. , Kim J. , McLaughlin S. W. Rate-compatible punctured low-density parity-check codes with short block lengths [J]. IEEE Transactions on Information Theory, 2006, 52(2): 728-738.
 [12] Klinc D. , Ha J. , and McLaughlin S. W. On rate-adaptability of nonbinary LDPC codes [C]. 5th International Symposium on Turbo Codes and Related Topics. Lau-

same; IEEE, 2008; 231-236.

- [13] Gorgoglione M., Savin V., Declercq D. Optimized puncturing distributions for irregular non-binary LDPC codes [C]//2010 International Symposium on Information Theory and its Applications (ISITA). IEEE, 2010; 400-405.
- [14] Huang J., Zhou W., Zhou S. Structured Nonbinary Rate-Compatible Low-Density Parity-Check Codes[J]. Communications Letters, IEEE, 2011, 15(9): 998-1000.
- [15] Zhou Lin, Bai Bao-ming, Xu Ming and Chen Chao. Design of Nonbinary Rate-Compatible LDPC Codes Utilizing Bit-Wise Shortening Method [J]. IEEE Communications Letters, 2010, 14(10): 963-965.
- [16] 周林,白宝明,邵军虎,林伟. 多元 LDPC 码的速率兼容技术研究[J]. 西安电子科技大学学报,2011,38(1):147-152.
Zhou Lin, Bai Bao-ming, Shao Jun-hu, Lin Wei. On nonbinary rate-compatible LDPC codes [J]. Journal of Xidian University. 2011,38(1):147-152. (in Chinese)
- [17] 周林. LDPC 码高效编码调制技术研究[D]. 西安:西安电子科技大学博士学位论文,2011.
Zhou Lin. Research on Efficient LDPC-Coded Modulation Systems [D]. Xi'an; Dissertation for the doctoral degree in Xidian University. 2011. (in Chinese)
- [18] Voicila A., Declercq D., Verdier F., Fossorier M., and Urard P. Low-complexity decoding for non-binary LDPC codes in high order fields[J]. Communications, IEEE Transactions on, 2010, 58(5): 1365-1375.

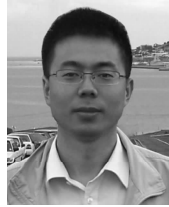
作者简介



周 林 男,1982 年生于河南南阳,博士,讲师,硕士研究生导师。2000-2011 年在西安电子科技大学分别获得信息与通信工程学士、硕士和博士学位。现任职于华侨大学信息学院及通信技术研究所。现主持国家级与校级项目各 1 项,参与国家级项目 4 项,在 IEEE Commun. Letters、通信学报等知名期刊发表论文数篇,已授权国家发明专利 2 项。主要研究方向为无线通信系统中的编码调制技术等。E-mail:linzhou@hqu.edu.cn



卢 进 男,1988 年生于湖北,现为华侨大学硕士研究生,主要研究方向为信道编码技术及应用。



彭盛亮 男,1982 年生于湖南,博士,讲师。2011 年毕业于东南大学移动通信国家重点实验室,后加盟华侨大学信息科学与工程学院,任职于通信工程系及通信技术研究所。主要研究方向涉及无线/移动通信、通信信号处理等。



蔡灿辉 男,1954 年生于福建,博士,教授。1982 年于西安电子科技大学获学士学位,1985 年于上海大学获工学硕士学位,2003 年于天津大学获工学博士学位。主要研究方向为视频通信。