

皮秒级精密延时电路的研究

Research on the Precision Time Delay Circuit in Picosecond Level

马 凯¹ 杨 峰²

(徐州医学院医学信息学院¹, 江苏 徐州 221004; 中国矿业大学(北京)机电与信息工程学院², 北京 100083)

摘 要: 基于斜坡式发生器电路充放电原理,设计了皮秒级精密延时电路。采用搭建分立电子元器件的方法,将电路核心器件 AD 放大器恒流接收器与场效应管源级组合,设计可变档位的高精密恒流源电路,并对精密电容充放电进行计时。给出了皮秒级精密延时电路部分关键电路,进行了可变档位的充电电流参数详细推导计算,并给出了充电电流档位码字。精密延时电路最小延时时间间隔达到 2 ps,在电子电路应用中具有重要的意义。

关键词: 延时电路 恒流源 可编程 数据采集 数模转换器

中图分类号: TP274+.2 **文献标志码:** A

Abstract: The precision time delay circuit in picosecond level has been designed based on the charging and discharging principle of the ramp waveform generating circuit. By using the method of setting up discrete electronic components, the core circuit component AD amplifier constant current receiver is combined with field-effect tube(FET) source terminal, the high precision constant current source circuit with variable ranges is designed, the charging and discharging time for the precision capacitor is counted; the charging current parameters at variable ranges are derived and calculated in detail. The partial critical circuits of this precision time delay circuit and the code word of charging current range are given. The minimum time delay of this circuit is 2 ps, it possesses important significance in applications of electronic circuitry.

Keywords: Time delay circuit Constant current source Programmable Data acquisition Digital analog converter

0 引言

精密延时电路广泛应用于检测与控制、家用电器、数据采集控制系统、武器引信等领域。延时电路设计方法众多,如采用定时器计数器、锁相环、差频、计算机指令拼凑和专用精密延时器件等设计方法^[1-3]。随着数字电路技术的发展,数据信号采集精度有了很大提高,各类工程应用对精密延时电路设计的要求也越来越高。由于前述几种定时或延时电路设计方法精度较低,所以很难设计出个皮秒级精度的精密延时电路,不能满足本文研究地质雷达系统中高速高精度数据采集的要求^[4-6]。

本文采用基于 OP 放大器恒流源双对称电路器件搭建分立电子元器件的方法,成功设计了精度为 2 ps 皮秒精密延时电路,提高了地质雷达系统数据采集信号的精度,也为其他应用延时电路的领域提供了一种高精密延时电路具体实现方法。

1 皮秒级精密延时电路研究

1.1 延时电路的设计原理

精密延时电路是本文设计整个地质雷达硬件系统中的关键部分,延时精度直接影响地质雷达系统的采集精度。数据采集电路设计是地质雷达系统的前端,而数据采集的精度是由延时电路的精度来决定的,延时电路的微小误差或抖动都会对信号采集精度产生很大的影响,甚至会影响到整个地质雷达系统设计精度的优劣。对于一个完整的地质雷达发射波波,单位时间内采集到的点数越多、密度越高,恢复到原始波形的可能性越大且越精密,所以设计微小的时间间隔是采集精度高低的关键^[7-10]。

本文采用斜坡式电路充放电原理设计了皮秒级高精精密延时电路,斜坡式电路充放电延时电路原理的关键是设计高精密的恒流源电路,只有对电容进行精密、快速地充放电,才能设计出时间间隔精密微小的高精密延时电路。

1.2 延时电路的结构原理

由以上分析可知,皮秒级精密延时电路设计的核心是恒流源电路,本文研究采用基于 OP 放大器设计恒流源电路,将恒流接收器与场效应管源级组合,改造

修改稿收到日期:2013-05-06。

第一作者马凯(1972-),男,2006年毕业于中国矿业大学(北京)控制理论与控制工程专业,获博士学位,副教授;主要从事计算机测量与控制、数据采集与图像处理的研究。

基于 OP 放大器的恒流源级,使信号输入用 P 沟道场效应管接负电压作为基准,电路采用 N 沟道和 P 沟道场效应管差分补偿方式设计成高精度恒流源电路。精密延时电路结构原理如图 1 所示。

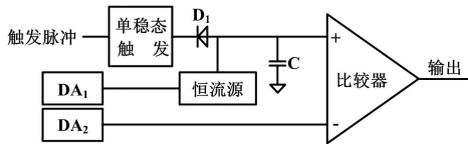


图 1 延时电路结构原理示意图

Fig. 1 Schematic diagram of the structure of time delay circuit

图 1 中, DA_1 和 DA_2 均为 16 位数模 D/A 转换器, 分别控制恒流源充电电流, 并提供快斜波转换电压。 DA_1 还可以动态调整恒流源的充电电流大小, DA_2 给高速电压比较器的反向输入端提供精密基准电压。高速电压比较器的正向输入端连接到恒流充电电容 C, 电容 C 开始充电, 当充电电容 C 上的电压超过 DA_2 提供的基准电压时, 高速电压比较器开始反转, 提供一个触发信号, 触发地质雷达系统的接收子系统进行高频脉冲接收, 然后进行 A/D 转换进入到数据采集电路。同时, 比较器电路把负向输入端接一固定精确基准电压, 保证按照固定的时间间隔使高速比较器发生反转, 触发地质雷达系统的发射子系统控制高频脉冲信号发射, 具体发射频率是由地质雷达系统的主控电路 CPLD 编写代码及上位机程序配合设计而成。单稳态触发和高速二极管 D_1 能保证充电电容 C 快速充分放电, 为下次精密延时计时作准备。

2 皮秒级延时电路设计

2.1 延时电路的实现

皮秒级精密延时电路设计属于精密仪器设计的一部分, 设计时应充分考虑各个主要部件的性能指标及分布参数, 并保持各个部件参数的一致性。由于整个延时电路的精度很高(达到皮秒级), 而电路器件本身的延时也是皮秒级, 所以要充分考虑各个器件本身的延迟参数, 才能设计出高精度的皮秒级延时电路。在选择器件设计时要将器件本身的延迟性能考虑进去, 尽量选用延迟性能较好的电子元器件^[11-13]。

本文设计的精密延时电路以恒流源电路为核心, 首先要选用精密的恒流源电路设计模式。

设计之初选用三极管设计恒流源为充电电容提供恒定电流。由于以三极管为核心设计的延时电路是以电阻上稳定的电压为基础的, 需通过计算电压和电阻的比率产生恒定的电流。因此, 稳压管提供的稳定电

压的精度及电源电压和电阻的精度, 以及整个电路本身的精度都会对恒流源电路产生一定的影响。可见, 由三极管搭建的电子电路难以保证提供的恒电流精度, 以致设计的延时电路的精度较低, 很难满足本文设计的地质雷达系统要求的延时精度。

以三极管为主要元器件设计的恒流源延时电路精度较低, 不能满足高精度地质雷达系统的要求, 因此本设计最终采用放大器为核心器件设计恒流源电路。放大器具有高输入阻抗、高共模抑制比、低线性误差、低失调漂移等优点。

本文选用高输入阻抗精密仪器放大器 AD712KR 作为设计及秒级延时电路的核心器件, AD712 是一种高速高精度单片运算放大器, 具有极低的失调电压和漂移, AD712 具有优越的交流和直流运算放大器性能, 压摆率为 16 V/W, 1 μ s 的建立时间为 $\pm 0.01\%$, 是稳定时间极高的集成电路放大器。皮秒级精密延时电路的恒流源电路图如图 2 所示。AD712 的一个输入端连接 N 沟道场效应管, 另一输入端连接基本输入电压, 两个输出端分别连接 N 沟道和 P 沟道场效应管的栅极, 采用 P 沟道和 N 沟道差分补偿方式实现精密恒流源的设计。图 2 中, R_{803} 电阻一端接 12 V 电压, 另一端接发射极跟随器器件输出恒定电流进行电容充放电。

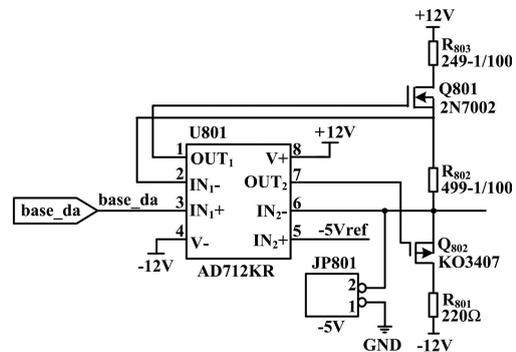


图 2 皮秒级精密延时电路图

Fig. 2 Precision time delay circuit in ricose-cond level

2.2 延时电路参数计算

图 1 中, 由数模转换器 DA_1 输出电压到图 2 中的 AD712 的正向输入端, 图 2 中的 R_{802} 一端通过 JP801 短接接地, 另一端接 AD712 的反向输入端。根据正向输入端的电压变化而变化, 在精密电阻 R_{802} 上得到变化的精密电压, 从而在 R_{803} 电阻上得到一个精确的电压值, 再连接发射极跟随器给电容 C 进行恒电流充电。

设图 1 中 DA_1 输出的最大电流为 I_0 , 那么 DA 输出的电流为: $I = I_0 \times i / 2^{16}$ 。电容恒流充电时, 电流、电压

和时间的关系为:

$$I = I_0 \times i / 2^{16} = C \times \Delta V / \Delta T \quad (1)$$

$$\Delta T = C \times \Delta V / I = C \times \Delta V / (I_0 \times i / 2^{16}) = (100 \times 10^{-12} \times 10) / (20 \times 10^{-3} \times i / 2^{16}) = 50 \times (2^{16} / i) \quad (2)$$

$$I = C \times \Delta V / \Delta T = 1\,000 \times 10^{-12} / \Delta T \quad (3)$$

$$i = 50 \times (2^{16} / I_0) / \Delta T \quad (4)$$

大斜坡的步进间隔为:

$$\Delta t = \Delta T / 2^{16} \quad (5)$$

设 DA 输出的最大电流为 20 mA, 充电电容为 100 pF, 满度电压为 10 V, 时间窗档位与电流源码字设置关系如表 1 所示。

表 1 档位与电流源码字设置关系

Tab. 1 Relationship between current code word and corresponding range

档位 /ns	最小步进 /ps	充电电流 /mA	电流源 2 进制码字	电流源 16 进制码字
64	1	15.625 000	1100100000000000	C800
128	2	7.815 000	0110010000000000	6400
320	5	3.125 000	0010100000000000	2800
640	10	1.565 000	0001010000000000	1400
1 280	20	0.781 250	0000101000000000	0A00
2 560	40	0.390 625	0000010100000000	0500

3 皮秒级延时电路测试

采用数字荧光示波器和延迟线测试仪器对地质雷达系统皮秒级精密延时电路最小步进延时时间进行测试。测试时,可以在软件系统中选择一道测试的点数少点,如 512 点或者 1 024 点,每道所用的总时间可通过延迟线测试后得到。总时间除以每道测试点点数即可以得到精密的延时时间间隔。经过实际测试得到精密延时时间为 2 ps。

4 结束语

地质雷达系统的应用领域已经渗透到众多领域,目前,国内大部分都是使用国外的地质雷达仪器,价格昂贵,并且一旦出现问题,维修困难。随着国内对地质雷达系统使用领域的增多,且对系统的精度和速度要求的不断提高,迫切需要自主知识产权的地质雷达系统。目前,国内外的地质雷达系统的步进延时精度为 5 ps^[14-15],通过对皮秒级延时电路的分析及现场分析测试,本文所设计的皮秒级精密延时电路的延时精度

假设 $I_0 = 20 \times 10^{-3} \text{ A}$, $C = 100 \times 10^{-12} \text{ F}$, $\Delta V = 10 \text{ V}$, 那么快斜坡的充电时间为:

提高到了 2 ps。这为地质雷达系统探测精细结构领域的深入研究提供了一种高精度探测仪器。

参考文献

- [1] 李霄凯,童正洪. 高速铁路隧道地质雷达法检测技术[J]. 铁道标准设计,2012(2):88-91.
- [2] 王忠涛,杨明武. 可实现快速锁定的 FPGA 片内延时锁相环设计[J]. 电子科技,2010,23(4):45-49.
- [3] 马凯,王彦文,秦晓萍,等. 地质雷达仪器 CPLD 控制系统研究与设计[J]. 煤炭工程,2011(6):12-14.
- [4] Chang C J, Liu K F R, Yeh K, et al. Delay independent criterion for multiple time-delay systems[J]. Physics Procedia,2012(25):270-277.
- [5] Mohamed E, Rabbany E. On modelling of second-order ionospheric delay for GPS precise point positioning [J]. The Journal of Navigation,2012,65(1):59-72.
- [6] Pham V T, Fortuna L, Frasca M, et al. Implementation of chaotic circuits with a digital time-delay block [J]. Nonlinear Dynamics, 2012,67(1):345-355.
- [7] Srinivasan K I, Mohamee I, Murali K, et al. Design of time delayed chaotic circuit with threshold controlier [J]. Physics Procedia, 2011,21(3):725-735.
- [8] Prudaev I A, Skakunov M S, Tolbanov O P, et al. A switching delay of avalanche S-diodes in optical-drive circuits [J]. Physics Procedia,2011,54(1):521-523.
- [9] Orita T, Takahashi H, Shimazoe K, et al. A new pulse width signal processing with delay-line and non-linear circuit[J]. Nuclear Instruments and Methods in Physics Research Section A,2011,648(S1):24-27.
- [10] Wu H, He Z, Wang L, et al. Effect of the trigger circuit on delay characteristics of a triggered vacuum switch with a six-gap rod electrode[J]. Physics Procedia,2011,39(1):335-341.
- [11] Kalâ yanov E V, Kalinin V I. Multimode self-oscillating systems with a filter in a delayed feedback circuit[J]. Journal of Communications Technology and Electronics,2010,55(4):420-428.
- [12] Nigam A, Tang Q, Amir Z, et al. Statistical moment estimation of delay and power in circuit simulation[J]. Journal of Low Power Electronics,2010,6(4):578-587.
- [13] Pan Z L, Chen L. Test approach based on decision diagrams for delay fault caused by crosstalk interferences in digital circuits [J]. Materials Science Forum,2010,1063(663):559-562.
- [14] 杨天春,周勇,李好. 超前探测中探地雷达应用与结果的处理分析[J]. 工程地质学报,2010,18(6):971-975.
- [15] 周琳,粟毅. 基于互相关的探地雷达反向投影成像算法[J]. 电子与信息学报,2011,33(11):2714-2719.

《自动化仪表》 邮发代号: 4-304, 2014 年定价: 15.00 元,全年价: 180.00 元; 国外代号: M 721

欢迎赐稿, 欢迎订阅, 欢迎宝贵建议, 欢迎惠刊各类广告