

Impact of Capacitive Dielectric Material under the Pads on High-Frequency Characteristics in HBTs *

ZHOU Shouli¹, LI Xianjie², HUANG Yongqin³, REN Xiaomin^{3*}

(1. College of Information Engineering, Zhejiang University of Technology, Hangzhou 310014, China;
2. 13th Institute of China Electronic Technology Group Corporation, Shijiazhuang 050051, China;
3. Key Laboratory of Optical Communication and Lightwave Technologies, Ministry of Education, Beijing University of Posts and Telecommunications, Beijing 100876, China)

Abstract: Based on the analysis to the measured data for the high-frequency characteristics of two heterojunction bipolar transistors (HBTs) with the same fabricated process, the influence of capacitive dielectric material under the Pads on the high-frequency characteristics in HBTs has been investigated. The conclusion is made that the capacitive reactance of dielectric material under Pads can have great impacts on the RF performance of HBTs, which should be taken into account to the HBT equivalent circuit modeling, and that the extrapolate rule for f_T , f_{MAX} of the -20dB/decade extending line may have enough erroneous because of the capacitive reactance of the dielectric material under Pads.

Key words: HBTs; pads; capacitive reactance; high-frequency performance

EEACC: 7230M;2575

doi: 10.3969/j.issn.1004-1699.2010.12.012

压焊点底下介质容抗对 HBT 高频性能影响 *

周守利¹, 李献杰², 黄永清³, 任晓敏^{3*}

(1. 浙江工业大学信息学院, 杭州 310014;
2. 中国电子科技集团公司第十三研究所, 石家庄 050051
3. 北京邮电大学光通信与光波技术教育部重点实验室, 北京 100876)

摘要:在对采用了同一流片相同制备工艺制得的两个异质结双极晶体管(HBT)高频特性实验测量数据分析比较的基础上,探讨了压焊点(Pad)底下介质容抗对 HBT 高频性能的影响,结论表明:Pad 底下的介质容抗对 HBT 的高频性能影响比较明显,且高频段[-20dB/decade]直线外推 f_T 、 f_{MAX} 的规律由于介质容抗的存在会造成较大的误差可不再有效,因而等效电路模型需作相应的修正。

关键词: HBT;压焊点;容抗;高频特性

中图分类号:TN307

文献标识码:A

文章编号:1004-1699(2010)12-1728-03

随着材料生长技术和器件制作工艺技术的进步,HBT 的高频性能不断得以提高,已在微波、毫米波器件和高速集成电路中得到广泛的应用和发展。

HBT 的高频特性不仅受外基区电阻、基区电极接触电阻、外基区-集电区电容和布线电感等参量制约,而且衬底电容也是不可忽略的影响器件高频特性的寄生参数,特别是对于功率晶体管

来说,集电区-衬底的面积远大于发射区,故衬底电容在零偏时的值将很大,而衬底电容的存在将对 HBT 的 BC 结电容 C_{bc} 产生寄生效应^[1], C_{bc} 是限制 HBT 工作频率和器件高速性能的主要因素之一^[2]。因此衬底质量问题是影响 HBT 器件可靠性的关键因素之一,衬底材料将极大地影响器件的频率性能,通常在射频 HBT 器件制备工艺上需要

采用特殊方法使衬底尽可能的绝缘化^[3-4]。但在 HBT 与光电探测器如 PIN 的光电集成 (OEIC) 器件的设计中,堆叠式的外延结构不可避免的会引入寄生电容^[5]。

本文基于压焊点底下具有额外介质的一个用来与 PIN 集成的 HBT 与压焊点底下只有理想半绝缘衬底的一个传统 HBT 的高频测量数据之间的比较,探讨了衬底如果存在介质容抗情况下器件的高频性能的降级退化问题。

1 实验

实验采用的外延片是由中科院上海微系统与信息技术研究所提供的,外延层是在半绝缘(100)面 InP 衬底上用 GSMBE 技术生长的。材料的两种外延结构如图 1、图 2 所示,Si 和 Be 分别作为 n 型和 p 型掺杂剂;图 1 结构制备得到的器件记为 HBT-1,图 2 结构制备得到的器件记为 HBT-2。两外延片结构,在基区两侧有两层 5 nm 厚未掺杂的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 隔离层,主要是为了防止基区杂质外扩散到发射区和集电区^[6]。两外延片结构用来制备 HBT 的部分唯一不同之处是基区厚度的不同;此外,对于图 2 所示的 InP 基外延片结构,200 nm 厚的 InP 缓冲层底到衬底之间的额外部分用来制作 p-i-n-PD,以探讨其与 HBT 的集成(200 nm 厚的缓冲层用作为 HBT 与 PD 的隔离)。为了避免台面太厚而致引线断裂的问题^[7],不同于 HBT 集电区腐蚀至衬底的习惯做法,对于图 2 外延片结构 HBT 的制备,集电区只腐蚀至 InP 缓冲层上面;因此对于 HBT-2,压焊点下面等效于衬底的材料包括 200 nm 厚的缓冲层及其底下的整个结构。

Layer	Type	Doping(cm^{-3})	Thickness(nm)
Emitter Cap	$\text{n}^+-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	1×10^{19}	100
	n-InP	3×10^{19}	50
Emitter	n-InP	3×10^{17}	100
Spacer	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	undoped	5
Base	$\text{p}^{++}-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	3×10^{19}	60
Spacer	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	undoped	5
Collector	$\text{n}^--\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	2×10^{16}	400
Subcollector	$\text{n}^+-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	1×10^{19}	500
InP Substrate			

图 1 HBT-1 的外延片结构

两外延片在同一的投片流程中采用相同的制备工艺,共用的掩膜版图如图 3 所示,发射极台面 $A_E = 3 \mu\text{m} \times 10 \mu\text{m}$ 。

Layer	Type	Doping(cm^{-3})	Thickness(nm)
Emitter Cap	$\text{n}^+-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	1×10^{19}	100
	n-InP	3×10^{19}	50
Emitter	n-InP	3×10^{17}	100
Spacer	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	undoped	5
Base	$\text{p}^{++}-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	3×10^{19}	80
Spacer	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	undoped	5
Collector	$\text{n}^--\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	2×10^{16}	400
Subcollector	$\text{n}^+-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	1×10^{19}	500
Undoped			200
P-contact	$\text{p}^{++}-\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	1×10^{19}	250
Undoped	InP	---	200
Undoped	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	---	700
N-contact	n-InP	3×10^{19}	500
InP Substrate			

图 2 HBT-2 的外延片结构

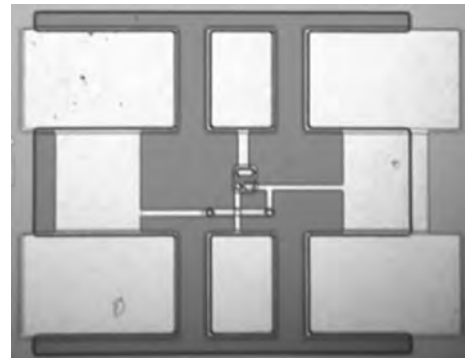


图 3 实验所采用的版图

2 高频特性测试与分析

器件的高频特性由 HP8510C 网络分析仪测得。对于发射极面积为 $3 \mu\text{m} \times 10 \mu\text{m}$ 的器件,在偏压 $V_{ce} = 1.0 \text{ V}$ 、 $I_c = 12 \text{ mA}$ 时,在片测试了两 HBT 器件的 S 参数,并分别转换得到两 HBT 的正向电流增益 H_{21} 和功率增益 MaxGain 随频率的变化曲线,如图 4、图 5 所示。图 4 作曲线的延长线,通过外推法可以得到 InP/In-GaAs HBT 的截止频率 f_T 为 48 GHz,最高振荡频率 f_{MAX} 为 31 GHz;图 5 与频率横坐标的交点可以读出相应的截止频率 f_T 约为 16.5 GHz,最高振荡频率 f_{MAX} 约为 13 GHz。与图 4 的实验结果相比,图 5 的 f_T 和 f_{MAX} 减少幅度分别为 66% 和 58%;而对于图示的器件结构,基区厚度从 60 nm 增加到 80 nm 引起的 f_T 、 f_{MAX} 经估算减少不到 10%^[8]。因此除了基区厚度的增加引起 f_T 和 f_{MAX} 略微的减少外, f_T 和 f_{MAX} 很大一部分减少应该归因于压焊点(Pad)下面的隔离层与 PD 结构的容抗所引起的寄生效应^[5,9]。图 4 和图 5 的测试结果的比较表明:由于制备得到的 HBT-2 采用图 2 堆叠式的外延片结构的压焊点(Pad)底下存在约 $5 \times 10^{-4} \text{ pF}/\mu\text{m}^2$ 的衬底电容

C_{ps} 与 BC 结电容 C_{bc} 可比拟,因而 C_{ps} 与 HBT 结电容、电阻的耦合较强,造成高频段 $[-20 \text{ dB/decade}]$ 直线外推 f_T 、 f_{MAX} 的规律有较大的误差而不再有效,等效电路模型需作相应的修正;而图 1 外延片结构制备得到的 HBT-1 由于采用理想的半绝缘衬底,Pad 底下的介质电容 C_{ps} 与 BC 结电容 C_{bc} 相比极微可忽略,因而高频段 $[-20 \text{ dB/decade}]$ 直线外推 f_T 、 f_{MAX} 的规律成立。

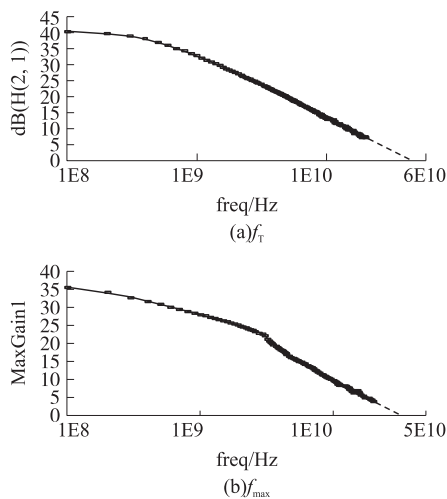


图 4 HBT-1 的高频特性

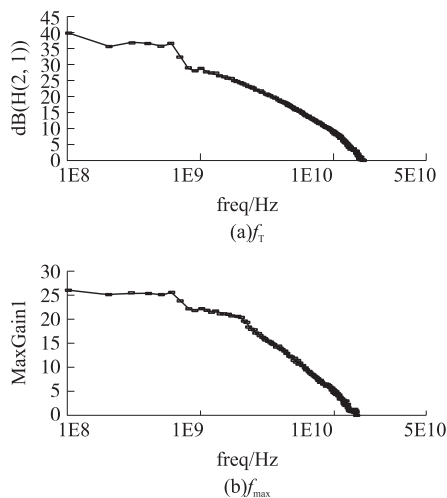


图 5 HBT-2 的高频特性

3 结束语

在高频 HBT 的制备上,衬底的选择和工艺处理也是一个不容忽视的问题,而且随着工艺技术的进步,



周守利(1972-),男,江西广丰人,2002.09-2006.07在北京邮电大学攻读博士学位,师从任晓敏教授,2006年7月博士毕业后在浙江工业大学信息学院从事教学科研工作,主要研究方向为RFID技术和射频传感器件, zhoushl@zjut.edu.cn;

为了降低传输线的损耗,采用加入多层薄膜介质层的衬底已有不少报道^[10-11]。然而对于 HBT 的高频测试,由于不能直接准确测定 h 参数,因此常采用易于测量的 S 参数,然后再转化为 h 参数,利用高频段 $[-20 \text{ dB/decade}]$ 直线外推 f_T 、 f_{MAX} 的规律得到相应的 HBT 高频特性^[12]。至目前为止,这种外推频率法的准确程度受衬底质量的影响问题还从没有得到过重视,且相关文献报道也很少,因此本文对从事 HBT 研制的科研和实验测试人员具有一定的参考价值。

参考文献:

- [1] Kim H S, Kim H J, Hong S E, et al. Fabrication and Characteristics of an InP Single HBT and Waveguide PD on Double Stacked Layers for an OEMMIC[J]. ETRI Journal, 2004(1): 61-64.
- [2] 杨维明,史辰,谢万波,等. 基于高电阻率衬底的 Si/SiGe HBT (英文)[J]. 功能材料与器件学报,2006(6):541-545.
- [3] Lee Q, Martin S C, Mensa D, et al. Submicron Transferred-Substrate Heterojunction Bipolar Transistors[J]. IEEE Electron Device Letters, 1999(8): 396-398.
- [4] DAI Guanghao, WANG Shengrong, LI Wenjie. Improvement on Frequency Performance of SOI SiGe HBT[J]. Semiconductor Photonics and Technology, 2006(3): 150-152.
- [5] Huang Wei-kuo, Huang Shou-chian, Chung Hsiao-wen, et al. 37 GHz Bandwidth Monolithically Integrated InP HBT/Evanescently Coupled Photodiode[J]. IEEE Photonics Tech Lett, 2006(12): 1323-1325.
- [6] 苏树兵,刘新宇,徐安怀,等. MBE 生长的 InP DHBT 的性能(英文)[J]. 半导体学报,2006,27(5):792-795.
- [7] 李献杰,曾庆明,徐晓春,等. 1.55 μm 光发射 OEIC 技术研究[J]. 半导体光电,2002(1):23-25.
- [8] 周守利. 异质结双极晶体管器件物理和制备及其与光电探测器的单片集成[D]. 北京邮电大学博士学位论文,2006.
- [9] Chen Tzu-Pin, Lee Chi-Jhung, Lour Wen-Shiung, et al. On the Breakdown Behaviors of InP/InGaAs Based Heterojunction Bipolar Transistors (HBTs)[J]. Solid-State Electronics,2009(2):190-194.
- [10] Harker S D, Havens R J, Paasschens J C J, et al. An S-Parameter Technique for Substrate Resistance Characterization of RF Bipolar Transistors[J]. IEEE Bctm, 2000(10): 176-179.
- [11] Lee J M, Min B G, Kim S I, et al. Fabrication and Temperature-Dependent Characteristics of AlGaAs/GaAs Heterojunction Bipolar Transistors with an AlGaAs-Ledge Structure[J]. Journal of the Korean Physical Society, 2002(2): 320-324.
- [12] Yu Jinyong, Liu Xinyu, Su Shubing, et al. InP/InGaAs Heterojunction Bipolar Transistor with Base μ -Bridge and Emitter Air-Bridge[J]. Chinese Journal of Semiconductors, 2007(2): 154-158.



任晓敏(1958-),男,教授,博士生导师,北京邮电大学副校长兼光通信与光波技术教育部重点实验室主任,国家杰出青年科学基金获得者,国家 973 计划项目首席科学家,国家 863 计划光电子专家,主要研究方向为光纤通信与光波技术、半导体光电子学等领域的研究和教学工作,发表学术论文近 200 篇。