

文章编号 1004-924X(2014)06-1571-06

基于多级半带滤波器的超声相控阵聚焦延时

刘桂雄^{1*}, 唐文明¹, 谭大基²

(1. 华南理工大学 机械与汽车工程学院, 广东 广州 510640;

2. 广州多浦乐电子科技有限公司, 广东 广州 510663)

摘要:建立了基于多级半带滤波器的超声相控阵聚焦延时系统,以提高仪器延时精度。研究了聚焦延时原理与延时算法的实现。首先,采用内插滤波的方法,设计了半带滤波器作为内插滤波器;然后,对8倍内插结构进行了改进,通过多级半带内插滤波器合成技术,将合成后的滤波器分解为8个子滤波器进行同时滤波,使得内插与多相分解可同时进行。最后,通过对延时算法的仿真分析与现场可编程门阵列(FPGA)的实现,验证了此算法的可行性。实验结果表明:该系统在100 MHz采样率的条件下可实现1.25 ns延时精度,与同性能普通有限长单位冲激响应(FIR)内插滤波器相比,运算量最大可减少21.4%。此方案在运算量、计算速度、分辨率、性价比方面均具有较大优势,非常适合于实时性强、精度高的聚焦延时算法的实现。

关键词:超声相控阵;延时精度;半带滤波器;滤波器合成;多相内插;现场可编程门阵列

中图分类号: TB553; TN713 **文献标识码:** A **doi:** 10.3788/OPE.20142206.1571

Focusing time delay of ultrasonic phased array based on multistage half-band filter

LIU Gui-xiong^{1*}, TANG Wen-ming¹, TAN Da-ji²

(1. School of Mechanical & Automotive Engineering, South China
University of Technology, Guangzhou 510641, China;

2. Guangzhou Doppler Electronic Technologies Co., Ltd., Guangzhou 510663, China)

* Corresponding author, E-mail: megxliu@scut.edu.cn

Abstract: An ultrasonic phased focusing time delay system was established by using the multi-stage half-band filters to improve the accuracy of ultrasonic phased array instruments. The principle of the focusing time delay and the realization of the corresponding time delay algorithm were investigated. Firstly, the interpolation filter with a half-band one was used as an interpolation filter based on interpolation method. Then, the structure of the $8 \times$ interpolation was improved. With a synthesis technique of a multi-stage half-band interpolation filter, the synthesized filter was divided into 8 sub-filters to work at the same time. In this way, both interpolation and polyphase decomposition could be simultaneously processed. Finally, the feasibility of this delay algorithm was verified by using the simulation analysis and the implementation of Field Programming Gate array(FPGA). The experimental re-

收稿日期:2013-12-11;修订日期:2014-02-05.

基金项目:国家重大科学仪器设备开发专项资助项目(No. 2013YQ230575)

sults show that the time delay accuracy of the system is 1.25 ns at a sampling rate of 100 MHz. Comparing with the ordinary Finite Impulse Response(FIR) interpolation filter, the amount of computation with proposed interpolation filter can be reduced by 21.4% under the same condition. The program is characterized by lower computation amount, fast computing speed, excellent resolution and cost efficiency and can improve the overall performance for phased array instruments.

Key words: ultrasonic phased array; time delay accuracy; half-band filter; filter synthesis; polyphase interpolation; Field Programmable Gate Array(FPGA)

1 引言

超声相控阵技术通过对超声阵列换能器中各阵元进行相位延时控制,获得灵活可控的合成波束以及随意控制聚焦位置来实现动态聚焦、高速扫查、扇形扫描和可检测复杂形状物体的无损检测等^[1],是目前超声无损检测的研究热点。其中,精密聚焦延时是超声相控阵动态聚焦^[2]的核心,可用于形成硬件线延时^[3]、采样延时^[4]、专用芯片延时^[5]、软件延时^[6]等精确延时方法。不过,硬件线延时、采样延时、专用芯片延时等方法存在通用性差、成本高、修改控制困难等缺点;而软件延时借助灵活的数字信号处理算法来实现精确延时,具有通用性强、移植性好等优点,但算法较为复杂。鉴于现场可编程门阵列(Field Programmable Gate Array, FPGA)内部主要是与、或门电路,可快速并行实时处理信号的特点,本文基于一种多级半带内插滤波器^[7](Half Band Filter, HBF)合成技术,对超声回波信号进行内插滤波与多相分解来实现信号延时,并基于 FPGA 实现此算法,在整个系统时钟为 100 MHz 下,实现了 1.25 ns 的信号延时。实验表明其在运算量、计算速度、分辨力、性价比方面均具有较大优势,适用于实时性强、精度高的聚焦延时算法的实现。

2 基于多级半带滤波器的超声相控阵聚焦延时原理

半带滤波器作为一类特殊 FIR 滤波器,适合内插率为 2 的抗镜像滤波^[8],因此可选用半带滤波器作为多相内插滤波器来实现波速延时^[9]。在超声相控阵系统中,设整个数字系统主频率为 100 MHz,要实现 1.25 ns 延时聚集精度,必须通

过 8 倍内插从 100 MHz 采样率内插到 800 MHz。为减轻硬件实现负荷,可使用多相分解法把高速率信号分解成 8 路低速率信号,实现 1.25 ns 的延时精度,整个延时算法方便在 FPGA 上实现。图 1 所示为基于多级半带滤波器的超声相控阵聚焦延时的原理框图。

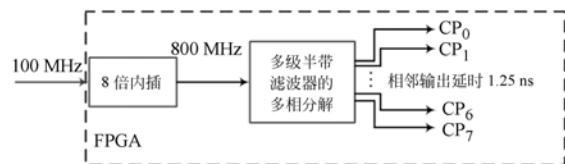
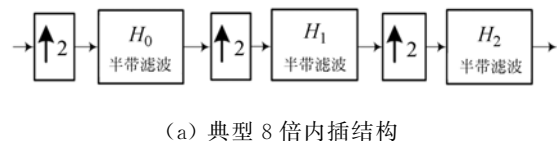


图 1 基于多级半带滤波器的超声相控阵聚焦延时原理框图

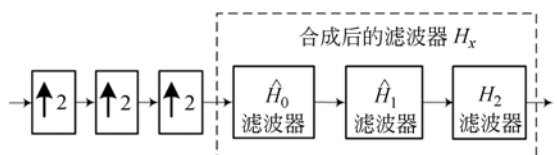
Fig. 1 Diagram of focusing delay for ultrasonic phase array based on multi-stage half-band filter

2.1 多级半带滤波器设计

超声相控阵系统从 100 MHz 采样率内插到 800 MHz,须通过 8 倍内插。为了满足半带滤波器使用条件,8 倍内插需通过 3 级内插完成,每次内插 2 倍。图 2 所示为 8 倍内插原理结构框图,图 2(a) 包含 3 次内插和 3 个滤波器,实现较复



(a) Typical $8 \times$ interpolation structure



(b) 改进 8 倍内插结构

(b) Improved $8 \times$ interpolation structure

图 2 8 倍内插原理结构框图

Fig. 2 Block diagram of $8 \times$ interpolation principle

杂;图 2(b)把所有半带滤波器移到右端形成一个滤波器,有利于一次性实现多相内插结构。

由于整个系统是一个线性时不变系统,可以看出 \hat{H} 由 H_0 内插 4 倍得到, \hat{H}_1 由 H_1 内插 2 倍得到,由于实系数零相位半带 FIR 滤波器系数集形式^[10] $H(n) = \{x, 0, x, 0, \dots, 0, x, 0.5, x, 0, \dots, 0, x, 0, x\}$, 系数长度 $L = 4J + 3 (J \in N^+)$, 设 H_0, H_1, H_2 3 个滤波器系数相同,即系数 $H(n)$ 、系数长度 $L(H(n))$ 可表示为:

$$H(n) = \{x, 0, x, 0, \dots, 0, x, 0.5, x, 0, \dots, 0, x, 0, x\},$$

$$L(H(n)) = 4J + 3 (J \in N^+).$$

(1)

则滤波器 \hat{H}_0, \hat{H}_1 的系数与系数长度分别为:

$$\hat{H}_0(n) = \{x, 0, 0, 0, 0, 0, 0, 0, x, 0, 0, 0, 0, 0, 0, 0, \dots, x, 0, 0, 0, 0.5, 0, 0, 0, x, \dots, 0, 0, 0, 0, 0, 0, 0, x, 0, 0, 0, 0, 0, 0, x\},$$

$$L(\hat{H}_0(n)) = 4L - 3,$$

(2)

$$\hat{H}_1(n) = \{x, 0, 0, 0, x, 0, 0, 0, \dots, 0, 0, 0, x, 0, 0, 5, 0, x, 0, 0, 0, \dots, 0, 0, 0, x, 0, 0, 0, x\},$$

$$L(\hat{H}_1(n)) = 2L - 1 = 8J + 5,$$

(3)

则合成滤波器 $H_x = \hat{H}_0 * \hat{H}_1 * H_2$ (* 表示卷积)长度^[11]为:

$$L(H_x(n)) = L(\hat{H}_0(n)) + L(\hat{H}_1(n)) + L(H_2(n)) - 2 = 7L - 6 = 28J + 15,$$

(4)

运用 Matlab 函数 $H_x = conv(conv(\hat{H}_0, \hat{H}_1), H_2)$, 求解 $H_x = \hat{H}_0 * \hat{H}_1 * H_2$, 通过穷举、归纳法 ($J \in N^+$) 分析出 $H_x(n)$ 结构, 可得滤波器系数集 $H_x(n)$ 为:

$$H_x(n) = \{x, 0, x, \dots, 0, x, 0, x, x, x, 0, x, x, x, \dots, 0, x, x, x, x, x, x, x, 0, x, x, x, x, x, x, x, 0.5, x, x, x, x, x, x, x, 0, x, x, x, x, x, x, x, 0, \dots, x, x, x, 0, x, x, x, 0, x, \dots, 0, x, 0, x\},$$

(5)

系数结构中 $\{x, 0\}, \{x, x, x, 0\}, \{x, x, x, x, x, x, 0\}$ 分别含有 $2J$ 项, 所以 H_x 中 0 系数的个数 $M = 6J (J \in N^+)$ 。由于信号滤波为卷积过程(主要包括乘、加运算), 当滤波器系数为 0 时, 不需乘、加运算, 可大量减少运算量, 因此, 上述 H_x 滤波器减少的相对运算量为:

$$\zeta\% = \frac{M}{L(H_x(n))} = \frac{6J}{28J + 15} = p(J) (J \in N^+),$$

(6)

再由式(4)有:

$$J = \frac{L(H_x(n)) - 15}{28},$$

(7)

推得:

$$\zeta\% = p\left(\frac{L(H_x(n)) - 15}{28}\right) = \frac{3}{14} \cdot \left[1 - \frac{15}{L(H_x(n))}\right],$$

(8)

并且有:

$$\lim_{L(H_x(n)) \rightarrow +\infty} \zeta\% = 21.4\%.$$

(9)

这说明合成滤波器 H_x 系数含 0 的最大百分比为 21.4%。由式(6), 在该设计方案下, 若 $J = 1$, 则 $\zeta\% = 13.95\%$; 若 $J = 10$, 则 $\zeta\% = 20.34\%$; $J \rightarrow +\infty, \zeta\% = 21.4\%$ 。这个结果, 特别是对多通道相控阵来说具有重大实际应用价值。

2.2 多级半带滤波器多相分解结构

为了减轻硬件实现负荷, 可用多相分解把高速率信号分解成几路低速率信号。因此, 将内插器与数字滤波器结合, 使滤波器内插之前工作在较低采样率以降低其功耗、负荷。同时, 内插因子为 R, N 阶的内插滤波器多相结构^[12], 利用内插滤波器延时线上某些抽样点为零值的特点, 内插器可省略而无需寄存零值抽样点, 滤波器被分解为 R 个子滤波器:

$$h_k(n) = h(k + Rn), \{k = 0, 1, 2, \dots, R-1; n \in N | k + Rn \leq N\}.$$

(10)

若用 Matlab 设计长度 $L(H_x(n)) = 43$ 、通带截止频率为 25 MHz 的合成滤波器, 系数定点化(扩大 2 048 倍)处理后可得:

$$H_x(n) = \{0, 0, 1, 2, 2, 0, -7, -15, -21, -26, -28, -25, -17, 0, 31, 70, 111, 151, 189, 221, 246, 256, 246, 221, 189, 151, 111, 70, 31, 0, -17, -25, -28, -26, -21, -15, -7, 0, 2, 2, 1, 0, 0\}.$$

(11)

则该合成滤波器可分解成系数分别为:

$$\begin{cases} h_0(n) = \{0, -21, 111, 189, -28, 1\} \\ h_1(n) = \{0, -26, 151, 151, -26, 0\} \\ h_2(n) = \{1, -28, 189, 111, -21, 0\} \\ h_3(n) = \{2, -25, 221, 70, -15\} \\ h_4(n) = \{2, -17, 246, 31, -7\} \\ h_5(n) = \{0, 0, 256, 0, 0\} \\ h_6(n) = \{-7, 31, 246, -17, 2\} \\ h_7(n) = \{-15, 70, 221, -22, 2\} \end{cases},$$

(12)

共 8 个子滤波器, 实现 8 倍内插滤波。

3 仿真分析与延时算法的 FPGA 实现

3.1 合成滤波器性能仿真分析

超声相控阵回波信号带宽一般为 0.5~25 MHz,原始信号采样率为 100 MHz(系统 ADC 采样时钟与 FPGA 工作时钟来自同一个时钟源),内插 8 倍后采样率为 800 MHz,系统设计抗镜像半带滤波器的通带截止频率为 25 MHz,滤波器 H_0 、 H_1 、 H_2 的系数长度 $L=7$,即取系数长度最小($J=1$)。图 3 所示为 H_x 滤波器对数幅频特性曲线图,横坐标表示输入频率,纵坐标表示输出、输入信号幅度的对数值,从图可知滤波器 H_x 第一级抗镜像频点(100 MHz)衰减达 -50 dB,可满足系统性能要求。

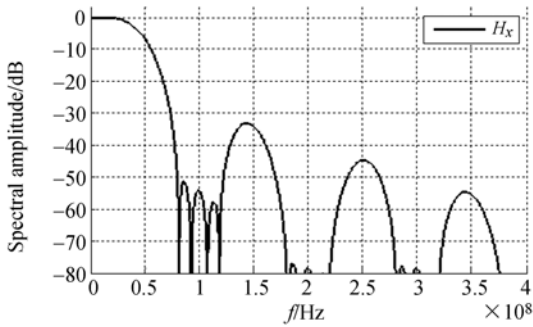


图 3 H_x 滤波器对数幅频特性曲线图

Fig. 3 Curves of H_x filter logarithmic amplitude-frequency characteristics

3.2 内插 8 倍多相分解算法 ModelSim 仿真

基于多级半带滤波器多相分解结构设计(带宽 25 MHz、长度 $L=43$ 、内插因子 $R=8$),设相控

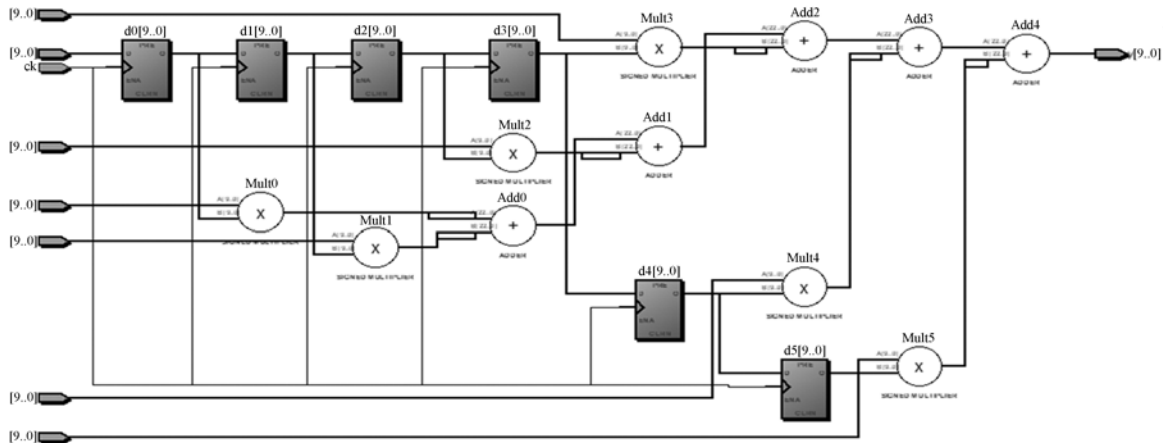


图 5 波形延时数字电路图

Fig. 5 Diagram of waveform delay digital circuits

阵系统回波信号采样率与 FPGA 主频均为 100 MHz,8 倍内插滤波,多相分解成 8 相输出,可得到相邻两相延时 1.25 ns。使用 Mentor 公司 ModelSim 软件^[13]进行仿真,clk 为 100 MHz 时钟(周期 10 ns),din 为 5 MHz 正弦信号(模拟超声回波),8 相输出分别为 y_0 、 y_1 、 y_2 、 y_3 、 y_4 、 y_5 、 y_6 、 y_7 。图 4 所示为内插 8 倍的多相分解算法仿真结果,可以得出相邻两路延时,第 1、8 路之间输出延时 8.75 ns (即 8 750 ps)。(注:有 1.25 ns 延时输出,就可得若干倍 1.25 ns 延时去控制聚焦)。

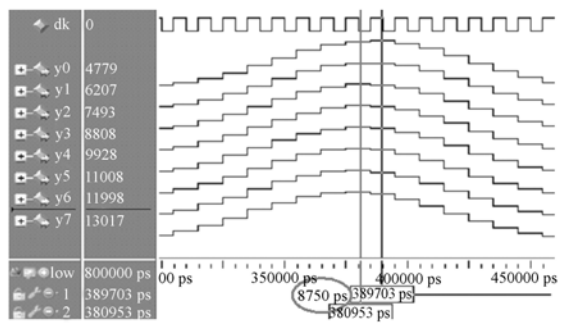


图 4 内插 8 倍的多相分解算法仿真结果

Fig. 4 Simulation results of $8 \times$ interpolation poly-phase decomposition algorithm

3.3 延时的 FPGA 实现与效果

采用 Altera 公司 Arria-II; EP2AG X65DF 29I5 的 FPGA 作为相控系统数字信号处理器,在 100 MHz 工作频率下,采用 5 MHz 标准超声回波探头进行测试,利用 FPGA 实现本延时算法,观察 8 相信号的输出效果。图 5、图 6 分别为 FPGA 实现的其中一路波形延时数字电路图以及超

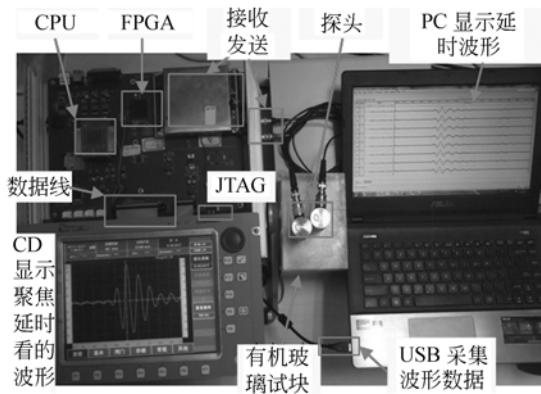


图 6 多级半带滤波器聚焦延时技术装置照片

Fig. 6 Photos of multi-stage half-band filter focusing delay devices

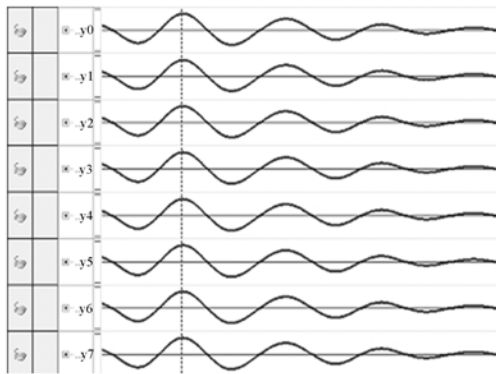


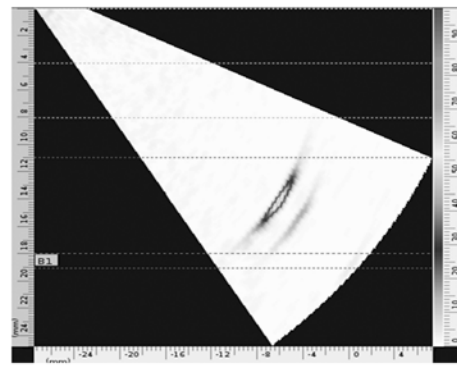
图 7 内插 8 倍的多相分解算法实测波形图

Fig. 7 $8\times$ interpolation algorithm polyphase decomposition measured waveforms

声相控阵系统中应用多级半带滤波器的聚焦延时装置照片。通过设置图 5 中左边输入不同子滤波器系数(h_x)可得到每一路延时信号,延时实时波形效果良好,证明本文所研究延时算法的实用性。图 7 所示为内插 8 倍的多相分解算法实测波形图,该波形图由 Altera Quartus II 自带的嵌入式逻辑分析仪 SignalTap II Logic Analyzer 从 FPGA 内部直接读出,分析 y_0 与 y_7 可测出两路信号相位相差一个时钟周期(10 ns),间接测出相邻两路时差为 $10/8=1.25$ ns。

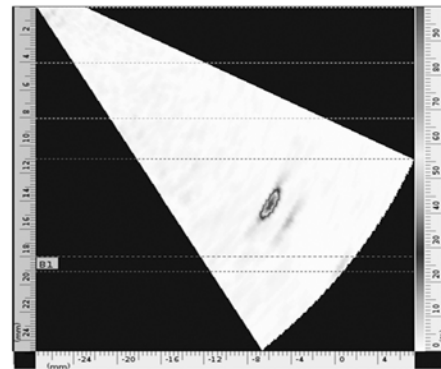
3.4 1.25ns 延时的聚焦效果

鉴于目前国内对相控阵超声仪器没有统一测试标准,本文用对广州多浦乐电子科技有限公司的 PA2000 型超声相控阵仪器进行延时 2.5 和 1.25ns 对 $\Phi 1$ mm 缺陷前后实测对比,图 8 为两种延时精度相控阵扇扫 $\Phi 1$ mm 缺陷效果图,可以



(a)2.5 ns 延时精度扇扫图

(a)S-scan of 2.5 ns delay accuracy



(b)1.25 ns 延时精度扇扫图

(b)S-scan of 1.25 ns delay accuracy

图 8 两种延时精度相控阵扇扫 $\Phi 1$ 缺陷图

Fig. 8 S-scan $\Phi 1$ defect map of two delay accuracy phased arraies

看出 1.25 ns 延时聚焦图像较以前 2.5 ns 的聚焦图像清晰,成像质量得到提高。

4 结 论

本文提出的多级半带内插滤波器合成技术属于软件算法延时的一种。该技术通过对超声回波信号进行内插滤波与多相分解,实现了信号延时,并基于 FPGA 上实现了此算法,其在运算量、计算速度、分辨力等方面均具有较大优势。通过改进 8 倍内插结构,首次提出合成滤波器长度计算方法,并利用该方法设计出合成滤波器,与等效的普通 FIR 滤波器相比,运算量最大可减少 21.4%,最少也能减少 13.95%,该结果具有重大实际应用价值;考虑到对 8 倍内插后 800 MHz 速率的信号进行延时的可实现性难度较大,文中把

内插后的信号多相分解输出 8 路 100 MHz 速率信号,实现了相邻两路 100 MHz 速率信号延时

1.25 ns,大大降低了实现难度;本文方案对提高整个相控阵仪器性能有着重要的实际意义。

参考文献:

- [1] 马建设,李合银,程雪岷,等. 嵌入式自动聚焦摄像模组控制系统的设计[J]. 光学精密工程,2012,20(10): 2222-2227.
MA J SH, LI H Y, CHENG X M, *et al.*. Control system for embedded focusing camera module [J]. *Opt. Precision Eng.*, 2012, 20(10): 2222-2227. (in Chinese)
- [2] JORGE F C, JORGE C, LUIS S I, *et al.*. New method for real-time dynamic focusing through interface [J]. *IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control*, 2013, 60(4):739-751.
- [3] QUAEGBUR N, MASSON P. Correlation-based imaging technique using ultrasonic transmit-receive array for Non-destructive evaluation[J]. *Ultrasonics*, 2012, 52(8):1056-1064.
- [4] KO R T, CHEN M Y, HOPPE W C. Ultrasonic measurements of velocity for modulus assessment of a material using a delay line approach[J]. *39th Annual Review of Progress in Quantative Nondestructive Evaluation (QNDE)*. 2013, (1511): 1446-1453.
- [5] TAI K SONG, JAMES F. Ultrasonic dynamic focusing using an analog FIFO and asynchronous sampling [J]. *IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control*, 1994, 41(3): 326-32.
- [6] INSOO K. CMOS ultrasound transceiver chip for high-resolution ultrasonic imaging systems [J]. *IEEE Transactions on Biomedical Circuits and Systems SYSTEMS*, 2009, 3(5): 293-303.
- [7] 王平,高阳,范文政,等. 一种基于相对声程差的高精度逐点聚焦实现方法[J]. 声学学报,2012,37(5): 508-515.
WANG P, GAO Y, FAN W ZH, *et al.*. A high precision algorithm for dynamic focusing based on relative acoustic path difference in ultrasound imaging [J]. *Acta Acustica*, 2012,37(5): 508-515. (in Chinese)
- [8] KHAN, ISHTIAQ R. Flat magnitude response FIR halfband low/high pass digital filters with narrow transition bands [J]. *Digital Signal Processing*, 2010,20(2): 328-336.
- [9] 罗玉昆,罗诗途,罗飞路,等. 激光超声信号去噪的经验模态分解实现及改进[J]. 光学精密工程,2013,21(2): 480-489.
LUO Y K, LUO SH T, LUO F L, *et al.*. Realization and improvement of laser ultrasonic signal denoising based on empirical mode decomposition [J]. *Opt. Precision Eng.*, 2013, 21(2): 480-489. (in Chinese)
- [10] TAY D B H. Design of halfband filters for orthonormal wavelets using ripple-pinning [J]. *IET Signal Processing*, 2011,5(1):40-48.
- [11] JOHN G P, DIMITRIS G M. 数字信号处理(第4版)[M]. 北京:电子工业出版社,2007.
JOHN G P, DIMITRIS G M. *Digital Signal Processing (Fourth Edition)* [M]. Beijing: Publishing House of Electronics Industry, 2007. (in Chinese)
- [12] 黄晓红,王兆华. 全相位 2 种半带滤波器及在滤波器组中的应用[J]. 天津大学学报,2006,39(7): 820-825.
HUANG X H, WANG ZH H. Two kinds of all phase half-band filter and it's application in the filter banks [J]. *Journal of Tianjin University*, 2006, 39(7): 820-825. (in Chinese)
- [13] 范逸鸣. 基于 LUT 的 FPGA 时序仿真的设计与实现[D]. 西安:西安电子科技大学,2012.
FAN Y M. *Design And Implementation of The Timing Simulation for FPGA Based on LUT* [D]. Xi'an: Xi'an Electronic and Science University, 2012. (in Chinese)

作者简介:



刘桂雄(1968—),男,广东揭阳人,教授,博士生导师,1990年、1995年于重庆大学分别获得学士、博士学位,主要从事智能传感技术与网络化控制、无损检测技术及仪器、面向节能减排的测控技术等方面的研究。E-mail: megxliu@scut.edu.cn



唐文明(1983—),男,广西桂林人,博士研究生,2005年、2008年于哈尔滨理工大学分别获得学士学位、硕士学位,主要从事超声无损检测、信号处理方向。E-mail: twm316@163.com

(版权所有 未经许可 不得转载)