

考试科目： (923) 微机原理及应用 (II) 共 3 页

★★★★ 答题一律做在答题纸上，做在试卷上无效。★★★★

一、填空题 (共 20 分，每小题 2 分)

1. 微处理器由 ①、控制器和内部寄存器阵列 3 部分组成。
2. 指令寄存器用来存放从 ② 取出的、将要执行的指令。
3. 8086/8088 的 20 位物理地址是由段寄存器中的段地址左移四位后，再与 16 位 ③ 经过运算而得到。
4. 某微处理器的地址引脚数是 18 条，则该处理器能寻址 ④ 字节的存储单元。
5. 把二进制整数转换为八进制整数时，从二进制数的最低位开始，每 3 位分为一组，若最高位的这一组不足 3 位，则在最高位的左边加 ⑤ 补足到 3 位。
6. INTR 为可屏蔽中断输入信号，CPU 在每个指令周期的最后一个 ⑥ 状态采样此信号。
7. 汇编语言的指令语句是一种执行性语句，伪指令语句是一种 ⑦ 语句。
8. 动态基本存储电路所需的管子数目比静态的要 ⑧，故提高了集成度，降低了成本。
9. 接口电路中传输的信息可分为三类：数据信息、⑨、控制信息。
10. 一般 CPU 输入/输出的信号都是 TTL 电平，而外设的信号就不一定是 TTL 电平，为此，在外设与 CPU 连接时，需要进行 ⑩。

二、选择题 (共 26 分，每小题 2 分)

1. 8086/8088 的内部寄存器包括：累加器、(①)、程序计数器、地址寄存器和标志寄存器。
A. 指令寄存器 B. 指令译码器 C. 数据寄存器 D. 专用寄存器
2. 逻辑地址 1000H: 2000H 所对应的物理地址为 (②)。
A. 1200H B. 12000H C. 2100H D. 21000H
3. 8086/8088 的执行单元中有 4 个 16 位数据寄存器，它们分别是 (③)、BX、CX 和 DX。
A. AX B. AH C. AL D. CS
4. 设 AX 中的内容为 F0F0H，执行 AND AX, 7788H 指令后，AX 寄存器中的值为 (④)。
A. 7080H B. F0F0H C. F7F8H D. FFFFH
5. 8086/8088 指令系统中把处于当前代码段的过程称为近过程，用 NEAR 表示；而把其他代码段的过程称为 (⑤)，用 FAR 表示。
A. 段外过程 B. 远过程 C. 段间过程 D. 间接过程
6. 指令语句中的标号用来作为程序转移的转向地址，具有 3 种属性，即段地址、(⑥) 以及类型。
A. 符号属性 B. 名称属性 C. 段内偏移量 D. 标号属性
7. 某异步串行通信中传送一个字符的一帧数据中，包括 1 个起始位、8 个数据位、1 个奇校验位、2 个停止位，若传送波特率为 1200，则每秒能传送 (⑦) 个字符。
A. 1200 B. 150 C. 120 D. 100
8. EQU 伪指令用来为常量、(⑧)、其它符号等定义一个符号名，但并不申请分配内存。
A. 变量 B. 表达式 C. 标号 D. 存储单元

9. 外界对存储器的控制信号有读信号、写信号和 (⑨) 信号等, 通过控制电路以控制存储器的读或写操作。

- A. 片选信号 B. 地址信号 C. 数据信号 D. 状态信号

10. CPU 与外设之间的数据传送有多种方式, 其中程序传送方式是指 CPU 与外设间的数据交换是在程序控制下进行的, 数据交换的指令为 (⑩)。

- A. MOV d, s B. LEA d, s C. PUSH s D. IN 或 OUT

11. 8086/8088 有一个简要、灵活而多用的中断系统, 它采用 (⑪) 结构。

- A. 中断源 B. 中断优先级 C. 中断向量 D. 中断屏蔽

12. 8253 内部有 3 个计数器和 1 个 (⑫) 寄存器, 可通过地址线 A1A0、读写控制线和片选信号线进行寻址, 并实现相应的操作。

- A. 数据 B. 地址 C. 方式 D. 控制字

13. 8259 的中断服务寄存器是一个 8 位寄存器, 用来存放或记录 (⑬) 所有中断请求。

- A. 接收到的 B. 被屏蔽的 C. 相同优先级 D. 正在服务中的

三、判断题 (共 20 分, 每小题 2 分)

(答题说明: 在答题纸上写上题号, 在题号后写上“√”或“×”符号)

1. 微型计算机是指以微处理器为核心, 配上存储器、系统软件和应用软件所组成的计算机。
2. 由于二进制数的运算最简单, 所以在计算机中采用二进制数表示数字、字母和符号等。
3. 所谓浮点规格化是指尾数 S 的绝对值小于 1 而大于等于 1/2。
4. 指令指针 IP 中含有当前指令寄存器 IR 中指令的偏移地址。
5. 8086CPU 的引脚 NMI 是可屏蔽中断的输入信号端。
6. 8086 的存储空间可被分为若干逻辑段, 段和段之间可以部分重叠或完全重叠。
7. AAA 是加法的 ASCII 码调整指令, 只能跟在 ADD 之后使用。
8. 汇编程序中的表达式有数值表达式与地址表达式, 它们可以出现在 DB、DW 或 DD 伪指令中。
9. 直接寻址方式是指令中以绝对地址方式直接给出操作数的有效地址。
10. 微机与外设交换信息可以通过接口电路来实现, 也可以由 CPU 直接与外设通信。

四、简答题 (共 30 分, 每小题 6 分)

1. 标志寄存器
2. 补码 (正数的补码与负数的补码)
3. CPU 的寻址方式
4. 中断向量表
5. 逻辑地址

五、程序题 (共 20 分, 每小题 10 分)

1. 在答题纸上写出 5 条语句的含义, 说明该程序段的功能。(10 分)

MOV BX, D1 ; ①

CMP BX, D2 ; ②

JGE NEXT ; ③

MOV BX, D2 ; ④

NEXT: MOV AH, 4CH

INT 21H ; ⑤

END

2. 下列程序执行后, 寄存器 AX、BX 和 CX 的内容分别是多少? (10 分)

ORG 0202H

DA_WORD DW 20H

MOV AX, DA_WORD

MOV BX, OFFSET DA_WORD

MOV CL, BYTE PTR DA_WORD

MOV CH, TYPE DA_WORD

六、分析设计题 (共 20 分)

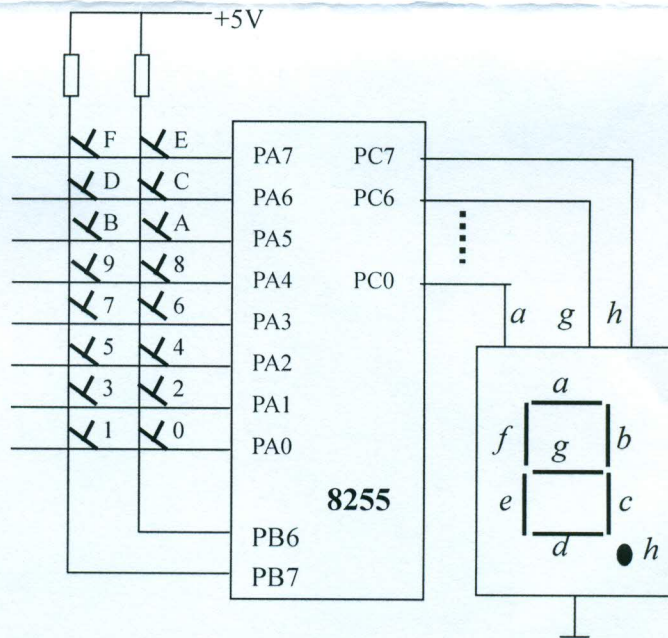
请采用单片容量为 128KB 的静态随机存储器 SRAM 芯片, 组成容量为 512KB 的存储器, 请:

- (1) 计算确定需要 128KB 的 SRAM 芯片的片数; (2 分)
- (2) 画出存储器的线路连接图, 标出地址、数据、片选、译码等信号; (10 分)
- (3) 分析并写出每片存储芯片的地址范围。 (8 分)

七、综合设计题 (共 14 分)

在某微机应用系统中, 采用可编程并行接口芯片 8255 构成一个有 16 个按键的简易键盘、采用一个共阴极 LED 数码管作为显示器, 如下图所示。设 8255 的端口地址为 60H~63H, 键盘输入采用查询法。请:

1. 简述查询法实现键盘输入的过程; (3 分)
2. 说明 8255 的工作方式和各端口是输入还是输出, 并写出 8255 的初始化控制字; (3 分)
3. 编写程序段实现以下功能: 若按下偶数号键 (0、2、4、...), LED 显示 E; 若按下奇数号键, LED 显示 d。 (8 分)



附件:

1. 8255 方式 0 时的控制字格式

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	A 口	C 口高 4 位	0	B 口	C 口低 4 位
特征位	方式 0		A 组输入输出 1=输入, 0=输出		B 口方 式 0	B 组输入输出 1=输入, 0=输出	