

聊城大学 2014 年硕士研究生入学考试初试试题

考试科目	[815] 数字电子技术基础	B 卷
注意事项	1. 本试题满分150分。 2. 答题须用蓝、黑钢笔或圆珠笔书写。答案必须写在答题纸上，写在试题或草稿纸上无效。	

一、选择题（每题 2 分，共 20 分）：

- 1、在函数 $Y(A, B, C) = AB + AC$ 的真值表中，使 $Y=1$ 的状态有_____个。
 A. 2 B. 3 C. 4 D. 5
- 2、将 600 份文件顺序编码，采用十六进制代码，最少需要用_____位。
 A. 3 B. 4 C. 8 D. 10
- 3、下列各式中哪个是四变量 A, B, C, D 的最小项_____。
 A. ABC B. A+B+D C. AB(C+D) D. ABCD
- 4、要将一个 TTL 异或门（输入 A、B）当作反相器使用，则 A、B 端应该_____连接。
 A. A 或 B 有一个接 1 B. A 和 B 并联使用 C. A 或 B 有一个接 0 D. 不能实现
- 5、_____的输出状态可能是高电平、低电平，也可能是高阻态。
 A. 三态门 B. OC 门 C. 与非门 D. 或非门
- 6、在 CP 脉冲控制下，具有置 0、置 1、保持、翻转功能的触发器是_____。
 A. RS 触发器 B. D 触发器 C. JK 触发器 D. T 触发器
- 7、_____门需要外加合适的负载电阻和电源才能正常工作
 A. 三态门 B. OC 门 C. 与非门 D. 或非门
- 8、某存储器芯片的容量为 $32K \times 8$ 位，则其地址线和 I/O 线的根数分别为_____。
 A. 15, 8 B. 16, 8 C. 5, 4 D. 6, 4
- 9、一个存储矩阵有 32 行、32 列，则该存储矩阵有 _____个存储单元。
 A. 32 B. 64 C. 1024 D. 2048
- 10、在用 555 定时器构成的施密特触发器电路中，当 $V_{cc}=9V$ ，外接控制电压 $V_{co}=5V$ 时，
 V_{T+} 、 V_{T-} 、 ΔV_T 分别为_____。
 A. 9V, 6V, 3V B. 6V, 3V, 3V C. 5V, 2.5V, 2.5V D. 9V, 5V, 2.5V

二、（每小题 5 分，共 10 分）把下列逻辑函数展开为最小项之和表达式。

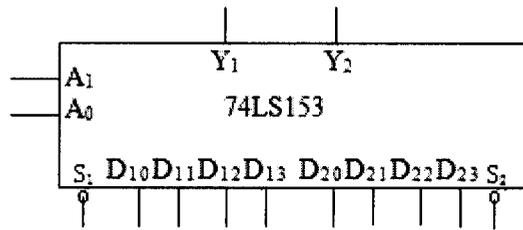
1. $Y(A, B, C) = (AB'C + C)'$
2. $Y(A, B, C, D) = AD + B'C$

三、（每小题 5 分，共 15 分）：把下列逻辑函数化简成最简与或表达式

1. $Y(A, B, C) = A'BC + (A+B)C$
2. $Y(A, B, C, D) = AC' + ABC + ACD' + CD$
3. $Y(A, B, C, D) = A'C'D + A'BC + B'C'D$ 约束条件为 $AB + CD = 0$

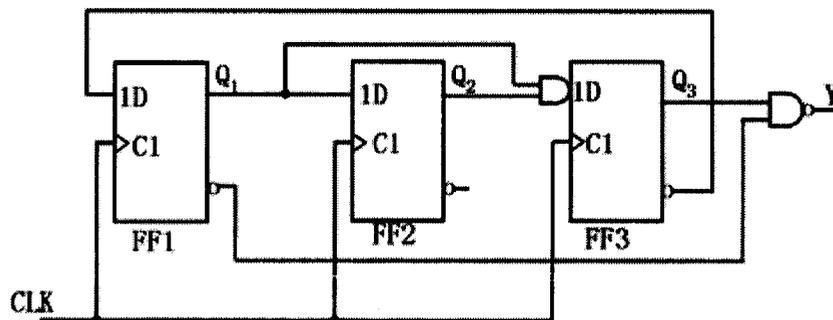
四、(20分) 设计一个全减器，输入为被减数 A，减数 B，来自低位的借位 C_1 ，输出为本位差 S，向高位的借位 C_0 ，请 (1) 列出真值表，(2) 写出输出函数的表达式，(3) 用双 4 选 1 数据选择器 74LS153 和适当的门电路实现。

74LS153 功能： $S'=0$ 时工作，工作时 $Y=A'_1A'_0D_0+A'_1A_0D_1+A_1A'_0D_2+A_1A_0D_3$



(图 1) 双 4 选 1 数据选择器 74LS153 的图形符号

五、(20分) 分析 (图 2) 所示电路的逻辑功能，写出电路的驱动方程、输出方程和状态方程，画出状态转换图，总结电路的逻辑功能。

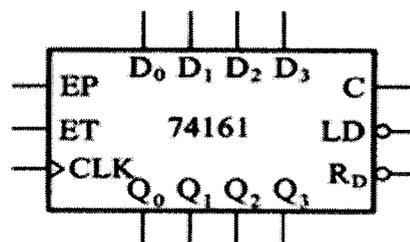


(图 2)

六、(20分) 请用 JK 触发器和适当的门电路设计一个同步七进制加法计数器。

七、(10分) 74LS161 是一个异步清零、同步预置数的同步十六进制加法计数器。请用 74LS161 和适当的门电路设计一个可控进制的加法计数器，当输入控制变量 $M=0$ 时，工作在 10 进制， $M=1$ 时，工作在 12 进制。

R'_D	LD'	EP	ET	CLK	工作状态
0	x	x	x	x	异步清零
1	0	x	x	\int	同步置数
1	1	1	1	\int	加计数
1	1	0	1	x	保持
1	1	x	0	x	保持 ($C=0$)



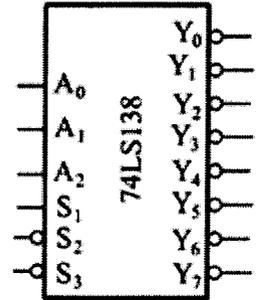
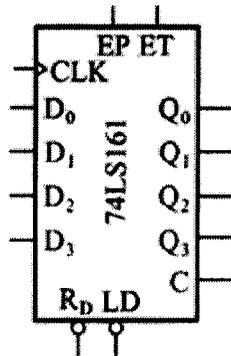
(图 3) 74LS161 的功能表、图形符号

八、(15分) 用集成计数器 74LS161、3 线-8 线译码器 74LS138 和适当的门电路设计一个有 6 个脉冲的顺序脉冲发生器，使之在一系列 CLK 信号作用下译码器的输出端 $Y_0' \dots Y_5'$ 能顺次输出顺序脉冲。

74LS161 是一个异步清零、同步预置数的同步十六进制加法计数器。

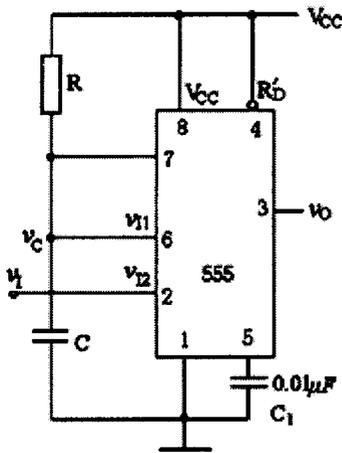
74LS138 是一个 3 线-8 线译码器，功能： $S_1S_2S_3=100$ 时工作，工作时 $Y_i'=m_i'$

R_D'	LD'	EP	ET	CLK	工作状态
0	X	X	X	X	异步清零
1	0	X	X	\int	同步置数
1	1	1	1	\int	加计数
1	1	0	1	X	保持
1	1	X	0	X	保持 ($C=0$)

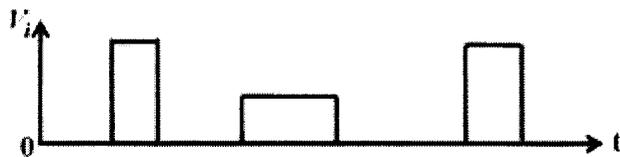


(图 4) 74LS161 的功能表、图形符号；74LS138 的图形符号

九、(10分) (图 5) 是由 555 定时器构成的单稳态触发器。(1) 写出单稳态触发器的特点。(2) 已知 $R=100K\Omega$, $C=10\mu F$, 求 t_w 。(3) 若将如(图 6)所示的电压信号加到电路的输入端，请对应输入电压波形画出输出电压波形。



(图 5)



(图 6)

十、(10分) 对于 n 位输入的倒 T 型电阻网络 D/A 转换器，当反馈电阻取值为 R 时，写出其输出电压的计算公式；若 $n=3$, $V_{REF} = -8V$, 求当输入的数字量为 $d_2d_1d_0=101$ 时输出电压的数值。